

ELECTRÓNICA DIGITAL

TEMA 3

SISTEMAS COMBINACIONALES (Parte 1)

FUNDAMENTOS Y SISTEMAS COMBINACIONALES CABLEADOS

METODOLOGÍA PARA EL APRENDIZAJE DE LA TECNOLOGÍA

道德經



老子

Proyecta lo difícil
a partir de donde aún es fácil.
Realiza lo grande a partir de
donde aún es pequeño.
Todo lo difícil comienza fácil.
Todo lo grande comienza
pequeño.

**Lao Tzu. Tao Te King.
Versículo 63**

SISTEMAS COMBINACIONALES

Definición

Sistemas digitales en losque, en cada instante y en régimen permanente, el nivel lógico de las variables de salida depende únicamente del nivel lógico de las variables de entrada. Por lo tanto, en ellos no es necesario tener en cuenta la noción de tiempo.

SISTEMAS COMBINACIONALES

SIMPLIFICACION DE LAS FUNCIONES LÓGICAS

Expresiones algebraicas

$$abc\dots + \bar{a}bc\dots = bc\dots$$

$$(a + b + c\dots)(\bar{a} + b + c\dots) = (b + c + \dots)$$

SISTEMAS COMBINACIONALES

SIMPLIFICACION DE LAS FUNCIONES LOGICAS

Expresiones numéricas

$$abcd + abc\bar{d} + ab\bar{c}d + ab\bar{c}\bar{d}$$

$$abcd + abc\bar{d} = abc \quad ab\bar{c}d + ab\bar{c}\bar{d} = ab\bar{c}$$

15 7 \rightarrow 7-15 11 3 \rightarrow 3-11

$$abc + ab\bar{c} = ab(c + \bar{c}) = ab$$

7-15 3-11 \rightarrow 3-7-11-15

Resultado final: $ab \equiv 3-7-11-15.$

SISTEMAS COMBINACIONALES

Tablas de Karnaugh

		<i>a</i>	
		0	0
<i>b</i>	0		
	1		
		0	1
		2	3

$f(a,b)$

		<i>ab</i>			
		00	01	11	10
<i>c</i>	0				
	1				
		0	2	3	1
		4	6	7	5

$f(a,b,c)$

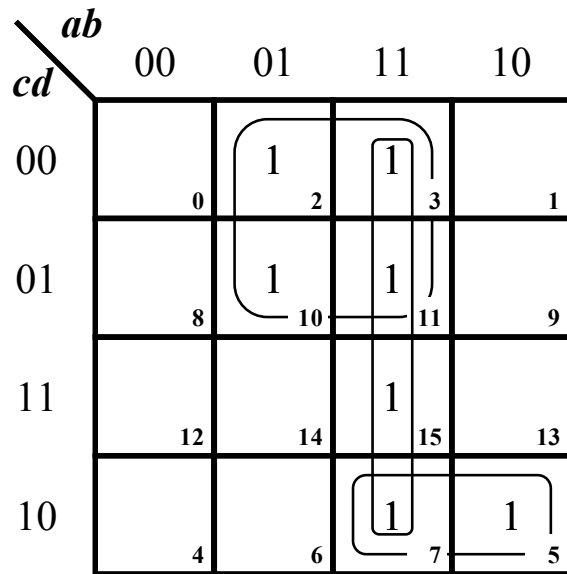
		<i>ab</i>			
		00	01	11	10
<i>cd</i>	00				
	01				
	11				
	10				
		0	2	3	1
		8	10	11	9
		12	14	15	13
		4	6	7	5

$f(a,b,c,d)$

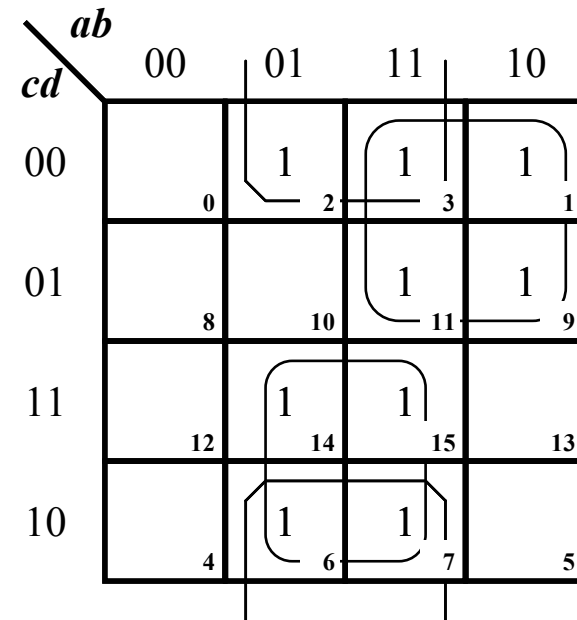
SISTEMAS COMBINACIONALES

MINIMIZACIÓN DE FUNCIONES

Ejemplo: $f_1 = \sum_4 (2,3,5,7,10,11,15) = \prod_4 (1,2,3,6,7,9,11,14,15)$



$$f_1 = b\bar{c} + ab + ac\bar{d}$$



$$f_1 = (a + \bar{c})(b + c)(b + \bar{d})$$

SISTEMAS COMBINACIONALES

FUNCIONES INCOMPLETAS (*FUNCTIONS WITH DON'T CARE CONDITIONS*)

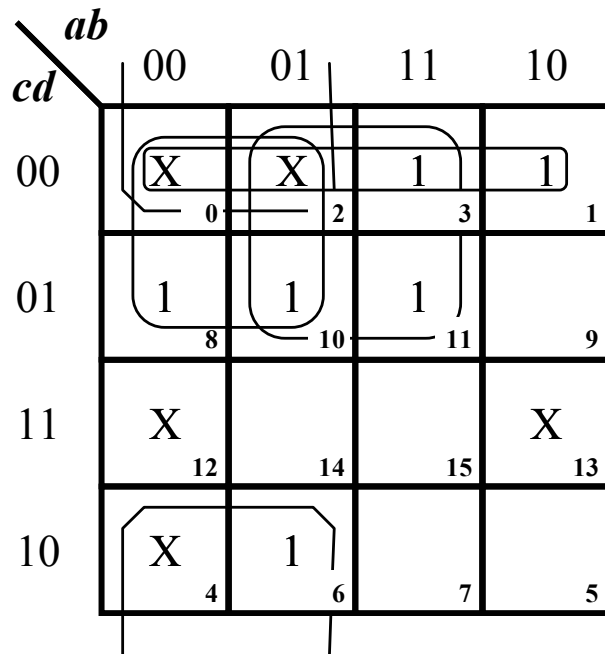
**Ejemplo de función
incompleta**

<i>d</i>	<i>c</i>	<i>b</i>	<i>a</i>	<i>f</i>
0	0	0	0	X
0	0	0	1	1
0	0	1	0	X
0	0	1	1	1
0	1	0	0	X
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	X
1	1	0	1	X
1	1	1	0	0
1	1	1	1	0

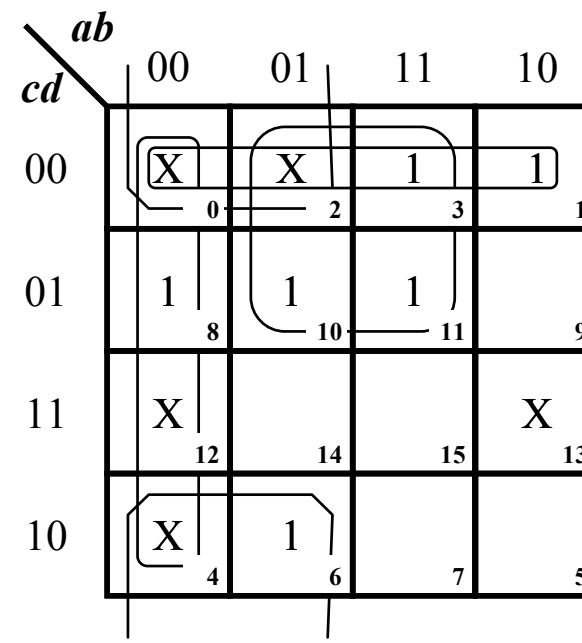
SISTEMAS COMBINACIONALES

FUNCIONES INCOMPLETAS

Ejemplo de minimización



$$f = \bar{a}\bar{c} + b\bar{c} + \bar{c}\bar{d} + \bar{a}\bar{d}$$



$$f = \bar{a}\bar{b} + b\bar{c} + \bar{c}\bar{d} + \bar{a}\bar{d}$$

$$f(a,b,c,d) = \sum_4 (1,3,6,8,10,11) + \sum_{\Phi} (0,2,4,12,13)$$

SISTEMAS COMBINACIONALES

MULTIFUNCIÓN

Ejemplo de multifunción

Se minimizan mediante el método numérico ejecutado por un programa de computador (*Design tool*)

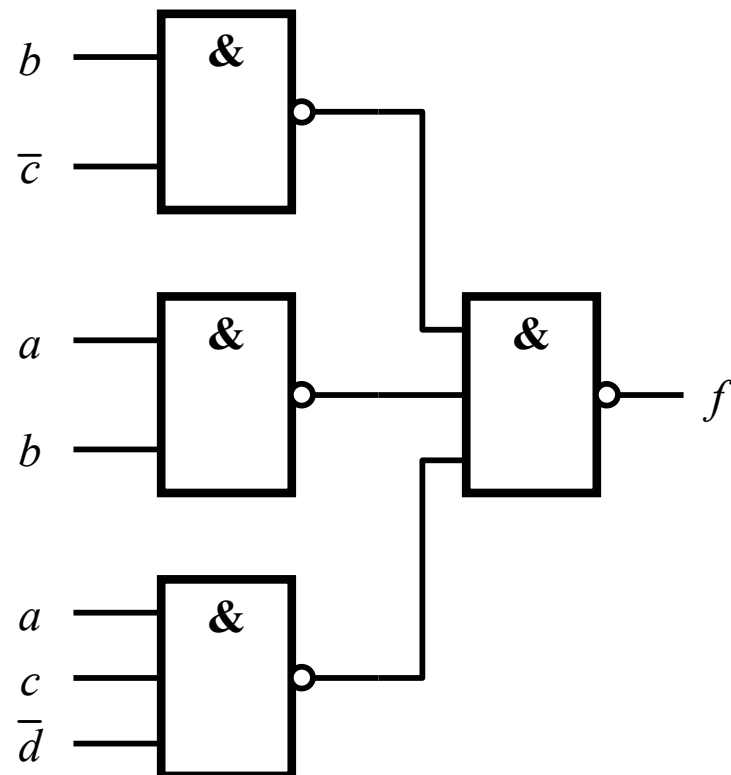
<i>d</i>	<i>c</i>	<i>b</i>	<i>a</i>	<i>f</i> ₁	<i>f</i> ₂	<i>f</i> ₃
0	0	0	0	1	0	0
0	0	0	1	1	0	0
0	0	1	0	1	1	0
0	0	1	1	1	1	0
0	1	0	0	0	0	0
0	1	0	1	0	1	0
0	1	1	0	0	1	0
0	1	1	1	0	1	0
1	0	0	0	1	1	1
1	0	0	1	0	0	1
1	0	1	0	1	1	1
1	0	1	1	0	1	0
1	1	0	0	0	1	1
1	1	0	1	0	0	1
1	1	1	0	0	1	1
1	1	1	1	0	1	0

SISTEMAS COMBINACIONALES

CIRCUITO COMBINACIONAL CABLEADO

Implementación de una función lógica con puertas NO-Y (NAND)

Ejemplo: $f_1 = b\bar{c} + ab + ac\bar{d} = \overline{\overline{b\bar{c} + ab + ac\bar{d}}} = \overline{\overline{b\bar{c}} \overline{ab} \overline{ac\bar{d}}}$



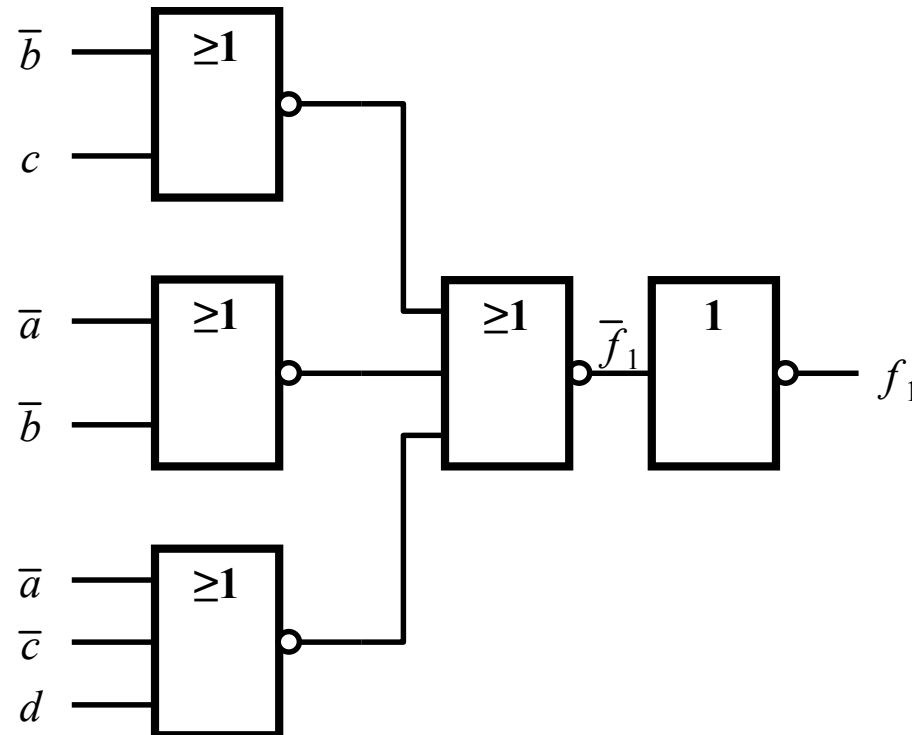
SISTEMAS COMBINACIONALES

CIRCUITO COMBINACIONAL CABLEADO

Implementación de una función lógica con puertas NO-O (NOR)

Ejemplo:

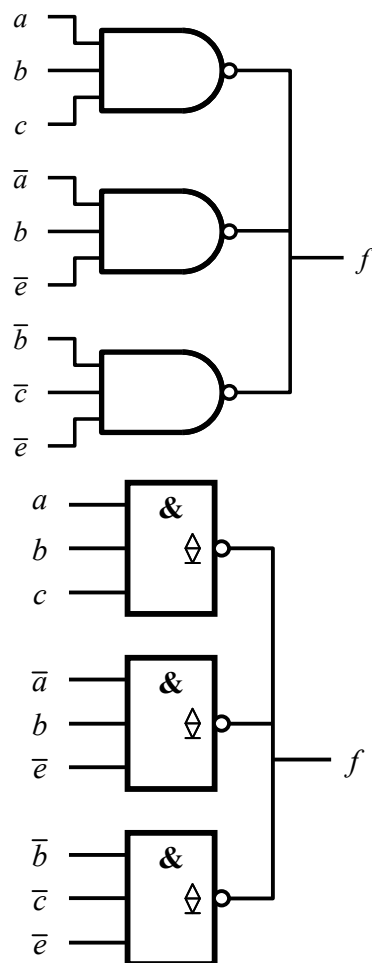
$$f_1 = b\bar{c} + ab + ac\bar{d} = \overline{\overline{b\bar{c} + ab + ac\bar{d}}} = \overline{\overline{b\bar{c}} \cdot \overline{ab} \cdot \overline{ac\bar{d}}} = \overline{\overline{b} + c + \overline{a} + \overline{b} + \overline{a} + \overline{c} + d}$$



SISTEMAS COMBINACIONALES

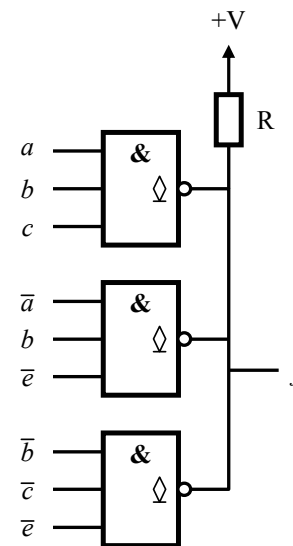
CIRCUITO COMBINACIONAL CABLEADO

Funciones lógicas con Y por conexión (*Wired and*)



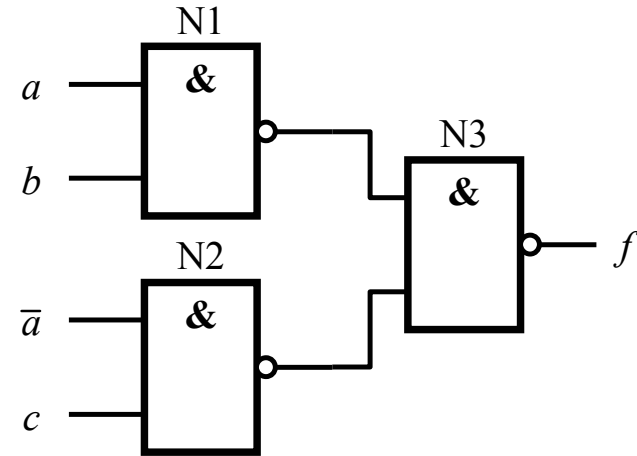
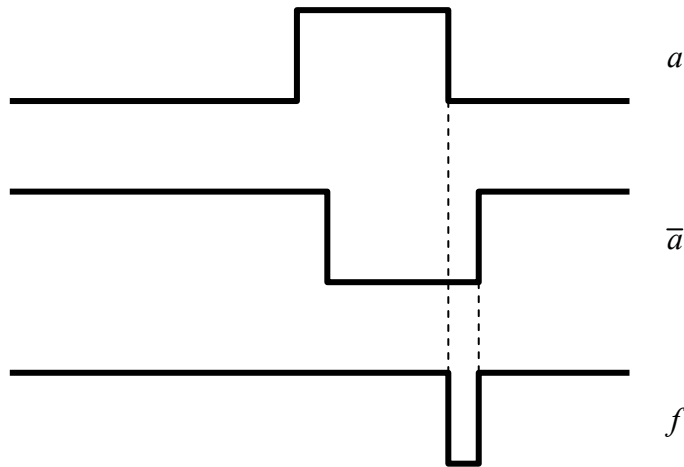
Ejemplo: $f = \overline{abc} \overline{ab\bar{c}} \overline{a\bar{b}c}$

No se utiliza para generar funciones
Se utiliza para generar acciones
asíncronas a través de un terminal
único



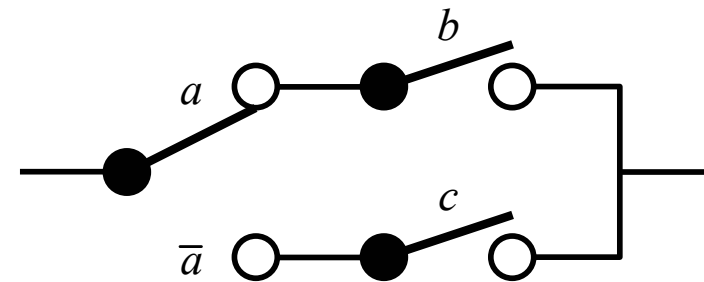
SISTEMAS COMBINACIONALES

Fenómenos aleatorios (*Hazards*) (estáticos de tipo cero)



Ejemplo: $f = ab + \bar{a}c = \overline{\overline{ab} \overline{\bar{a}c}}$

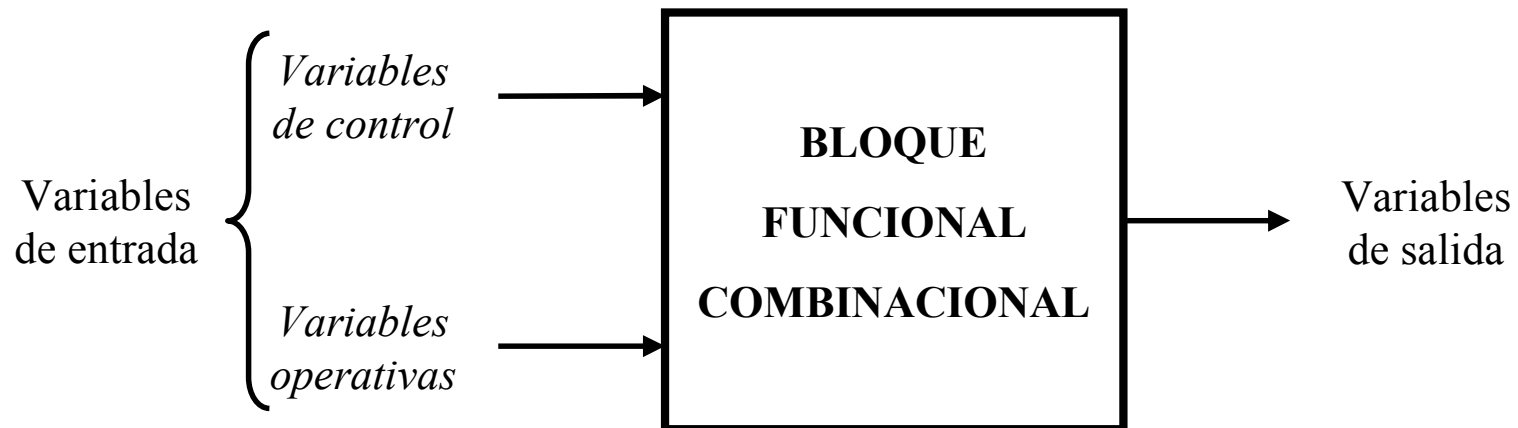
		<i>ab</i>			
		00	01	11	10
<i>c</i>	0	0	2	1	1
	1	1	6	7	5



SISTEMAS COMBINACIONALES

BLOQUE FUNCIONAL COMBINACIONAL

Multifunción que presenta la característica de ser de aplicación general (*General purpose*), es decir, que puede ser utilizada como bloque funcional para la construcción de numerosos sistemas digitales.



SISTEMAS COMBINACIONALES

VARIABLES DE CONTROL

Influyen en la forma en que el circuito actúa sobre las variables operativas

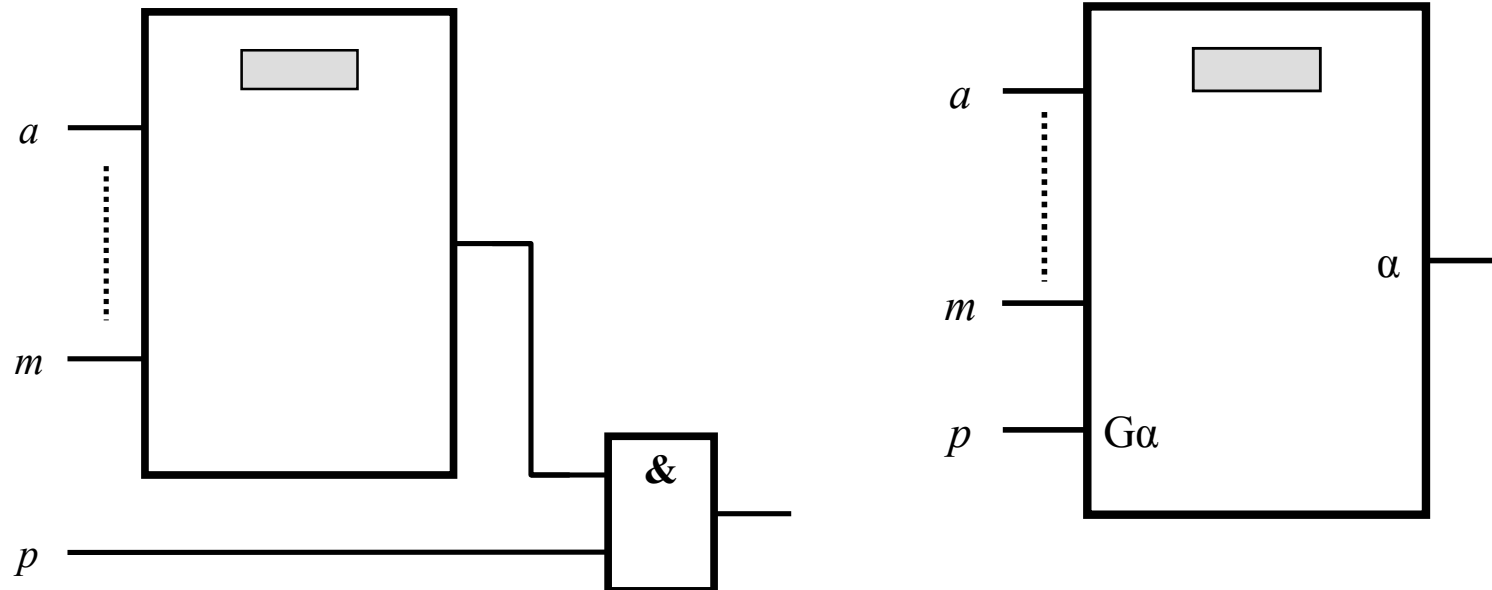
PRINCIPALES VARIABLES DE CONTROL

- De desinhibición/inhibición (*Enable/Disable*):
mediante Y [G (AND)] o mediante O [V (OR)]
- De control del tercer estado (*Three state output*) de las variables de salida: EN (abreviatura de *Enable*)
- De control de inversión de las variables operativas: N (*Negate*)
- De control de inversión de las variables de salida: N (*Negate*)
- De selección de operación o de modo de operación: M (*Mode*)

SIMBOLOS NORMALIZADOS

VARIABLES DE CONTROL

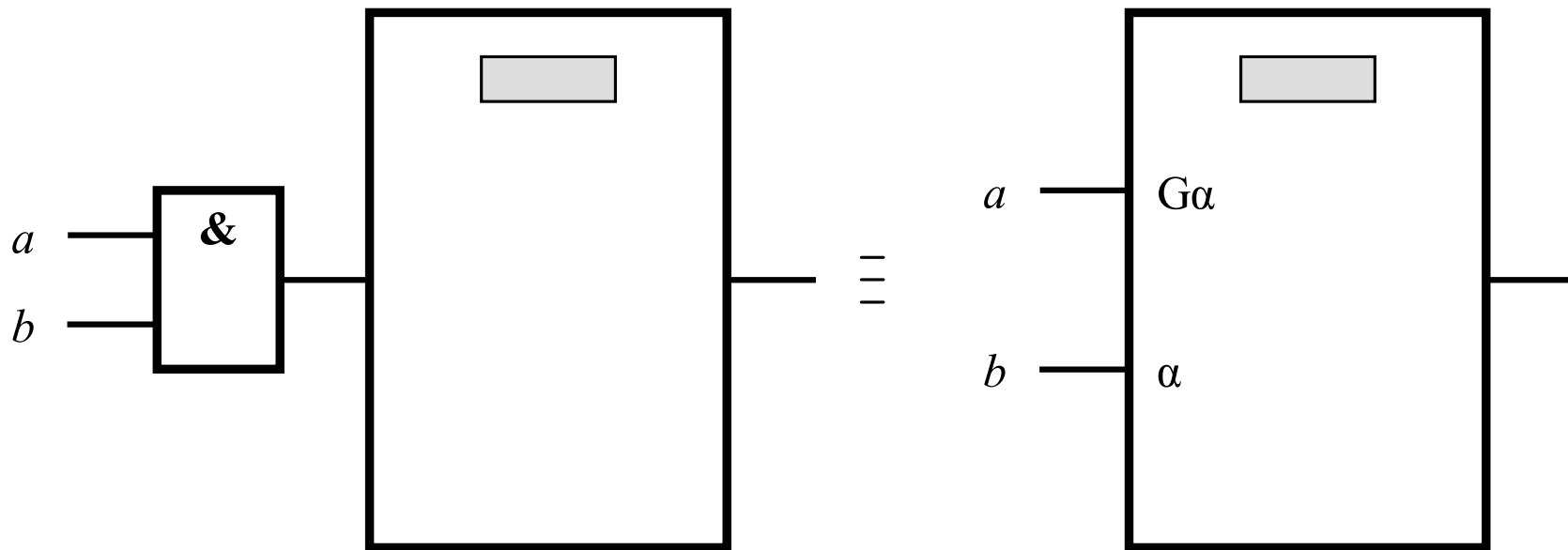
Relación G de dependencia Y (AND) entre una entrada y una salida



SIMBOLOS NORMALIZADOS

VARIABLES DE CONTROL

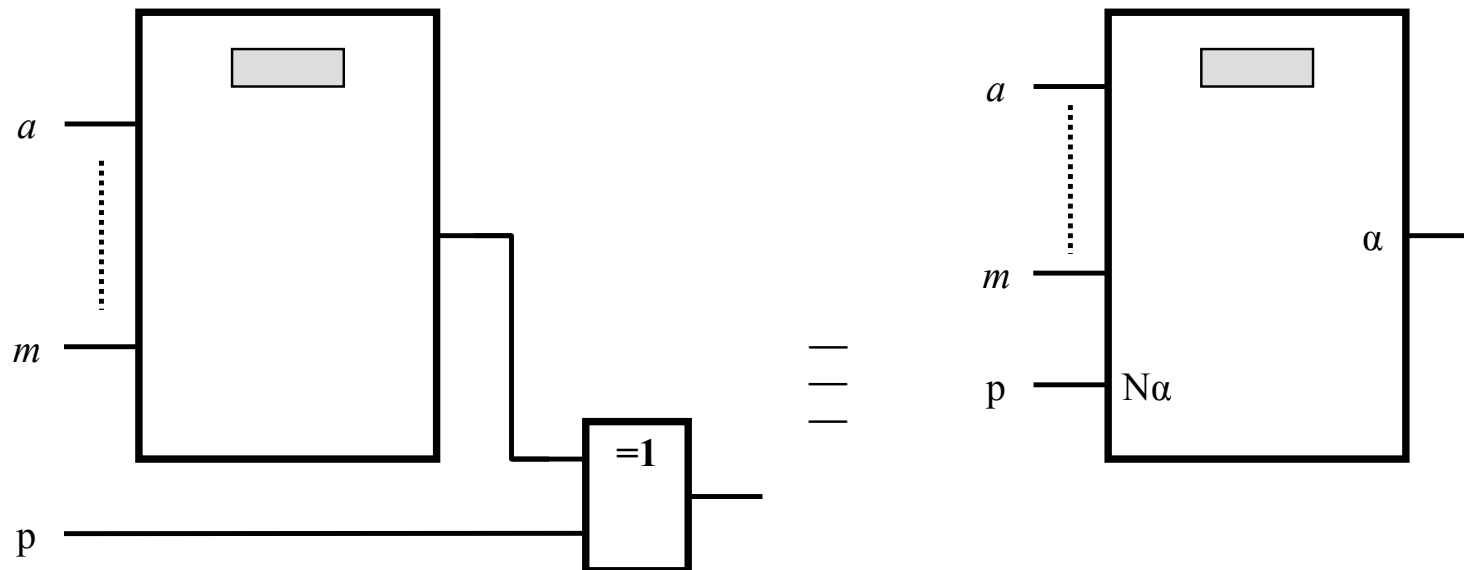
Relación G de dependencia Y (AND) entre una entrada y otra entrada



SIMBOLOS NORMALIZADOS

VARIABLES DE CONTROL

Relación N de inversión (*Negate*)



SIMBOLOS NORMALIZADOS

VARIABLES DE CONTROL

Relación EN de desinhibición (Enable)/Inhibición (Disable) de la salida

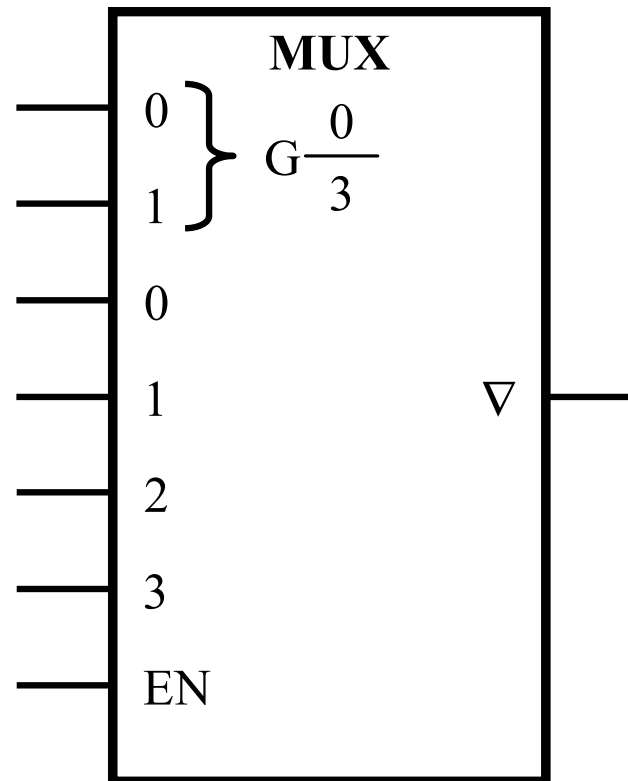
Si $EN\alpha$ actúa sobre las salidas α , realiza, en función del tipo de salida una de las tres funciones siguientes:

- Si las salidas son de colector abierto, corta el transistor correspondiente.**
- Si las salidas son de tres estados, las coloca en el tercer estado o nivel de alta impedancia.**
- Si son salidas normales, se ponen en el nivel lógico interno cero, lo cual es idéntico a la relación G .**

SIMBOLOS NORMALIZADOS

VARIABLES DE CONTROL

Ejemplo de utilización de las variables de control G y EN



SISTEMAS COMBINACIONALES

BLOQUES FUNCIONALES COMBINACIONALES

- De función fija o cableados (*Wired*)**
 - Decodificadores**
 - Codificadores**
 - Multiplexores**
 - Demultiplexores**
 - Comparadores**

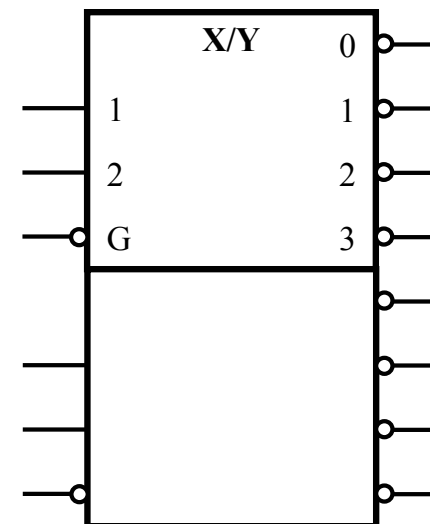
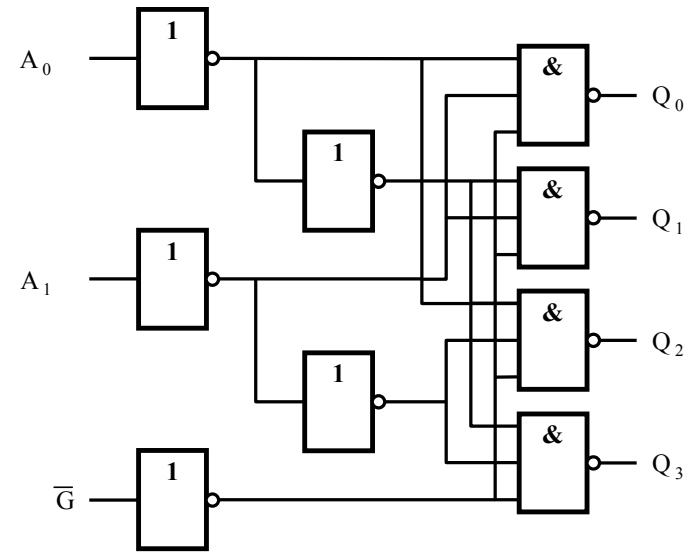
- Programables**

SISTEMAS COMBINACIONALES

DECODIFICADORES (*DECODERS*)

Circuitos combinacionales que generan los productos canónicos de un conjunto de variables binarias aplicadas a sus entradas. Se dividen en no excitadores (denominados simplemente decodificadores) si sus salidas no pueden controlar un indicador numérico y excitadores (*Drivers*) si pueden hacerlo.

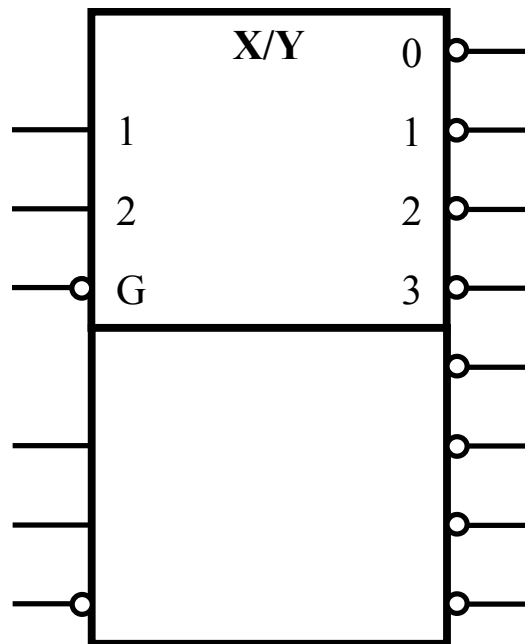
Ejemplo: Decodificador uno entre cuatro



SISTEMAS COMBINACIONALES

DECODIFICADORES (*DECODERS*)

Ejemplo: Decodificador uno entre cuatro
con variable de control G



Símbolo lógico

Es una multifunción incompleta

\bar{G}	A_1	A_0	Q_3	Q_2	Q_1	Q_0
1	X	X	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

Tabla de verdad

SISTEMAS COMBINACIONALES

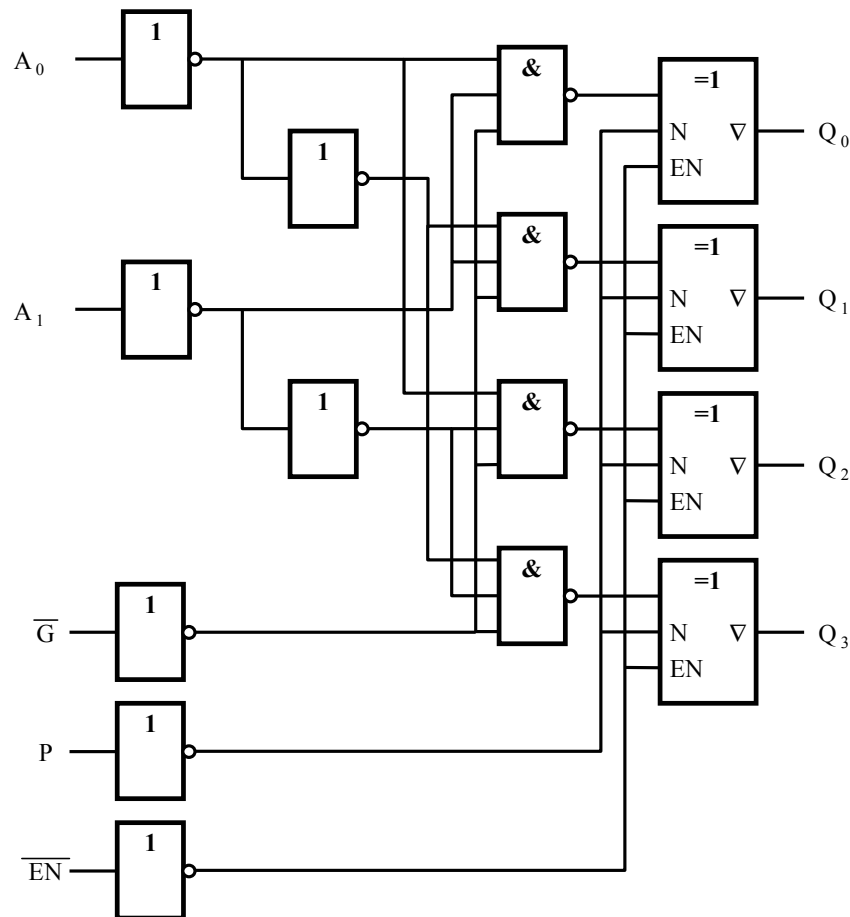
VARIABLES DE CONTROL

COMBINACIÓN DE SIMULTANEIDAD

Se especifica mediante los símbolos adecuados separados por comas. Se presenta cuando una entrada, que actúa de una sola forma sobre el contenido de un bloque funcional, está condicionada por el nivel lógico de varias entradas simultáneamente, o cuando el nivel lógico de una salida depende de varias entradas simultáneamente.

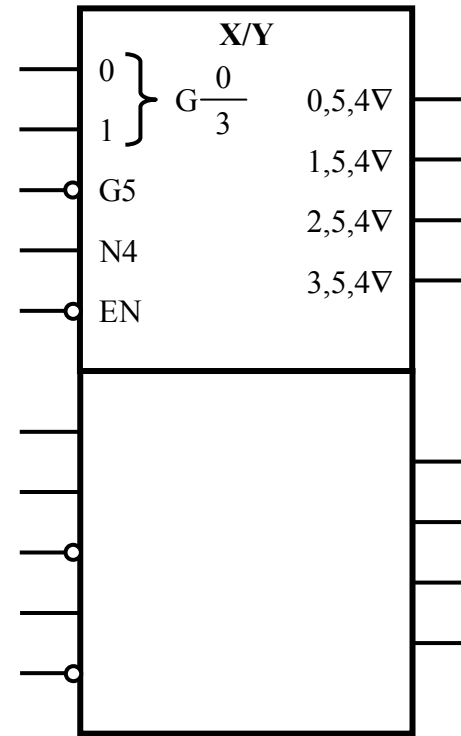
SISTEMAS COMBINACIONALES

DECODIFICADORES (*DECODERS*)



Esquema

Ejemplo de decodificador con variables de control G, N y EN

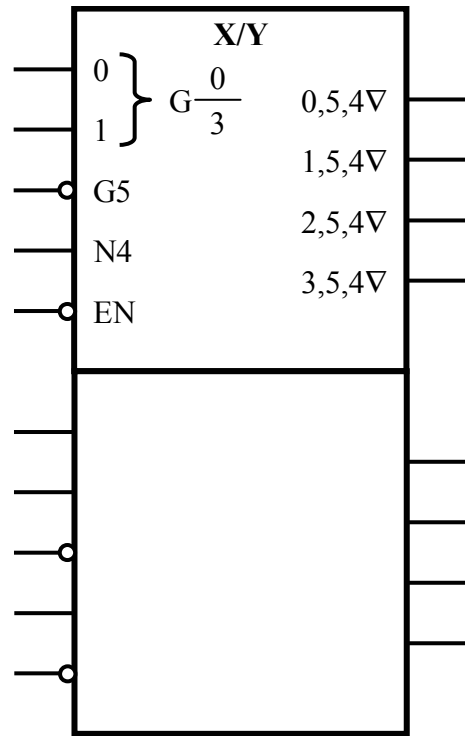


Símbolo lógico

SISTEMAS COMBINACIONALES

DECODIFICADORES (*DECODERS*)

Ejemplo de decodificador con variables de control **G**, **N** y **EN**



Símbolo lógico

\overline{EN}	P	\overline{G}	A_1	A_0	Q_3	Q_2	Q_1	Q_0
1	X	X	X	X	Tercer estado			
0	0	1	X	X	0	0	0	0
0	1	1	X	X	1	1	1	1
0	0	0	0	0	0	0	0	1
0	0	0	0	1	0	0	1	0
0	0	0	1	0	0	1	0	0
0	0	0	1	1	1	0	0	0
0	1	0	0	0	1	1	1	0
0	1	0	0	1	1	1	0	1
0	1	0	1	0	1	0	1	1
0	1	0	1	1	0	1	1	1

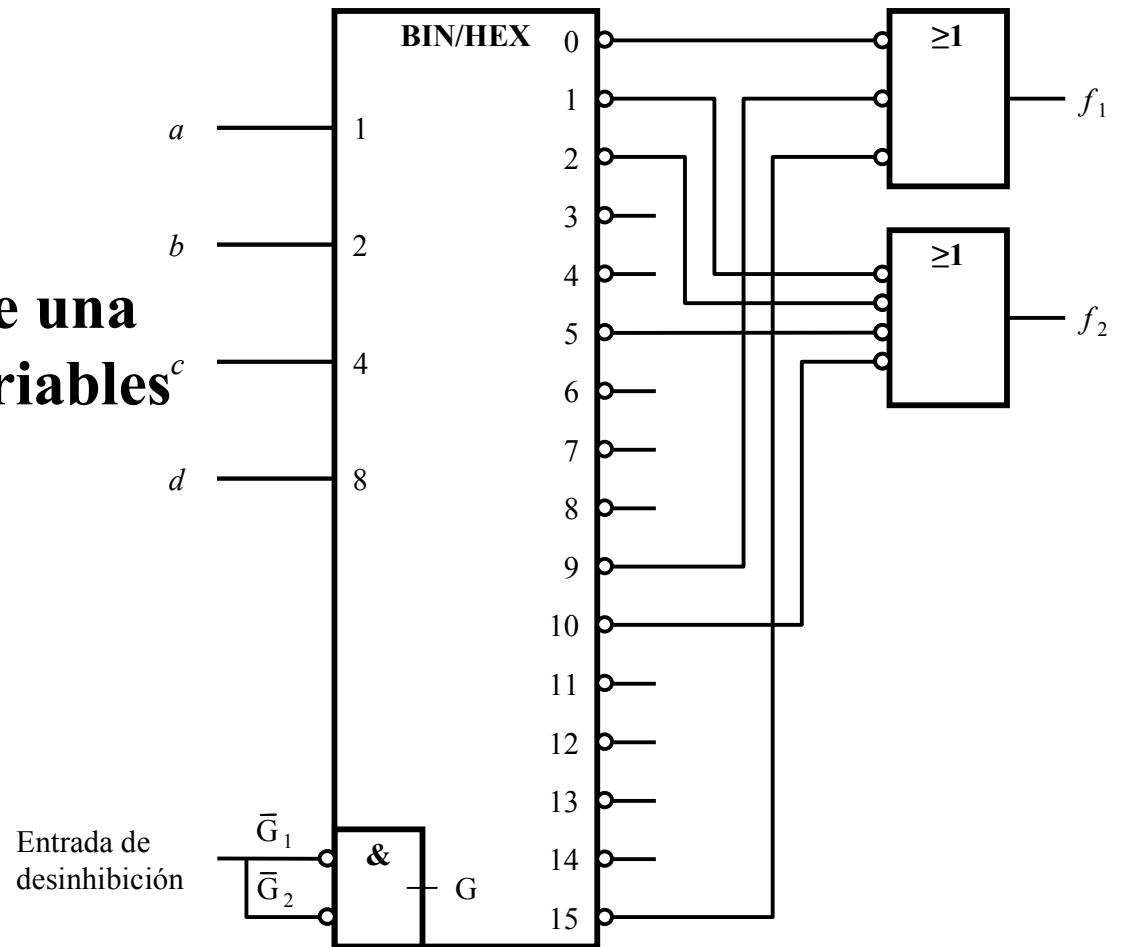
Tabla de verdad

SISTEMAS COMBINACIONALES

DECODIFICADORES (*DECODERS*)

Generación de funciones con un decodificador

Ejemplo de generación de una multifunción de cuatro variables^c

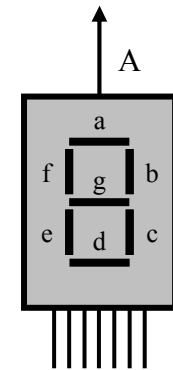
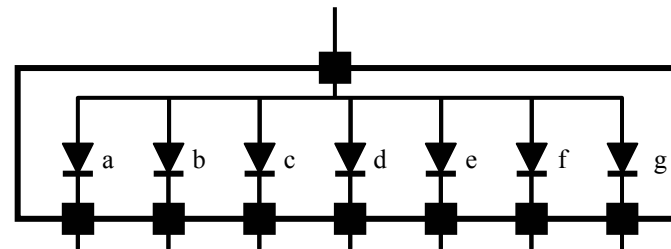
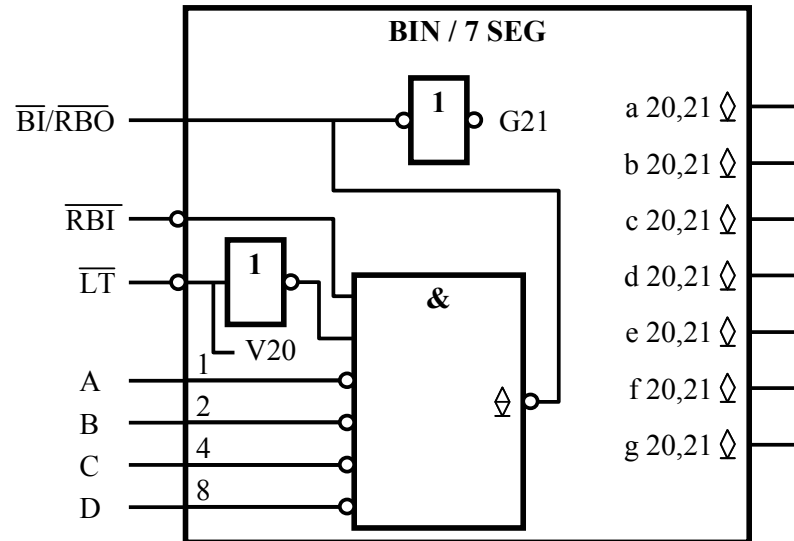


SISTEMAS COMBINACIONALES

DECODIFICADOR EXCITADOR (*DECODER DRIVER*)

con salidas de colector
abierto y activas con ceros

Indicador numérico
de siete segmentos
implementado con diodos
que tienen el ánodo común



SISTEMAS COMBINACIONALES

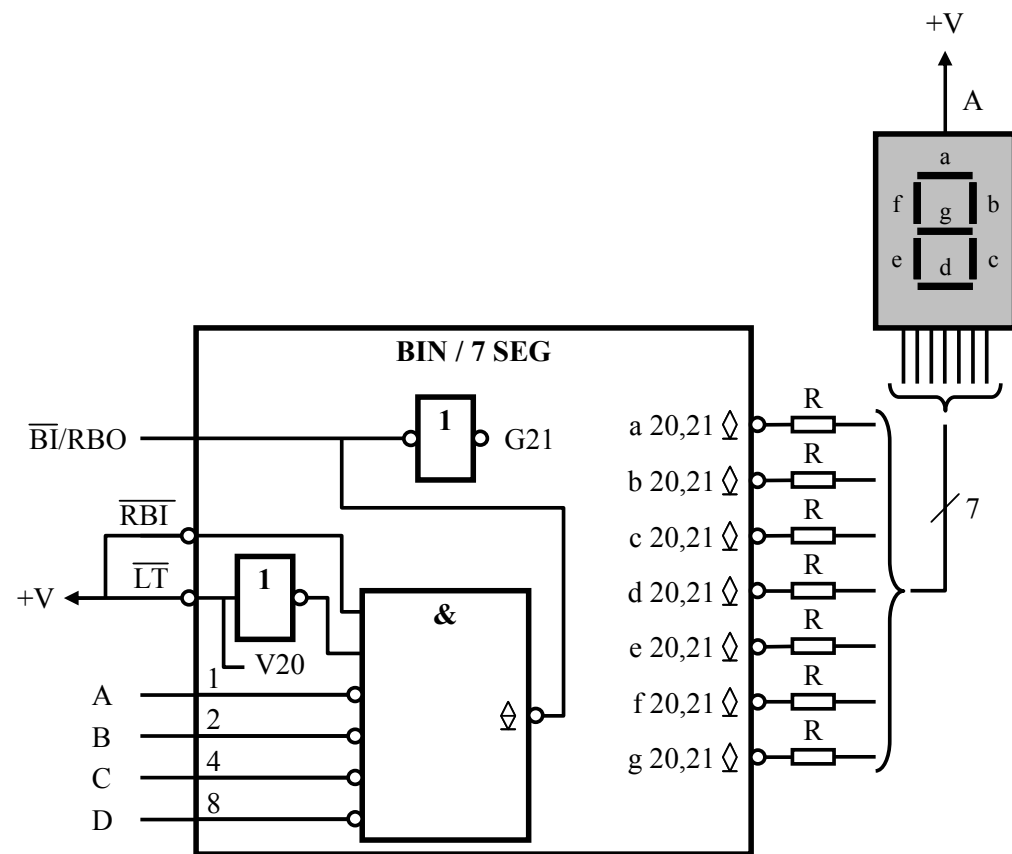
VISUALIZADOR (*DISPLAY*)

de un dígito codificado en BCD
natural

implementado con un
decodificador excitador
(*Decoder driver*)

con salidas de colector
abierto activas con ceros

y un indicador numérico
de siete segmentos
implementado con diodos
luminiscentes

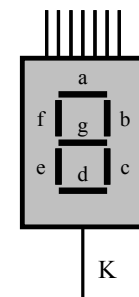
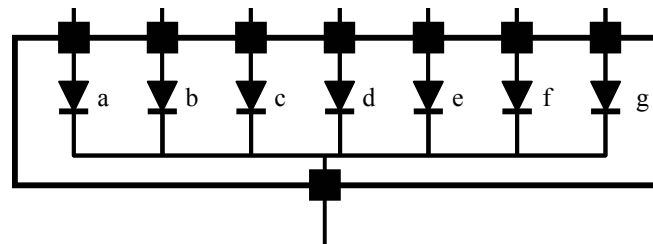
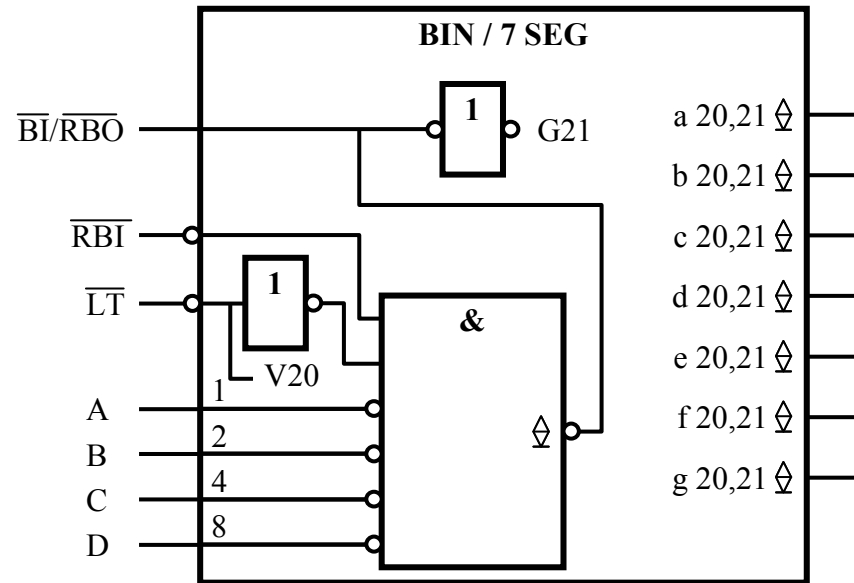


SISTEMAS COMBINACIONALES

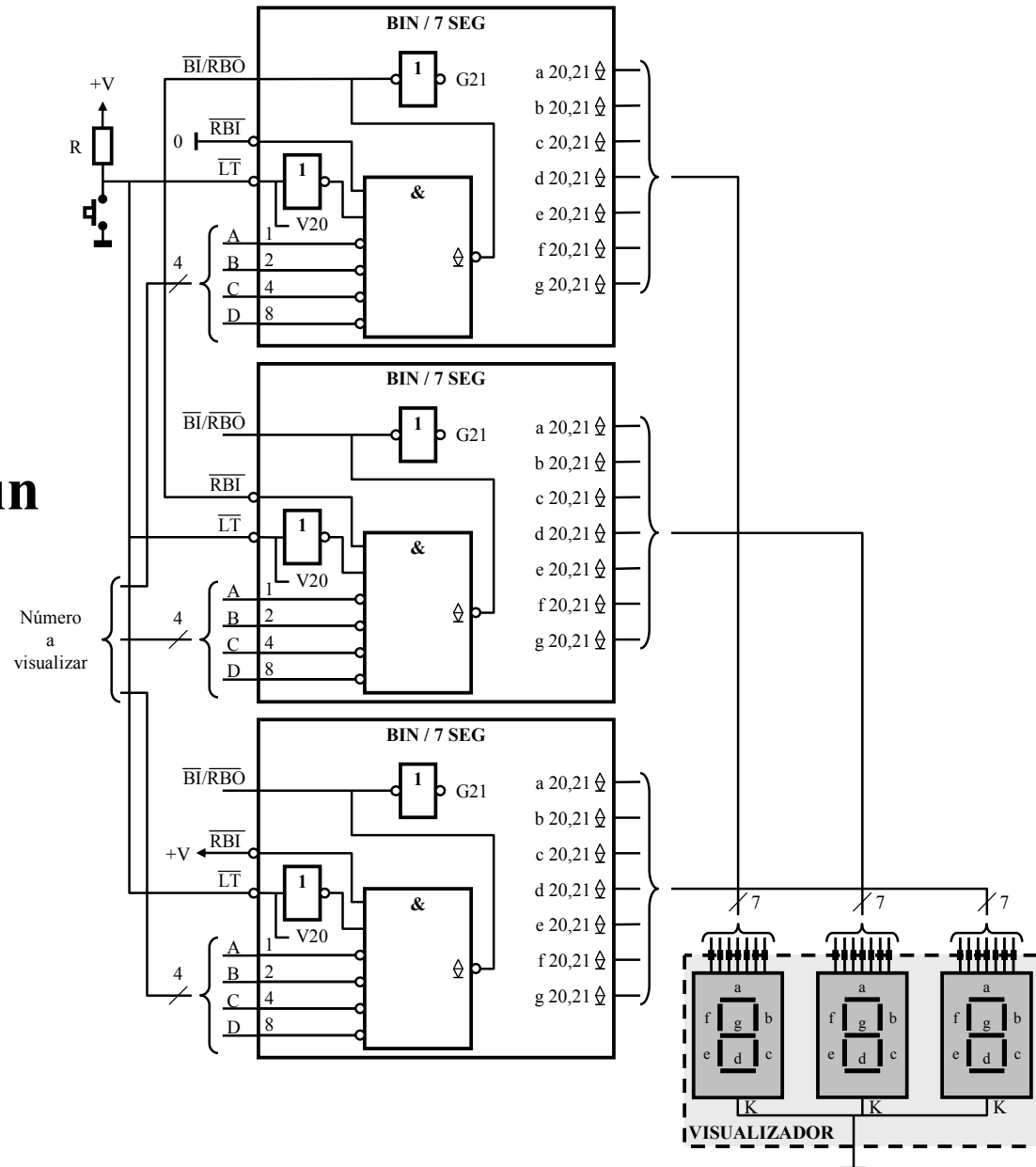
DECODIFICADOR EXCITADOR (*DECODER DRIVER*)

con salidas de colector con
carga pasiva y activas con
unos

Indicador numérico
de siete segmentos
implementado con diodos
que tienen el cátodo común



Visualizador (Display) con indicador numérico de siete segmentos implementado con diodos que tienen el cátodo común



SISTEMAS COMBINACIONALES

MULTIPLEXORES

Seleccionan un canal entre n de entrada para que la información presente en él se transmita a la salida.

Circuito combinacional que posee n canales de entrada, uno de salida y m entradas de selección. El valor de m es tal que $2^m = n$, para hacer posible la selección de cualquiera de los canales de entrada y que su nivel lógico se presente en el canal de salida.

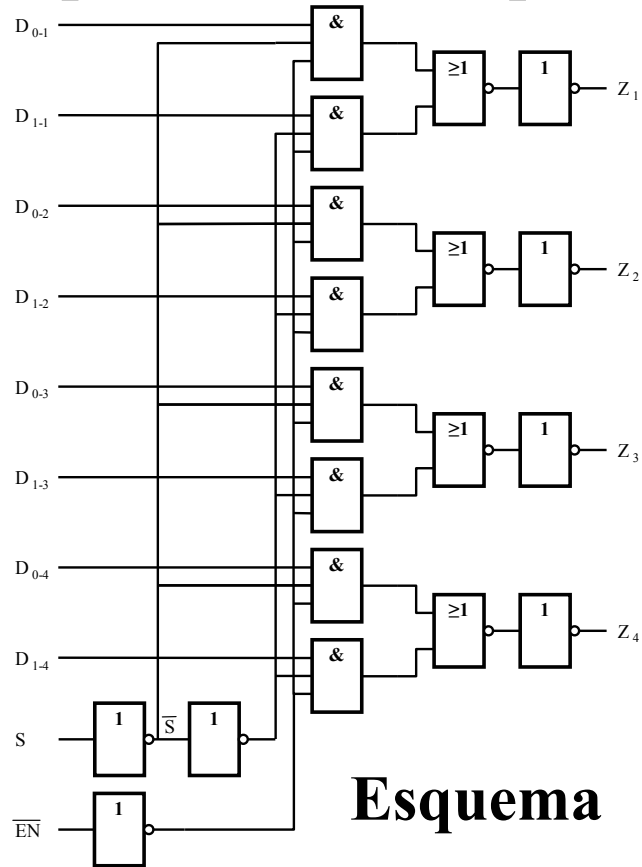
Se pueden implementar de tres formas:

- Con puertas Y y puertas O.**
- Con puertas de tres estados.**
- Con interruptores electrónicos.**

SISTEMAS COMBINACIONALES

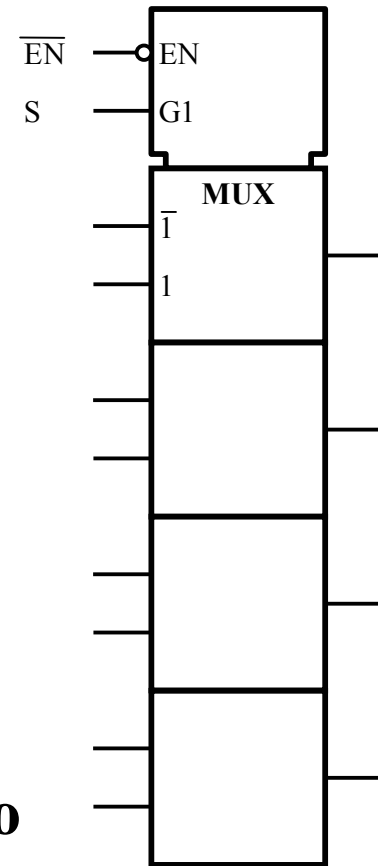
MULTIPLEXORES

Ejemplo: Cuádruple multiplexor de dos canales implementado con puertas Y y O



Esquema

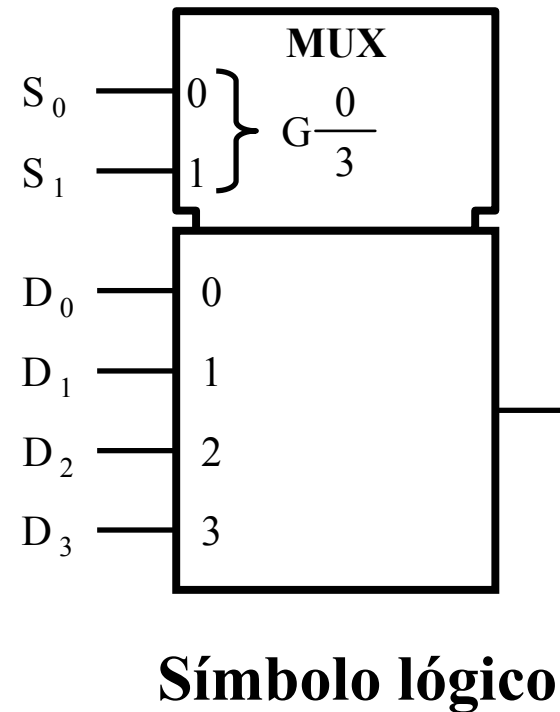
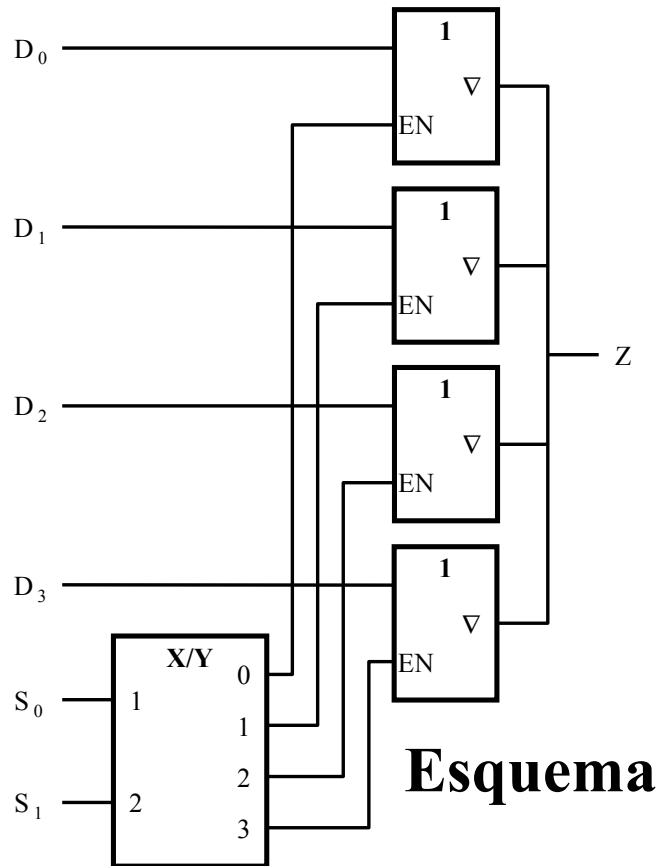
Símbolo lógico



SISTEMAS COMBINACIONALES

MULTIPLEXORES

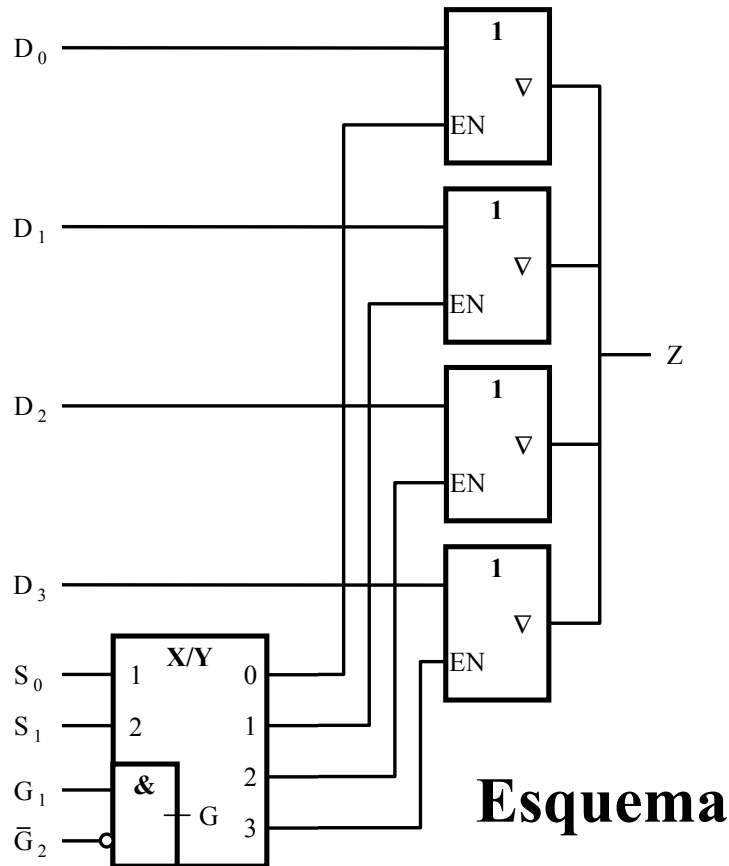
**Ejemplo: Multiplexor de cuatro canales
implementado con puertas de tres estados**



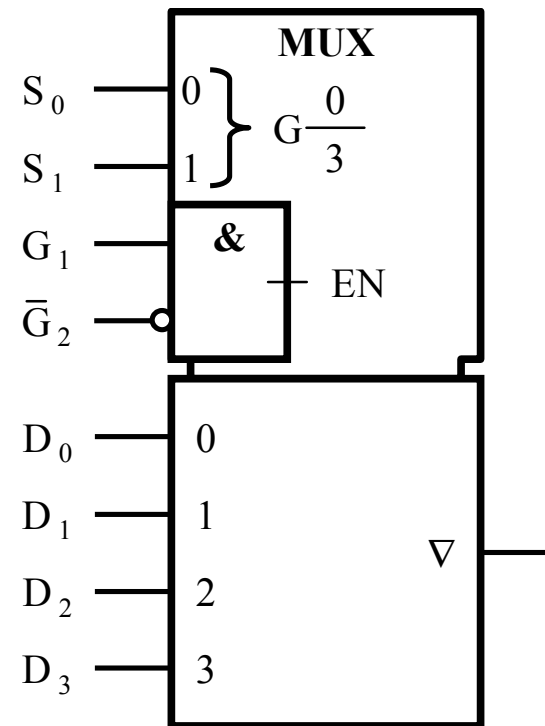
SISTEMAS COMBINACIONALES

MULTIPLEXORES

Ejemplo: Multiplexor implementado con puertas de tres estados, que tiene salida de tres estados



Esquema



Símbolo lógico

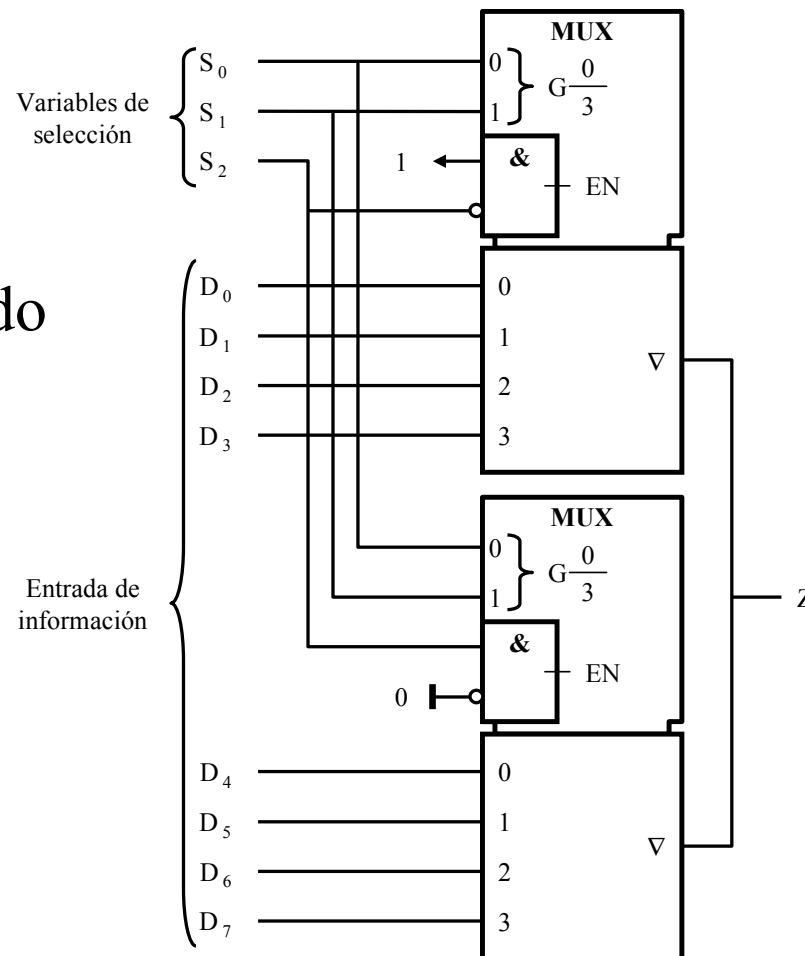
SISTEMAS COMBINACIONALES

MULTIPLEXORES

Multiplexor modular implementado con puertas de tres estados

Ejemplo:

Multiplexor de ocho canales implementado con dos multiplexores de cuatro canales que tienen salida de tres estados

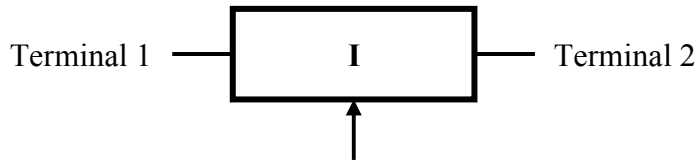


SISTEMAS COMBINACIONALES

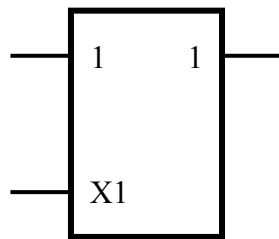
MULTIPLEXORES

Multiplexor implementado con interruptores electrónicos

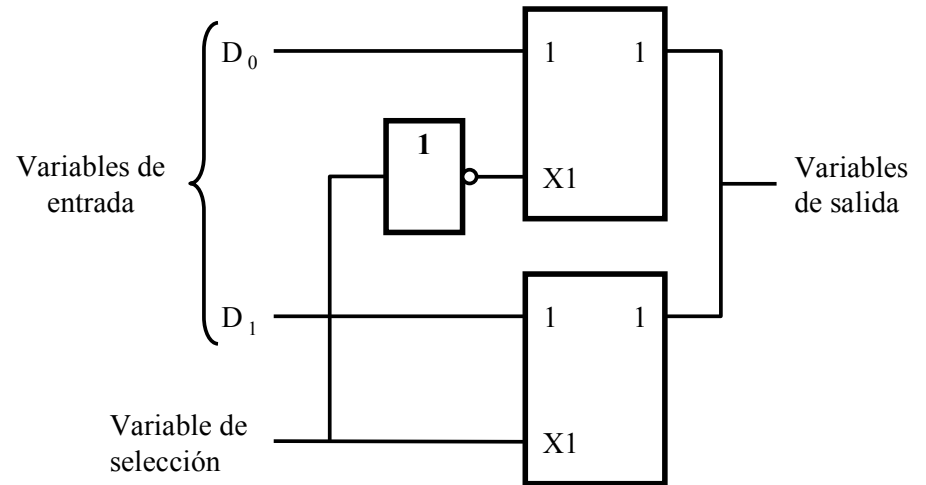
Ejemplo:
 Multiplexor de dos canales
 implementado con
 interruptores



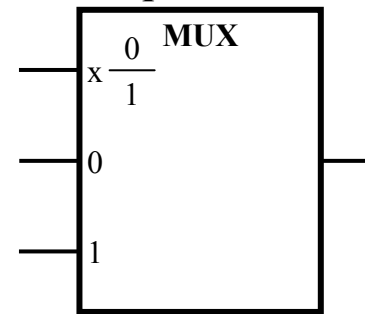
Variable de control
Esquema funcional de un interruptor



Símbolo lógico normalizado de un interruptor



Esquema de bloques del multiplexor



Símbolo lógico del multiplexor

SISTEMAS COMBINACIONALES

MULTIPLEXORES

Generación de funciones

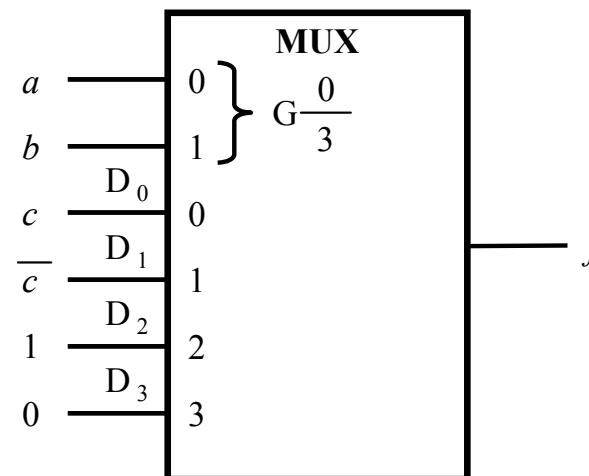
		<i>ab</i>			
		00	01	11	10
<i>c</i>	0	D ₀	D ₁	D ₂	D ₃
	1				

		<i>ab</i>			
		00	01	11	10
<i>c</i>	0	0 0	1 2	0 3	1 1
	1	1 4	1 6	0 7	0 5

Ejemplo:

Generador de la función

$$f = \sum_3 (1,2,4,6)$$



SISTEMAS COMBINACIONALES

DEMULTIPLEXORES (*DEMULTIPLEXERS*)

Sistemas combinacionales que poseen un solo canal de entrada D , n canales de salida y m entradas de selección, tal que $2^m = n$, para seleccionar el canal de salida en el que se presenta la información aplicada al canal de entrada. Realizan por lo tanto la función inversa de los multiplexores.

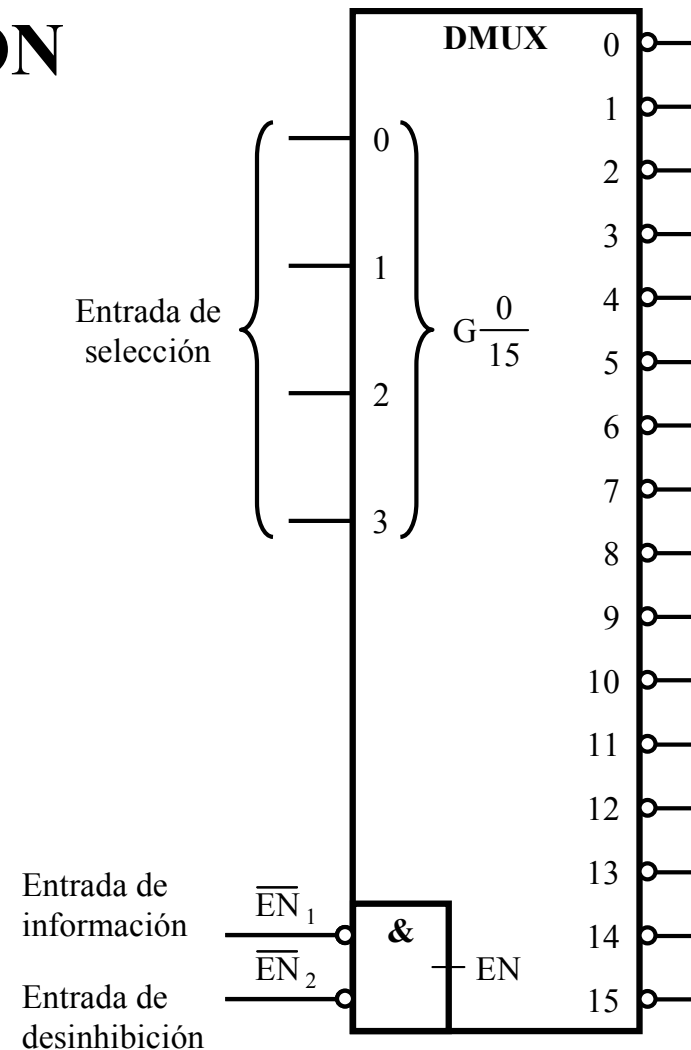
Se pueden implementar mediante:

- Decodificadores
- Interruptores

SISTEMAS COMBINACIONALES

DEMULTIPLEXORES CON DECODIFICADORES

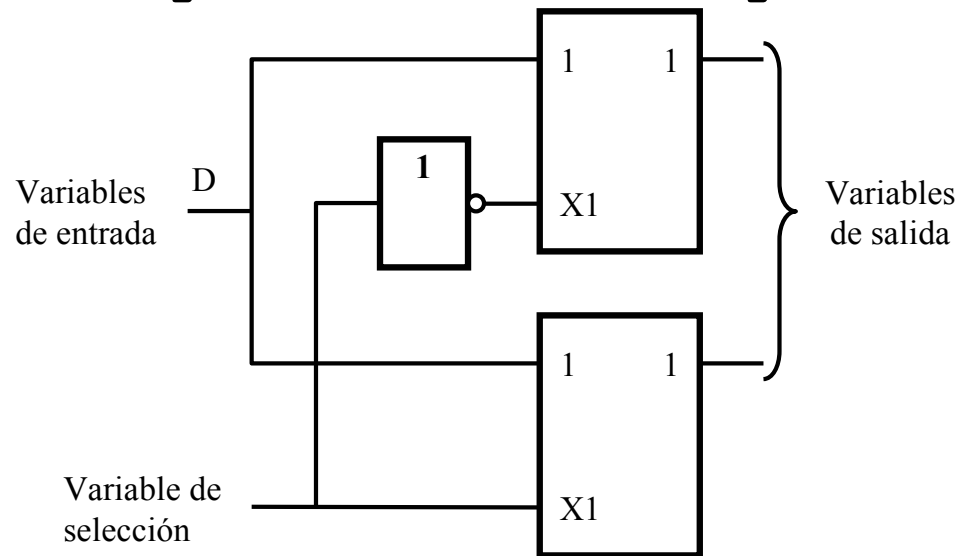
Símbolo lógico de un decodificador hexadecimal utilizado como demultiplexor.



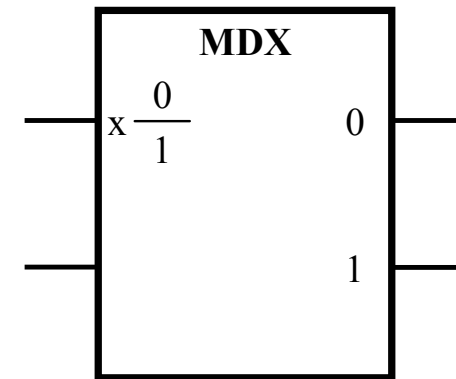
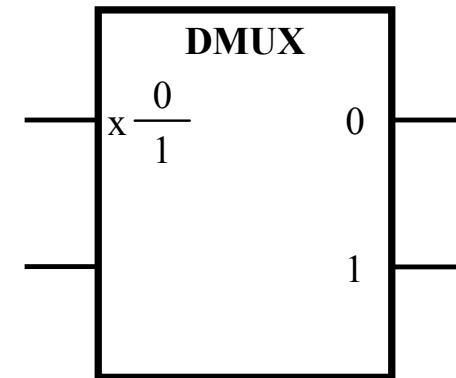
SISTEMAS COMBINACIONALES

DEMULTIPLEXORES CON INTERRUPTORES

Pueden ser utilizados como multiplexores o como demultiplexores (MDX) (*Multiplexers/Demultiplexers*)



Esquema de un multiplexor/demultiplexor de dos canales

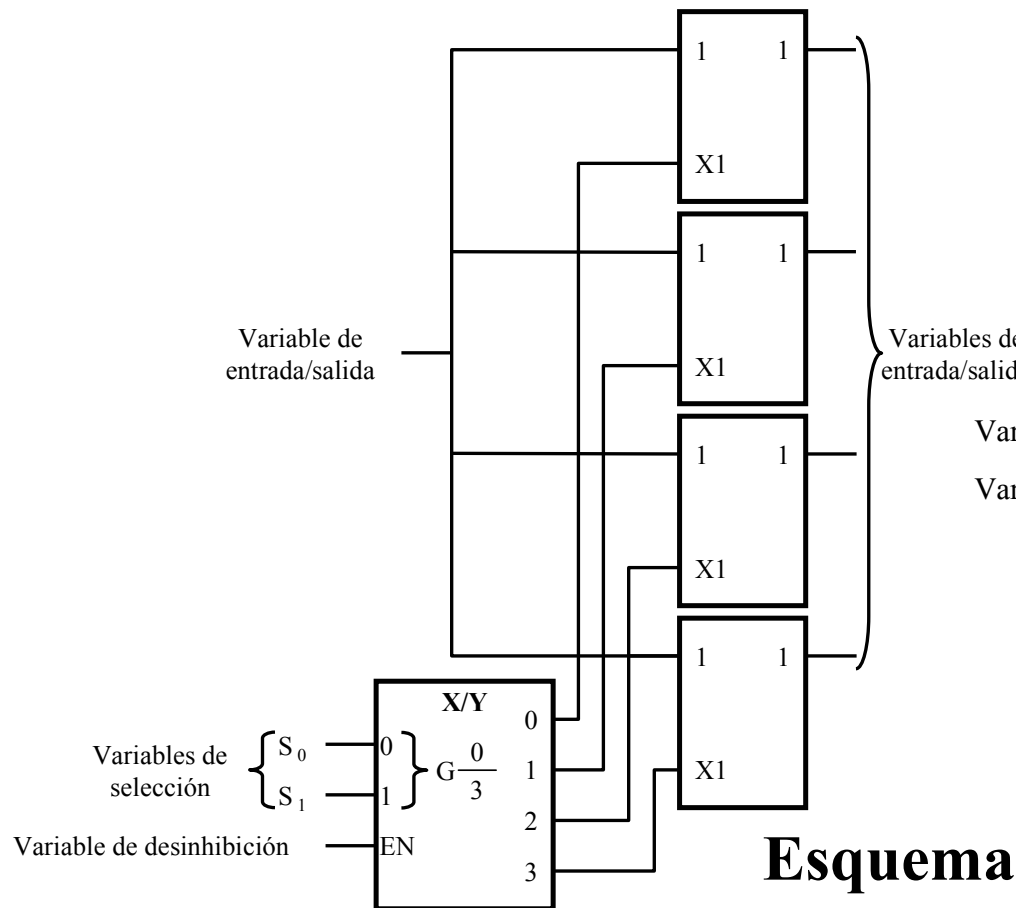


Símbolos lógicos

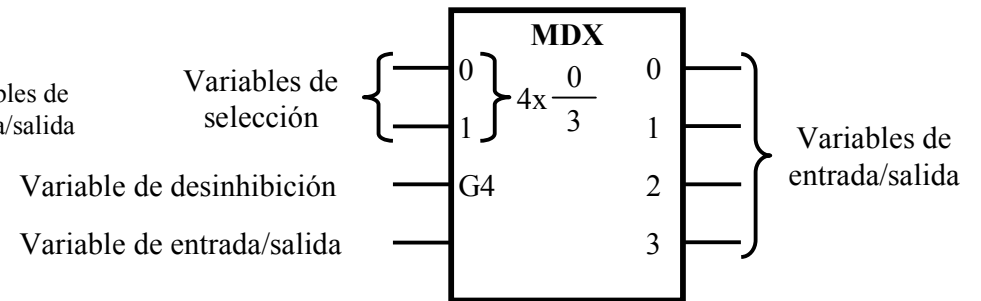
SISTEMAS COMBINACIONALES

MULTIPLEXOR/DEMULTIPLEXOR

IMPLEMENTADO CON INTERRUPTORES



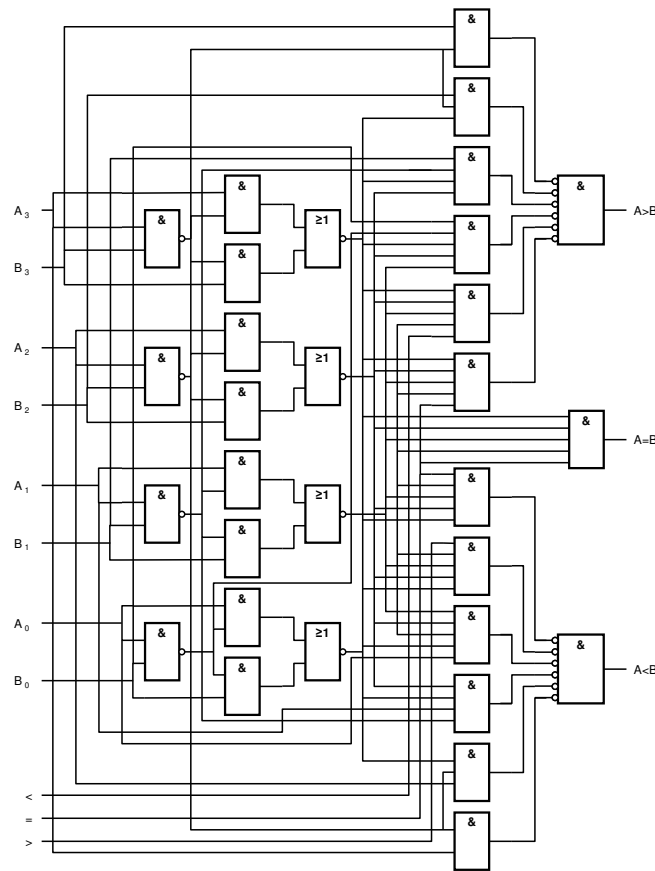
Multiplexor/demultiplexor de cuatro canales



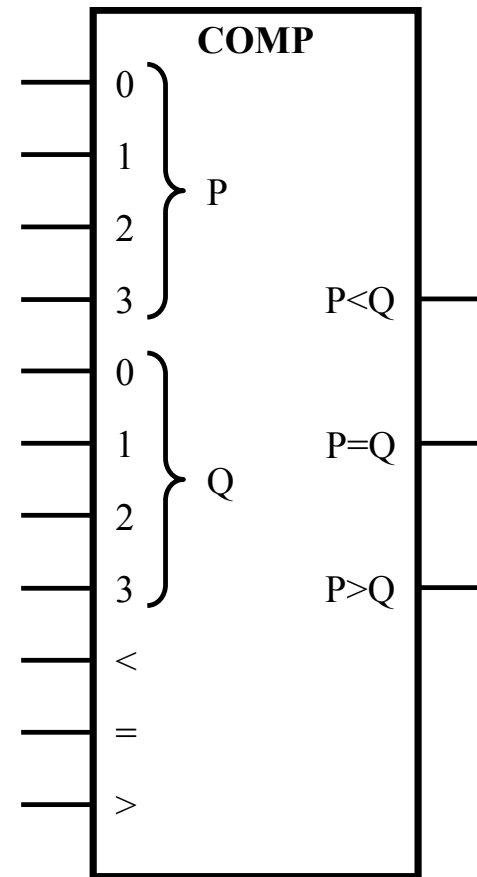
Símbolo lógico

SISTEMAS COMBINACIONALES

COMPARADOR DE NÚMEROS DE CUATRO BITS



Esquema



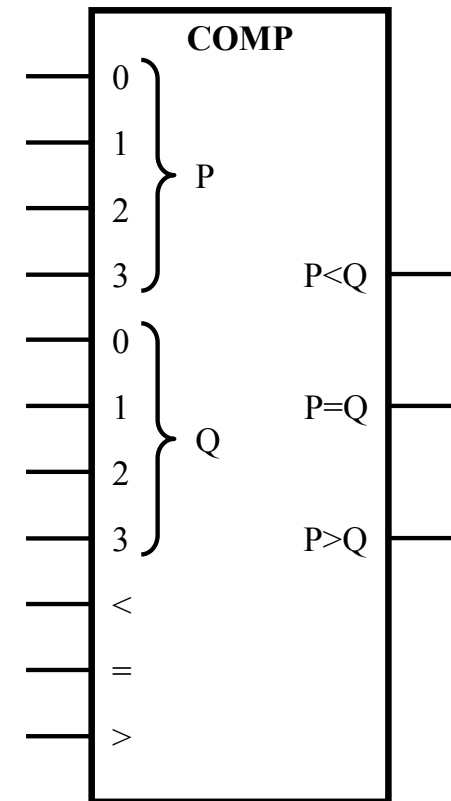
Símbolo lógico

SISTEMAS COMBINACIONALES

COMPARADOR DE NÚMEROS DE CUATRO BITS

PQ	<	=	>	$P<Q$	$P=Q$	$P>Q$
$P < Q$	X	X	X	1	0	0
$P > Q$	X	X	X	0	0	1
$P = Q$	1	0	0	1	0	0
$P = Q$	0	1	0	0	1	0
$P = Q$	0	0	1	0	0	1

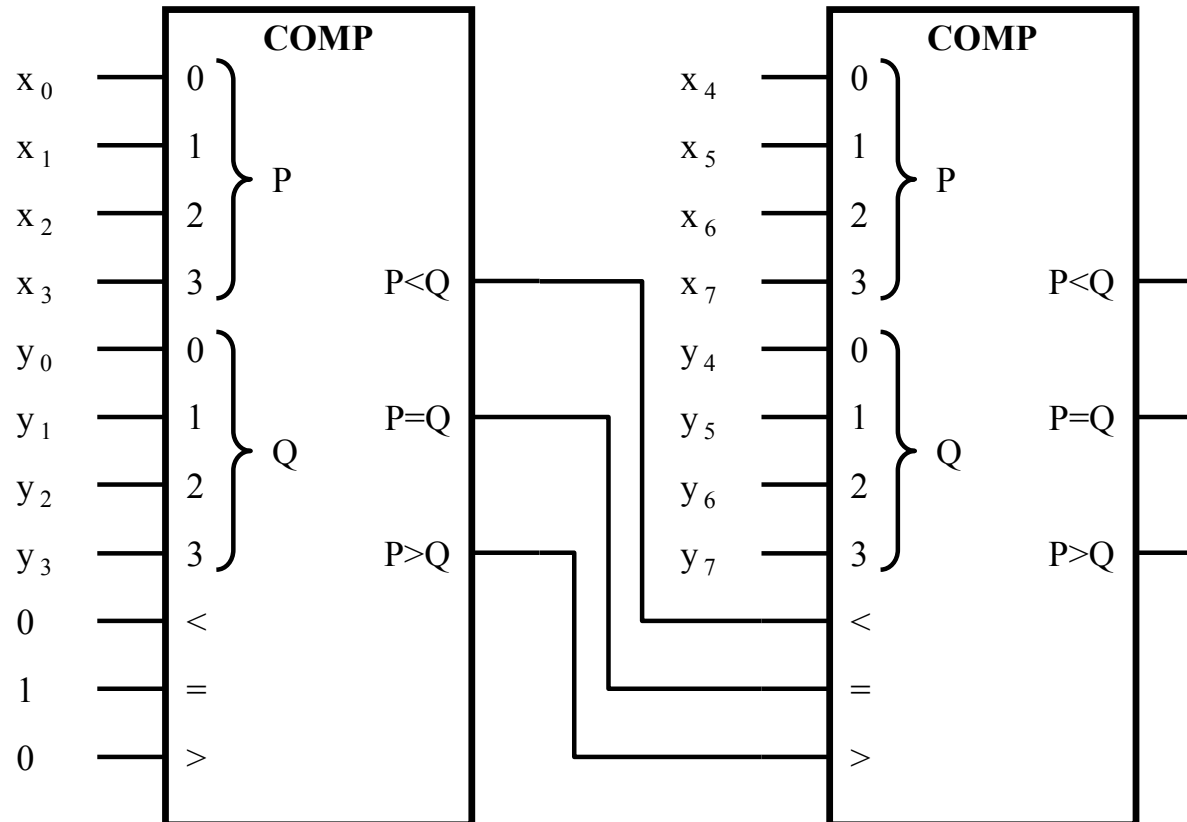
Tabla de verdad



Símbolo lógico

SISTEMAS COMBINACIONALES

COMPARADOR DE 8 BITS IMPLEMENTADO CON DOS COMPARADORES DE CUATRO BITS



SISTEMAS COMBINACIONALES

DETECTOR/GENERADOR DE PARIDAD (*PARITY CHECKING/GENERATOR*)

Implementa en esencia la función *O*-exclusiva de un número n de variables y, en consecuencia, su salida adopta el nivel uno si el número de variables de entrada que están en el nivel lógico uno es impar y por el contrario el nivel cero si dicho número es par.

SISTEMAS COMBINACIONALES

DETECTOR/GENERADOR DE PARIDAD

$$PI = A \oplus B \oplus C \oplus D \oplus E \oplus F \oplus G \oplus H \oplus I$$

$$PP = \overline{PI}$$

I H G F E D C B A	PI	PP
Todas las entradas en estado cero	0	1
Una entrada cualquiera en estado uno	1	0
Dos entradas cualesquiera en estado uno	0	1
Tres entradas cualesquiera en estado uno	1	0
Cuatro entradas cualesquiera en estado uno	0	1
Cinco entradas cualesquiera en estado uno	1	0
Seis entradas cualesquiera en estado uno	0	1
Siete entradas cualesquiera en estado uno	1	0
Ocho entradas cualesquiera en estado uno	0	1
Nueve entradas cualesquiera en estado uno	1	0

