

ELECTRÓNICA DIGITAL

TEMA 5

SISTEMAS SECUENCIALES (Parte 1)

CONCEPTOS GENERALES

SISTEMAS SECUENCIALES ASÍNCRONOS

SISTEMAS SECUENCIALES

DEFINICIÓN

Sistema capaz de memorizar el nivel lógico de las variables de entrada y convertirlo en un estado interno del propio sistema, de tal manera que el nivel lógico de las variables de salida en un instante determinado no depende solamente del de las variables de entrada en dicho instante sino también del que tuvieron en el pasado.

También se denomina autómata finito o máquina de estados finita, conocida como FSM (*Finite State Machine*)

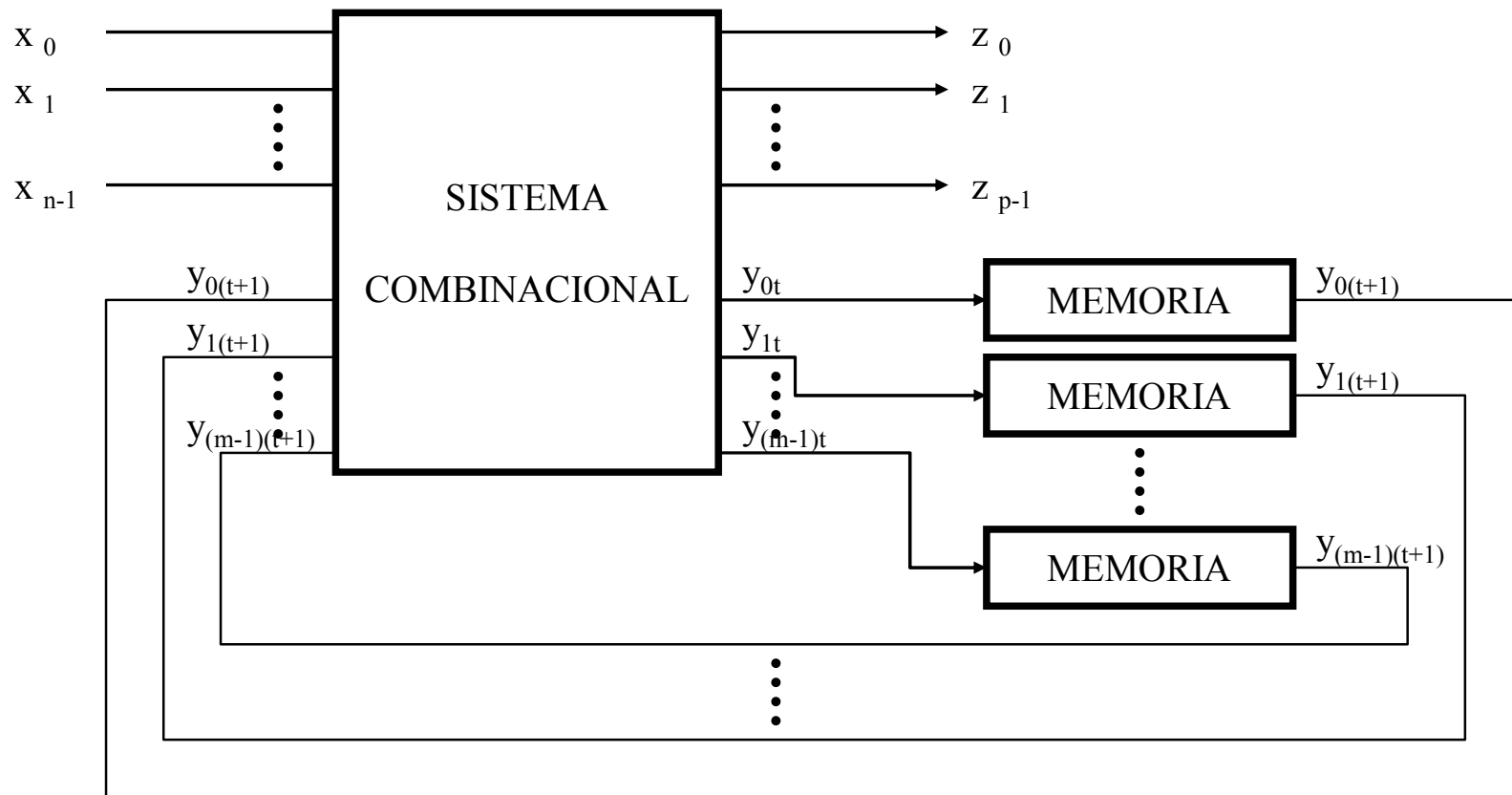
SISTEMAS SECUENCIALES

Todo sistema secuencial posee:

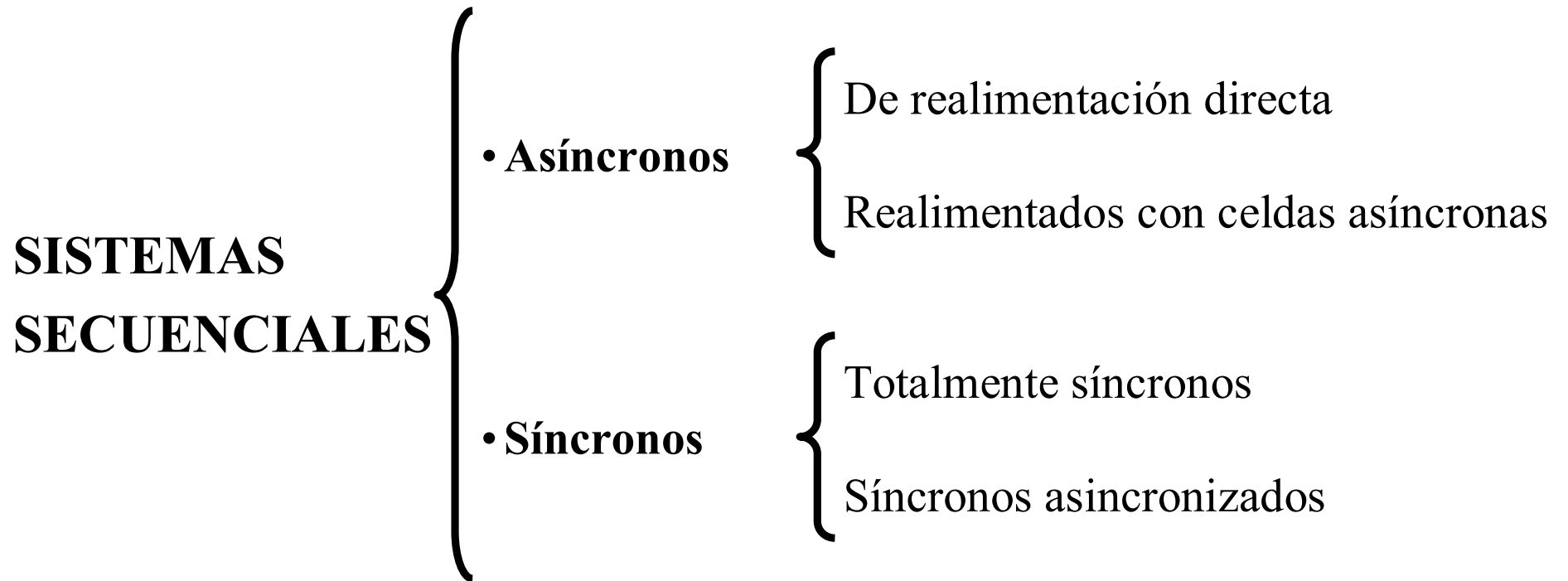
- **Un conjunto de n variables de entrada x_0, x_1, \dots, x_{n-1} que dan lugar a un conjunto finito de 2^n combinaciones que reciben el nombre de vectores de entrada.**
- **Un conjunto de m variables de estado interno y_0, y_1, \dots, y_{m-1} que dan lugar a un conjunto finito de 2^m estados internos que reciben el nombre de vectores de estado interno.**
- **Un conjunto de p variables de salida z_0, z_1, \dots, z_{p-1} que dan lugar a un conjunto finito de 2^p combinaciones o vectores de salida.**

SISTEMAS SECUENCIALES

ESQUEMA DE BLOQUES DE UN SISTEMA SECUENCIAL



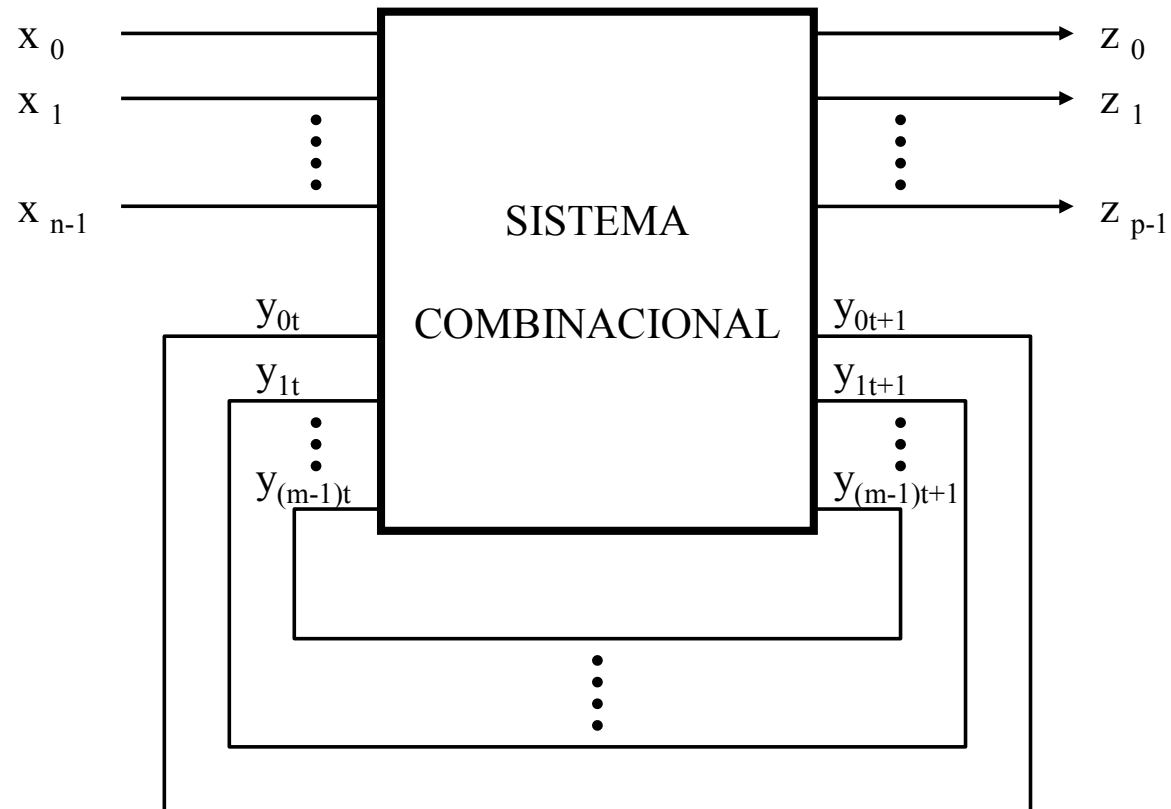
SISTEMAS SECUENCIALES



SISTEMAS SECUENCIALES

SISTEMA SECUENCIAL DE REALIMENTACIÓN DIRECTA (*DIRECT FEEDBACK SEQUENTIAL SYSTEM*)

Las variables de entrada actúan de forma directa sobre él y por ello se le da también la denominación genérica de sistema secuencial asíncrono (*Asynchronous sequential system*)



SISTEMAS SECUENCIALES

CELDA BÁSICA BINARIA ASÍNCRONA (*Asynchronous cell or latch*)

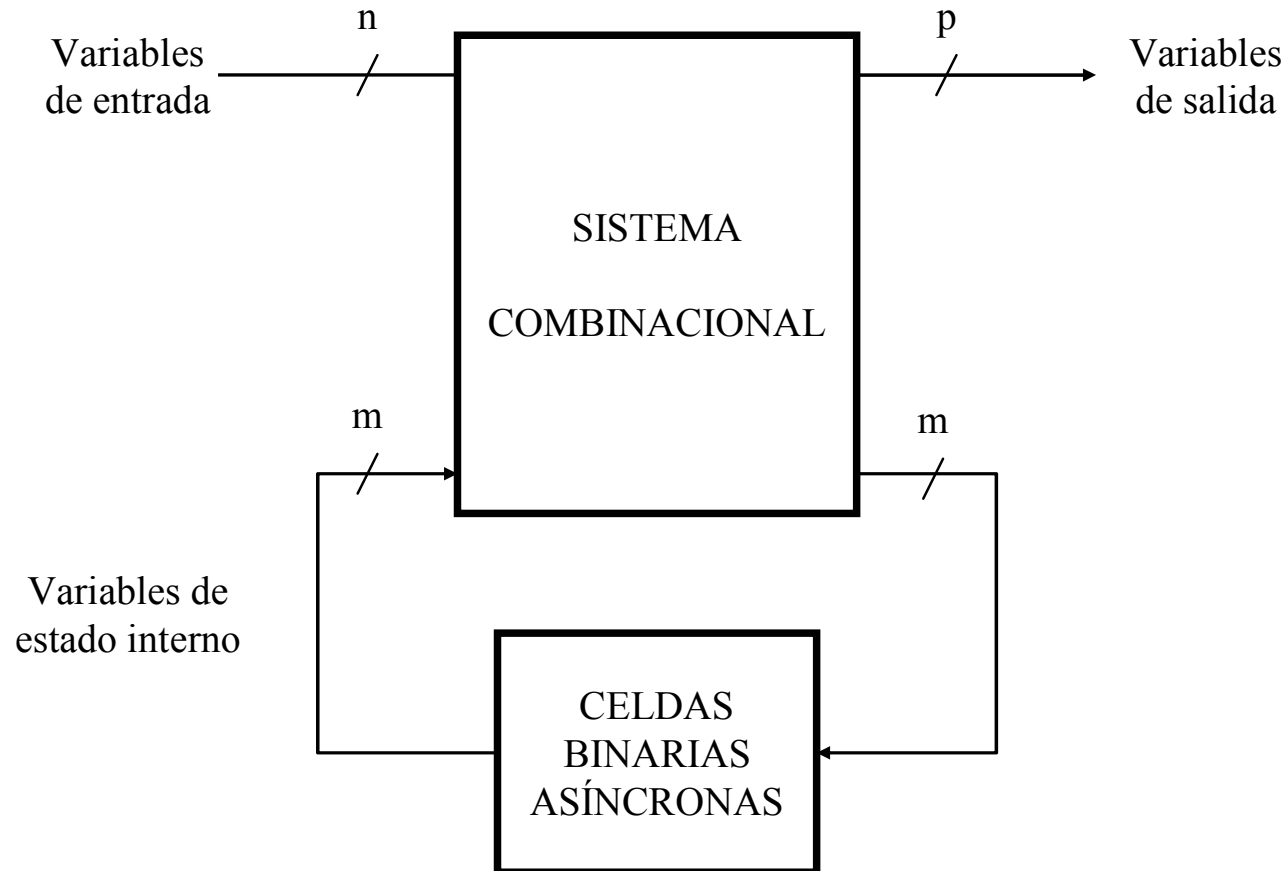
Sistema secuencial asíncrono que posee una sola variable de estado interno.

Es un sistema secuencial asíncrono de realimentación directa sobre cuyo estado actúan de forma inmediata las variables de entrada cuando se ponen en un determinado nivel lógico o cuando cambian de nivel lógico.

Puede ser utilizado para implementar sistemas secuenciales asíncronos.

SISTEMAS SECUENCIALES

SISTEMA SECUENCIAL ASÍNCRONO REALIMENTADO MEDIANTE CELDAS BINARIAS ASÍNCRONAS



SISTEMAS SECUENCIALES

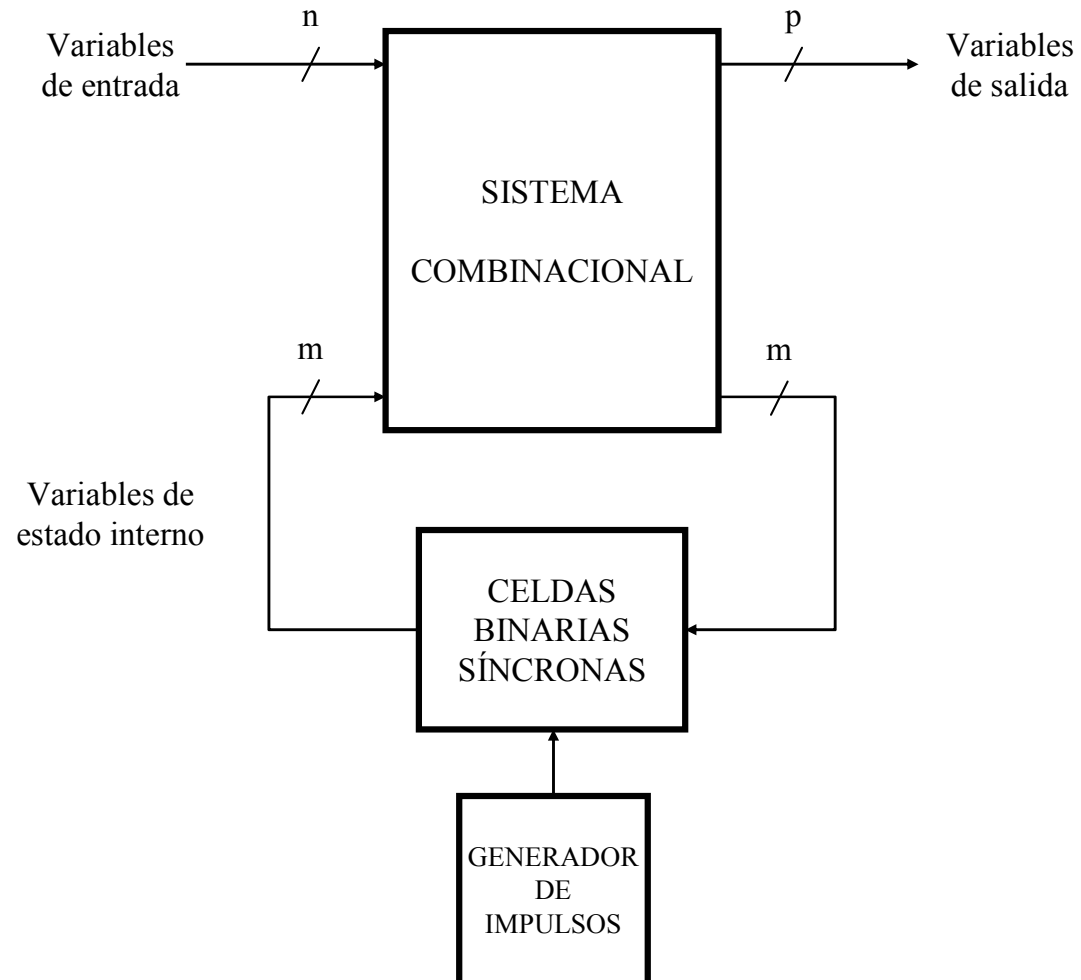
CELDA BÁSICA BINARIA SÍNCRONA

Se caracteriza por tener una variable de entrada especial, denominada entrada de sincronización o de disparo (*Trigger*), a la que algunos autores llaman también entrada de reloj (*Clock*) porque en la mayoría de los casos se le aplica la salida de un generador de impulsos. Las variables de entrada solamente actúan sobre el estado de la celda en el instante en el que la citada entrada de sincronización cambia de nivel.

Se denomina biestable síncrono (*Flip-flop*).

SISTEMAS SECUENCIALES

SISTEMA SECUENCIAL SÍNCRONO (*SYNCHRONOUS SEQUENTIAL SYSTEM*)



SISTEMAS SECUENCIALES

SISTEMAS SECUENCIALES ASÍNCRONOS

• **Caracterizados
por niveles**

Realimentación directa

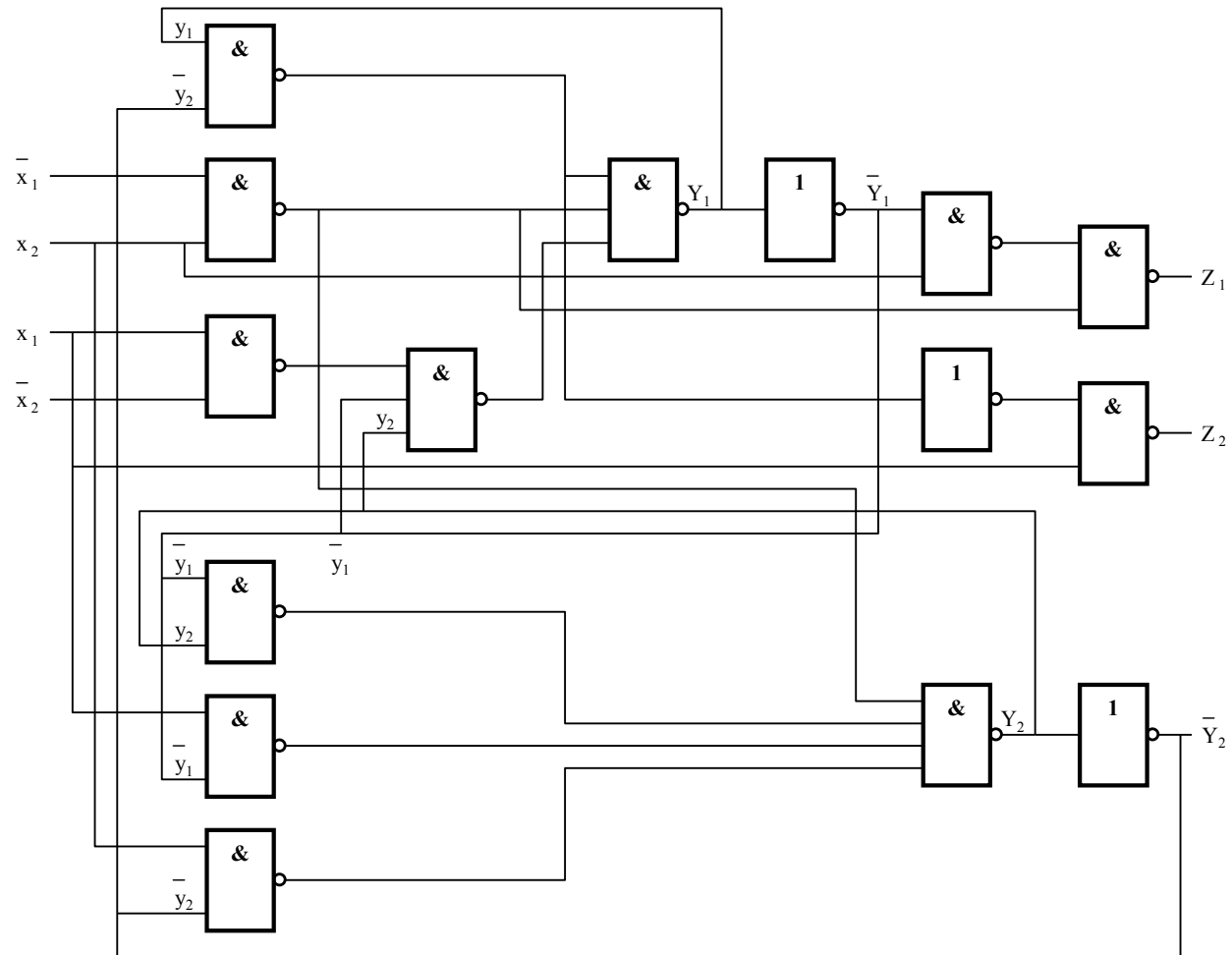
Realimentación con biestables

• **Caracterizados
por flancos**

Realimentados con celdas
activas por flancos

SISTEMAS SECUENCIALES

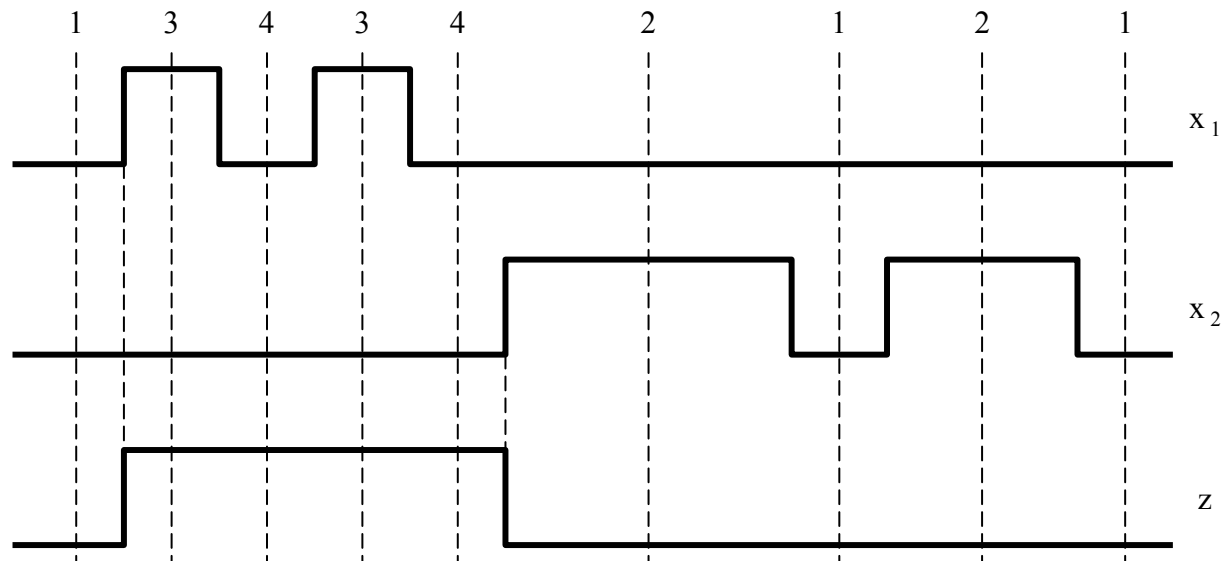
SISTEMA SECUENCIAL DE REALIMENTACIÓN DIRECTA (*DIRECT FEEDBACK SEQUENTIAL SYSTEM*)



SISTEMAS SECUENCIALES

SISTEMA SECUENCIAL DE REALIMENTACIÓN DIRECTA (*DIRECT FEEDBACK SEQUENTIAL SYSTEM*)

Sistema secuencial asíncrono que posee dos variables de entrada x_1 y x_2 y una variable de salida z y que actúa tal como se indica en el cronograma (*Timing diagram*).



Se puede representar mediante una tabla de verdad denominada tabla de excitación

SISTEMAS SECUENCIALES

SISTEMA SECUENCIAL DE REALIMENTACIÓN DIRECTA (*DIRECT FEEDBACK SEQUENTIAL SYSTEM*)

A las variables x_1 y x_2 se les asignan respectivamente, las letras S (*Set*) y R (*Reset*). S pone a uno la salida y R la borra (*Clear*) o pone a cero (*Reset*). La mayoría de los autores anglosajones denominan *R-S Latch* (Cerrojo) a este sistema que tiene dos estados estables y se puede denominar biestable R-S.

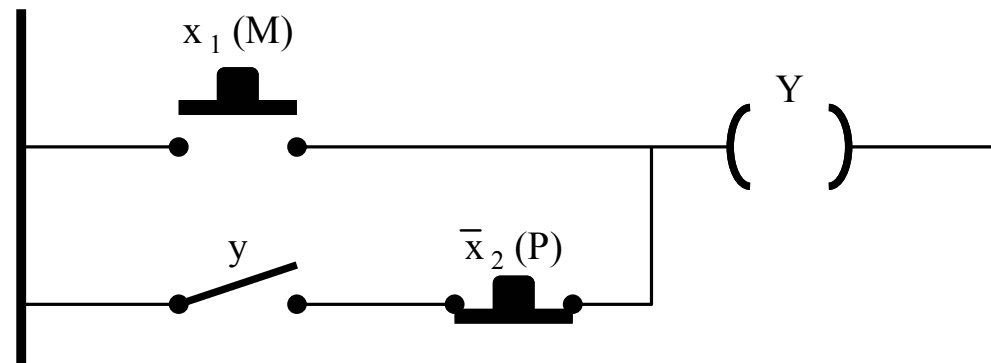
S	R	y_t	$y_{t+1} = Y$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

S	R	y_{t+1}
0	0	y_t
0	1	0
1	0	1
1	1	X

Se puede implementar de dos formas diferentes

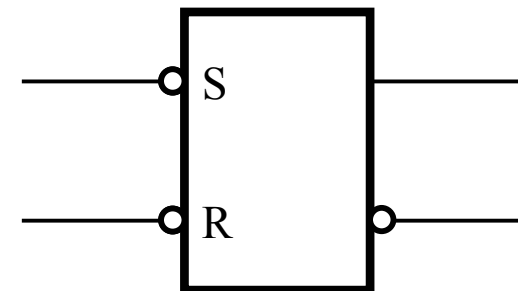
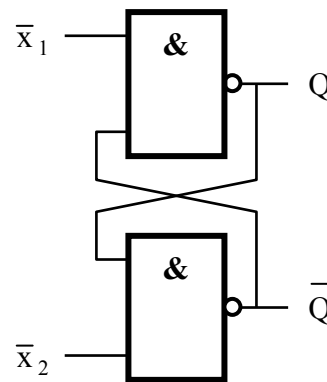
SISTEMAS SECUENCIALES

Biastable *R-S* (*R-S Latch*) de grabado prioritario



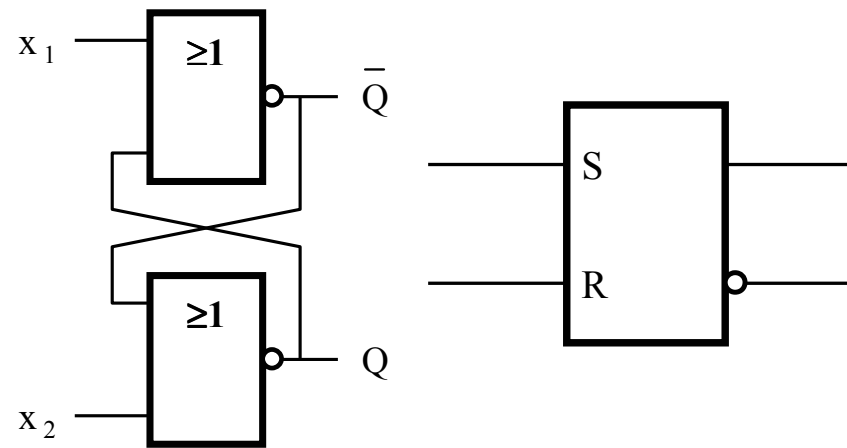
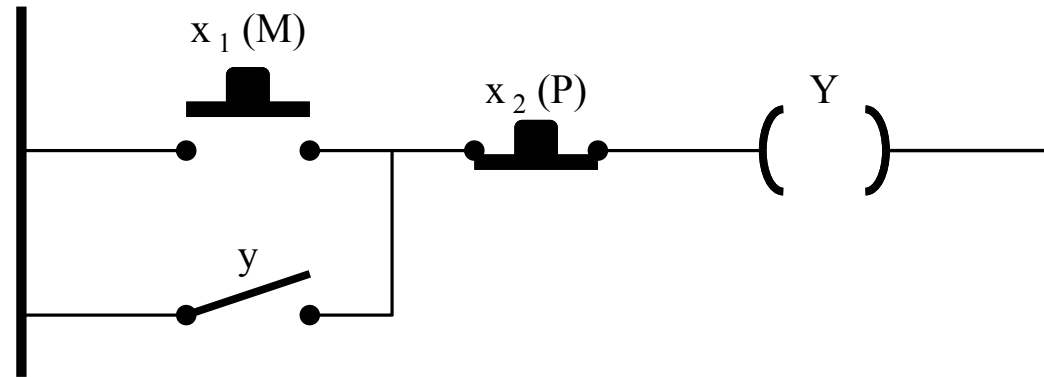
$$Y = x_1 + \bar{x}_2 y$$

$$Y = \overline{\overline{x_1 + \bar{x}_2 y}} = \overline{\bar{x}_1 \bar{x}_2 y}$$



SISTEMAS SECUENCIALES

Biestable R-S (R-S Latch) de borrado prioritario

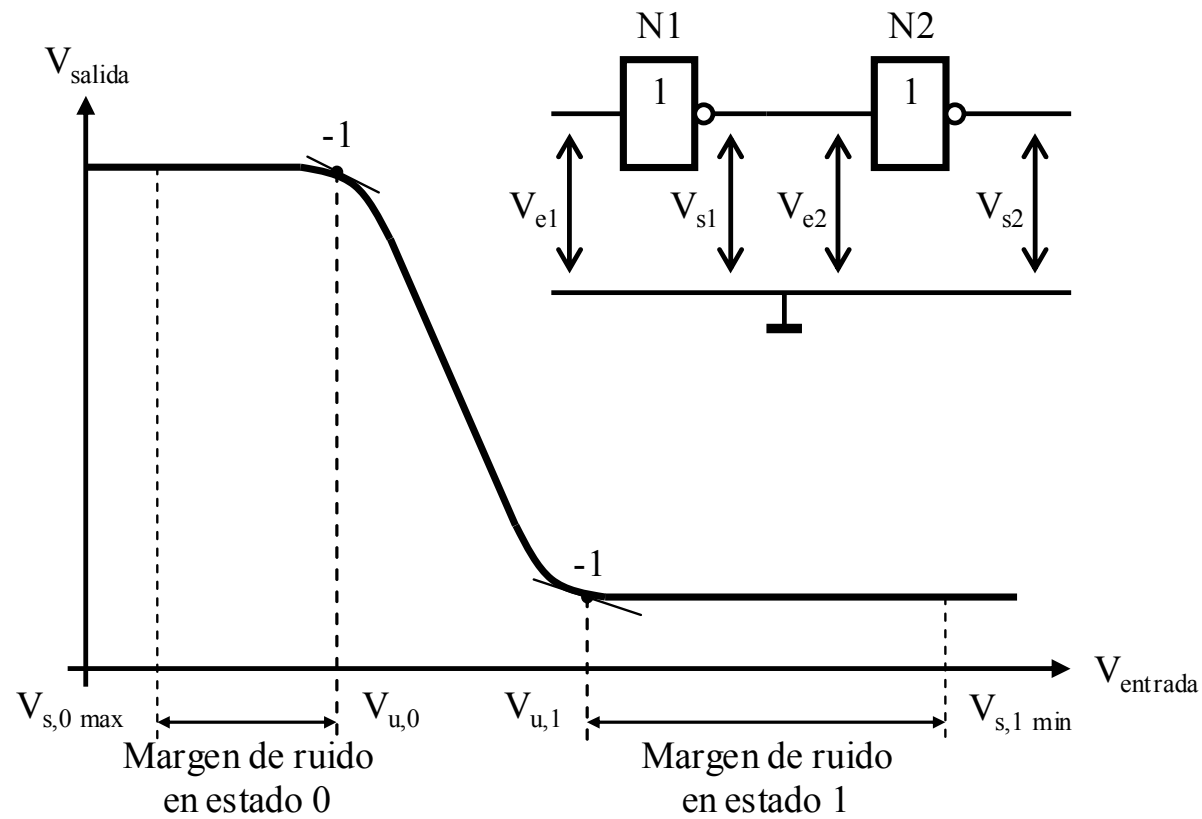


$$Y = x_1 \bar{x}_2 + \bar{x}_2 y = \bar{x}_2 (x_1 + y)$$

$$Y = \overline{\overline{\bar{x}_2 (x_1 + y)}} = \overline{x_2 + x_1 + y}$$

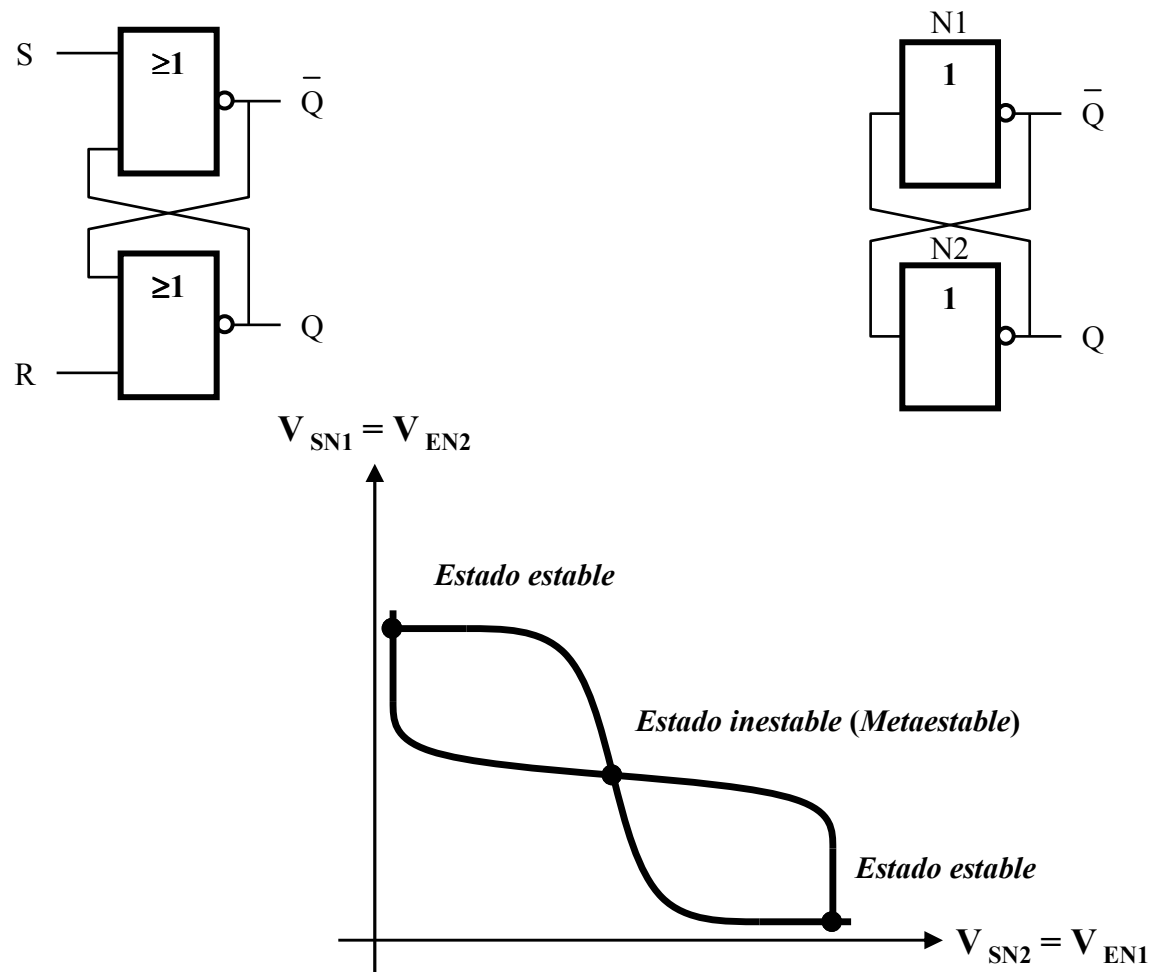
SISTEMAS SECUENCIALES

Curva de transferencia típica de un elemento lógico inversor



SISTEMAS SECUENCIALES

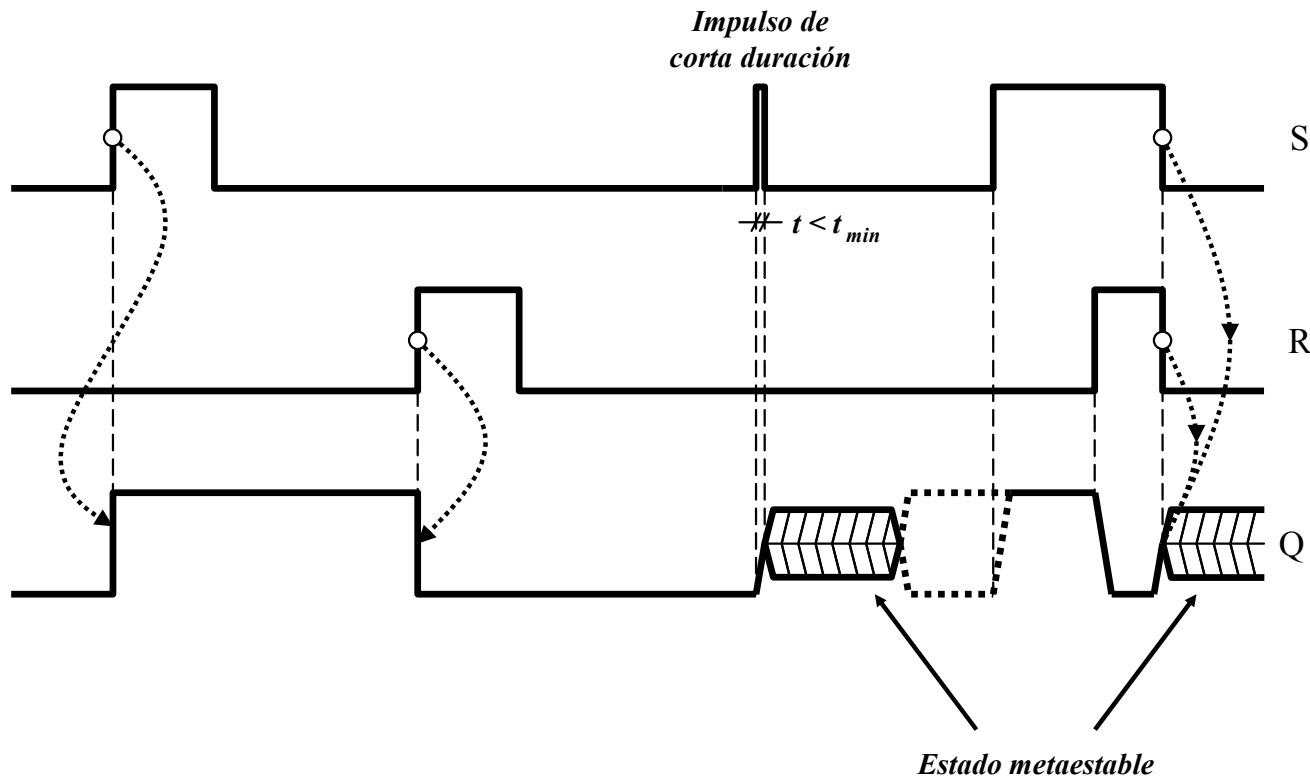
Comportamiento del biestable R-S: Estado metaestable



SISTEMAS SECUENCIALES

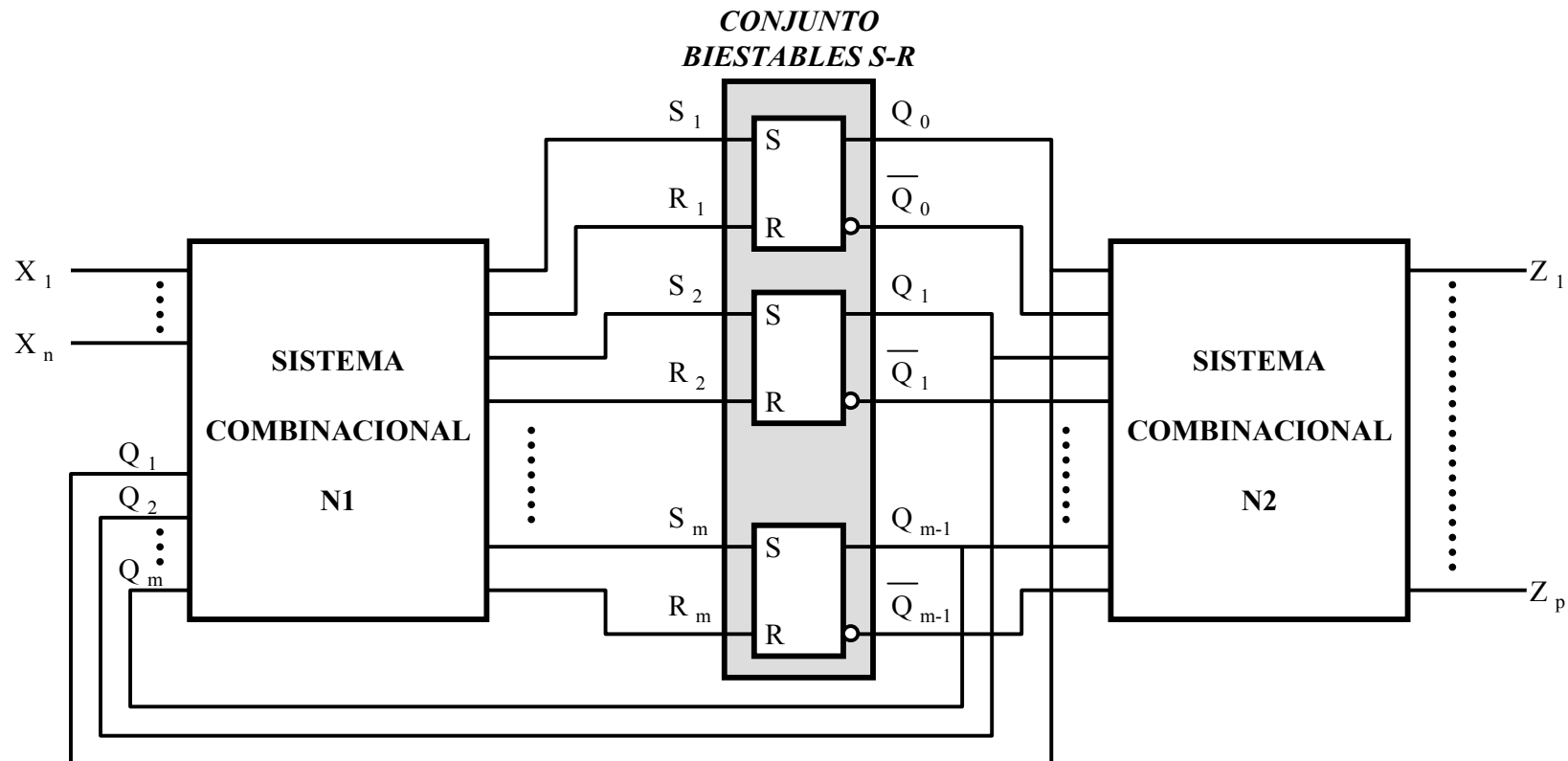
Comportamiento del biestable R-S

Cronograma de las situaciones en las que el biestable R-S se pone en el estado metaestable

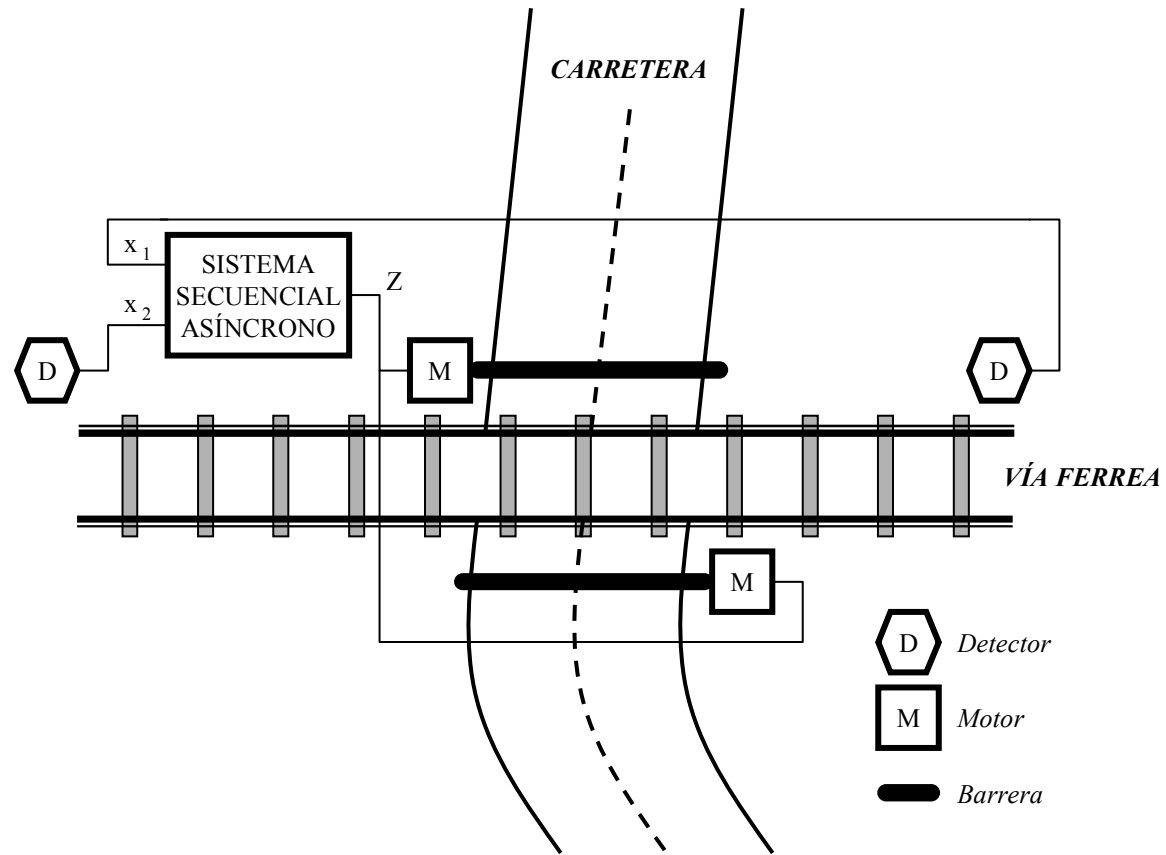


SISTEMAS SECUENCIALES

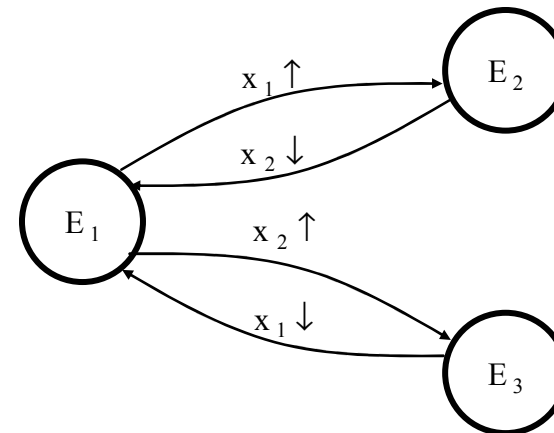
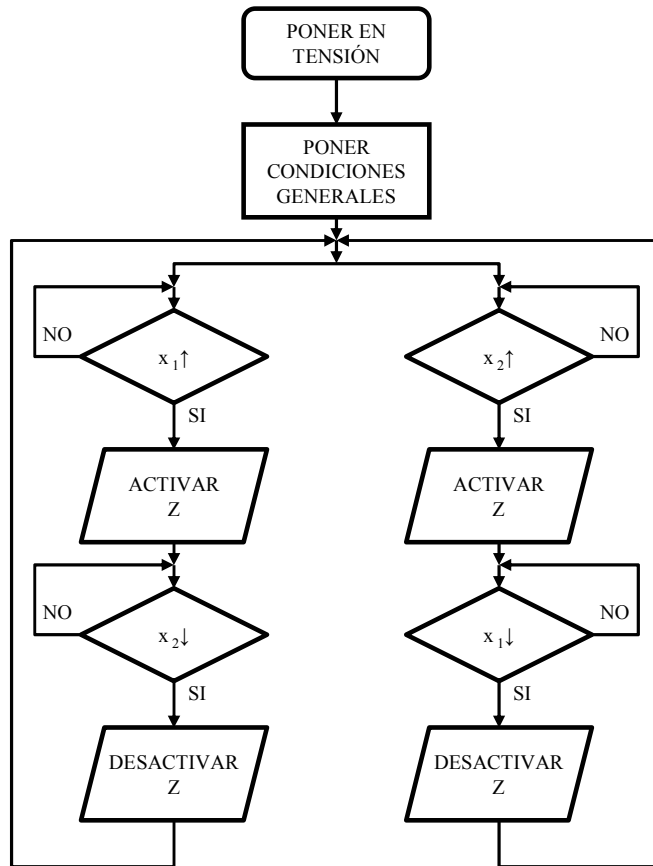
Sistema secuencial asíncrono caracterizado mediante niveles con realimentación mediante biestables R-S



SISTEMAS SECUENCIALES



SISTEMAS SECUENCIALES



SISTEMAS SECUENCIALES

CIRCUITO DIGITAL TEMPORAL

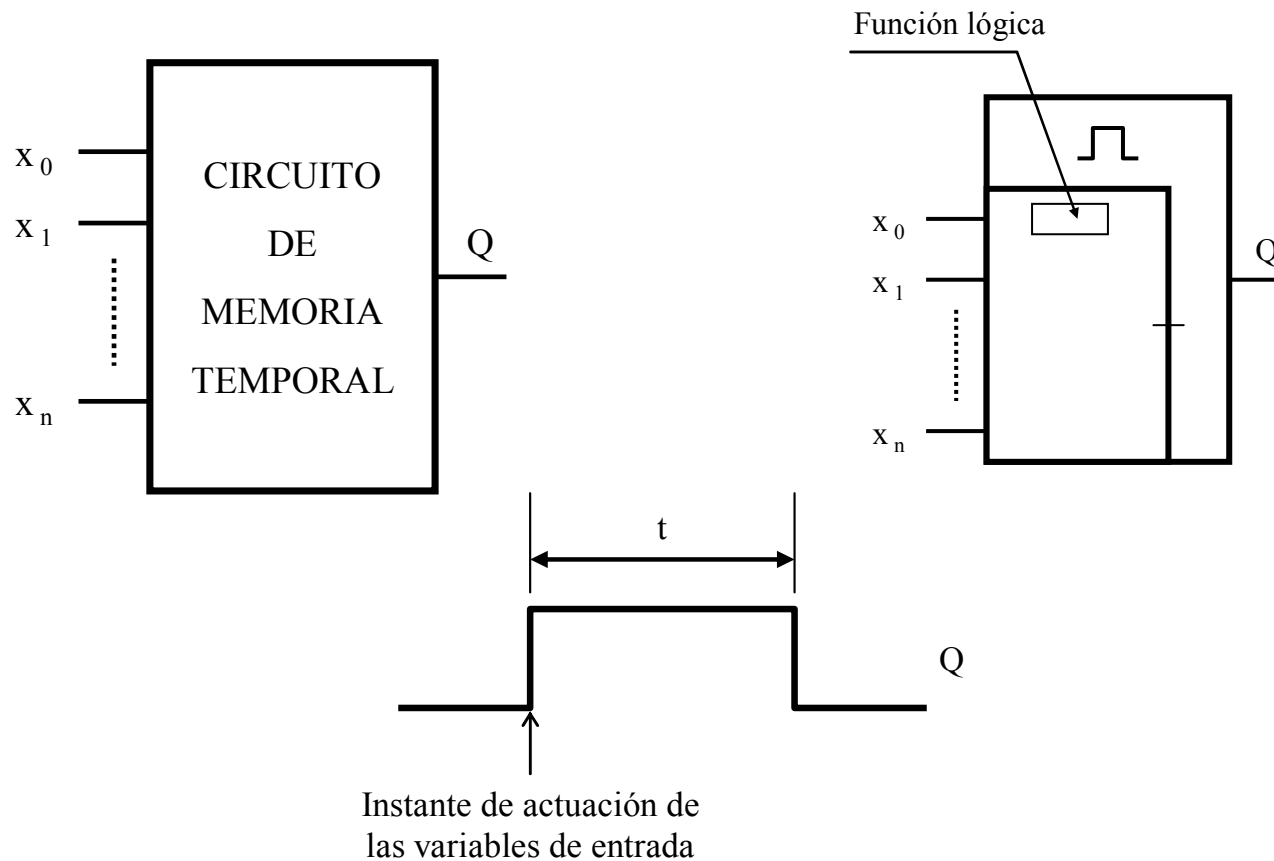
Circuito en el que el retorno al estado inicial se realiza al cabo de un cierto tiempo t variable según la situación particular. Constituye un bloque funcional que recibe el nombre de circuito de memoria temporal o temporizador (*Timing circuit*), porque memoriza una determinada situación mediante el estado de una variable binaria durante un cierto tiempo t .

Puede tener variables de entrada o no tenerlas.

SISTEMAS SECUENCIALES

CIRCUITO DE MEMORIA TEMPORAL CON VARIABLES DE ENTRADA

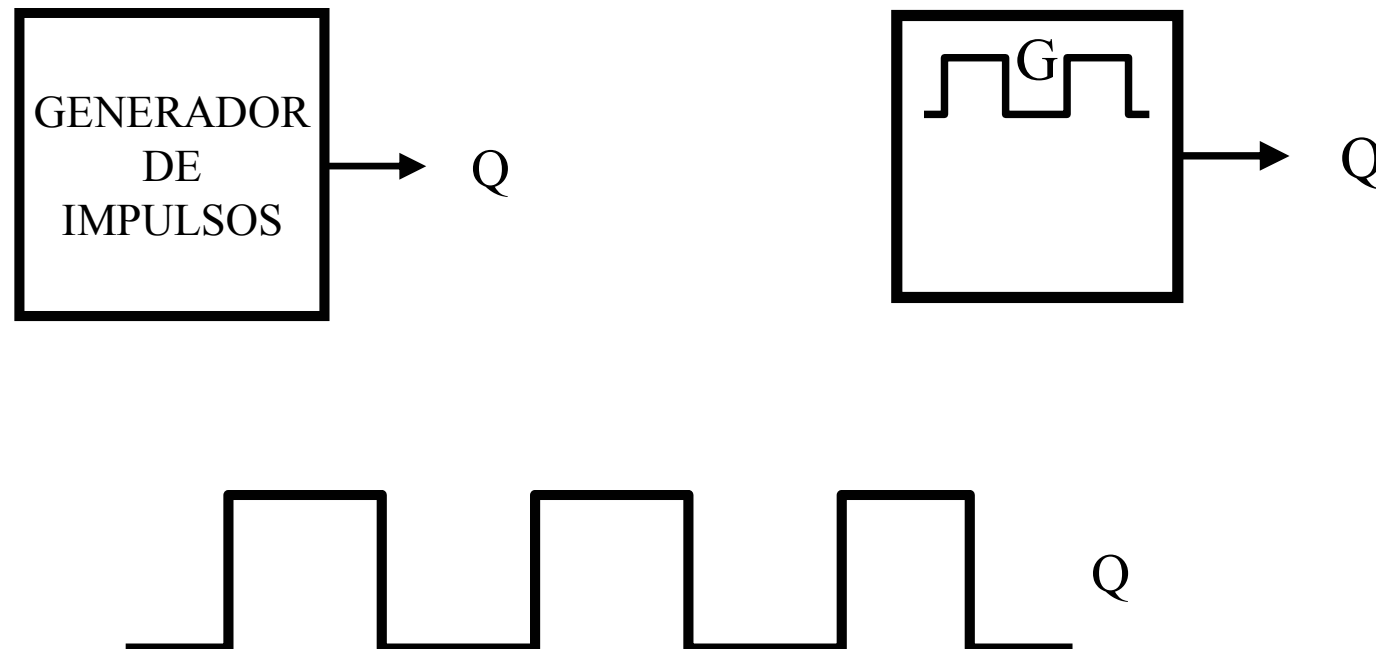
Se denomina monoestable



SISTEMAS SECUENCIALES

CIRCUITO DE MEMORIA TEMPORAL SIN VARIABLES DE ENTRADA

Se denomina generador de impulsos (*Pulse generator*), reloj (*Clock*) y astable (*Astable*)

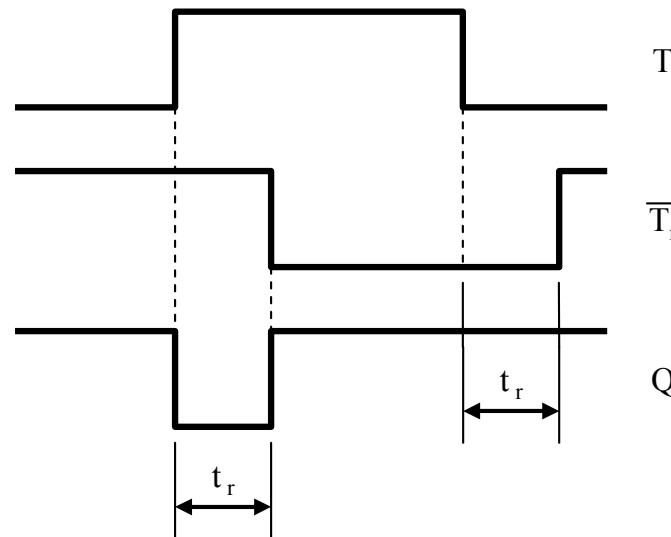
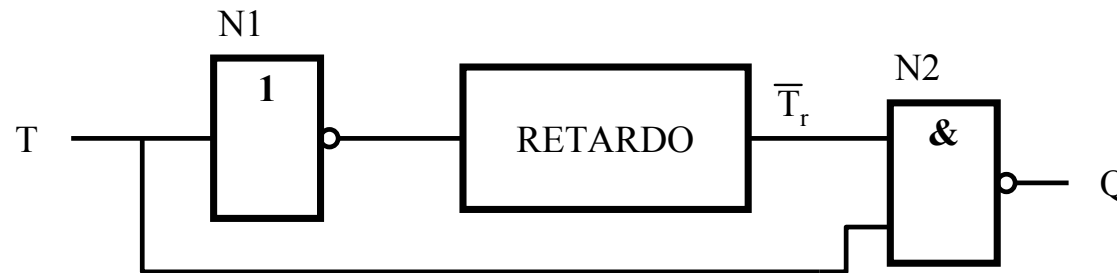


SISTEMAS SECUENCIALES



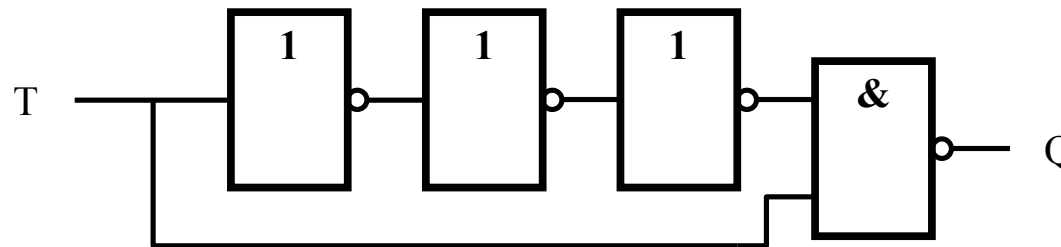
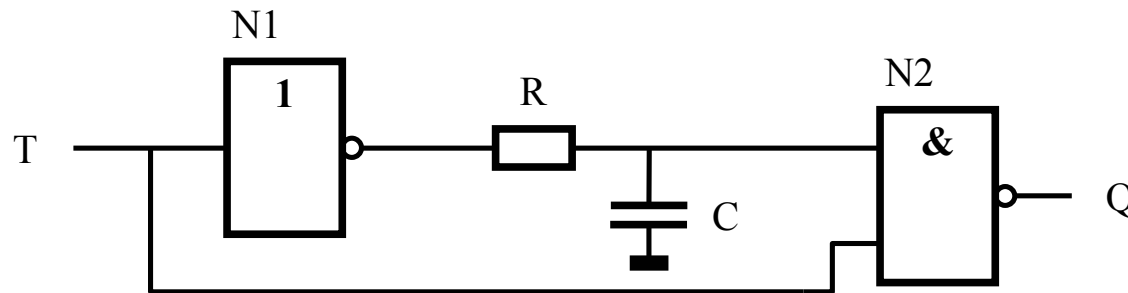
SISTEMAS SECUENCIALES

MONOESTABLE NO REALIMENTADO



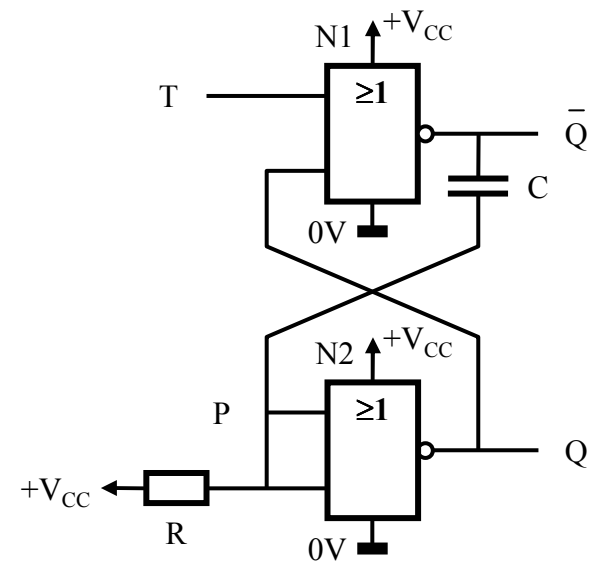
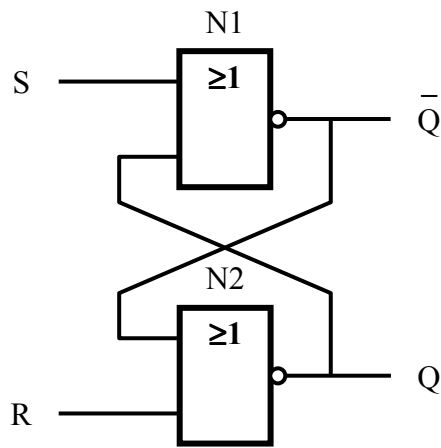
SISTEMAS SECUENCIALES

MONOESTABLE NO REALIMENTADO



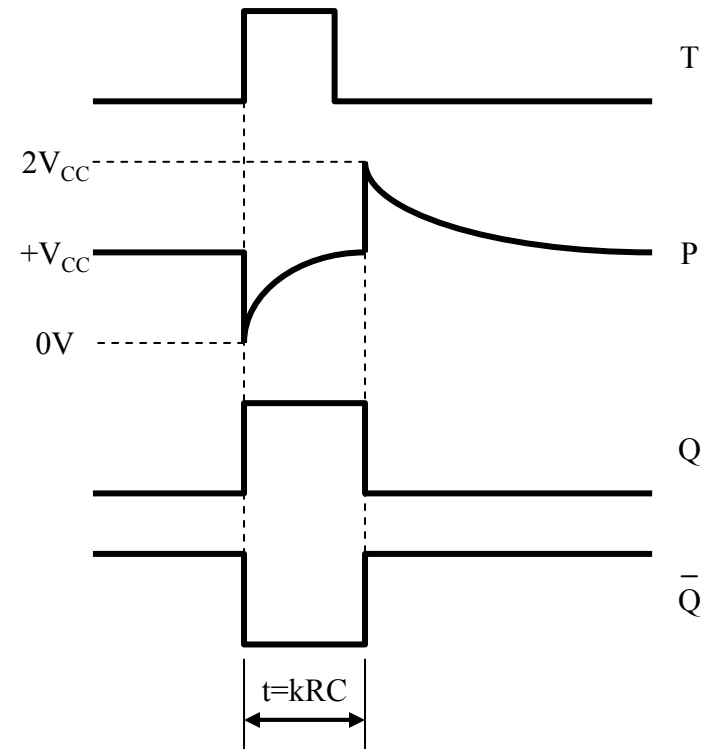
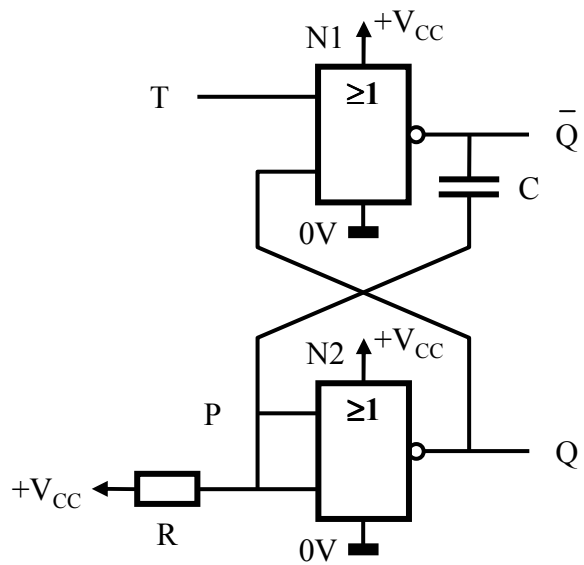
SISTEMAS SECUENCIALES

MONOESTABLE REALIMENTADO NO REDISPARABLE



SISTEMAS SECUENCIALES

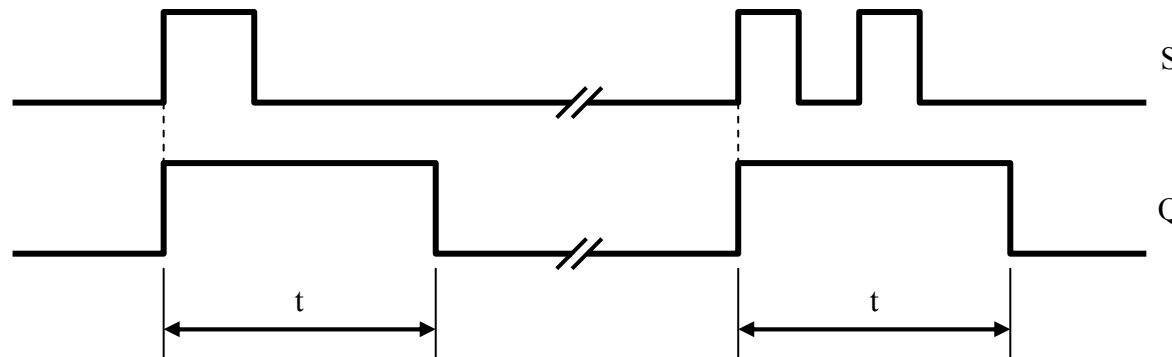
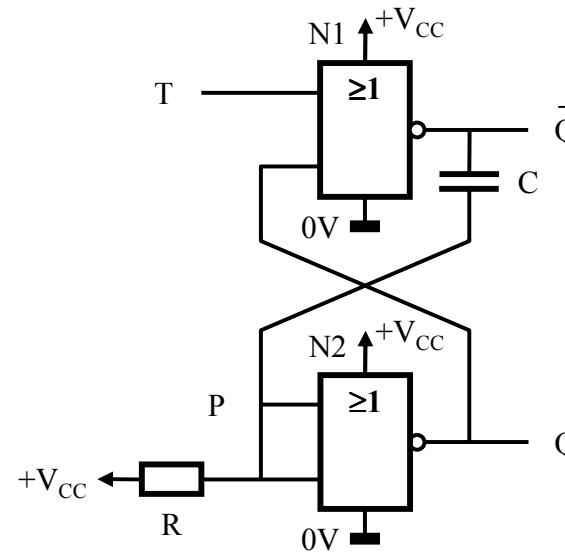
MONOESTABLE REALIMENTADO NO REDISPONIBLE



SISTEMAS SECUENCIALES

MONOESTABLE REALIMENTADO NO REDISPABLE

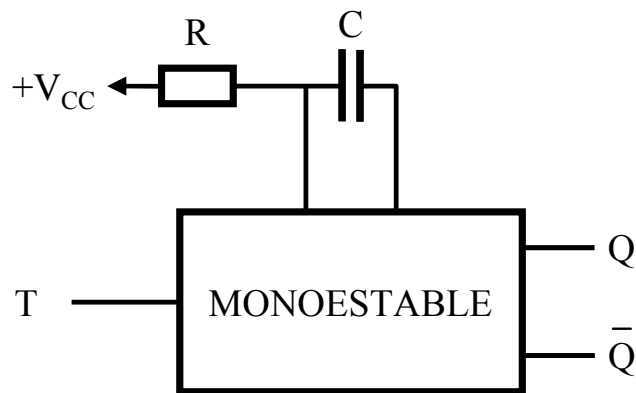
Cronograma de las señales
de un monoestable
no redispable (*Non retriggerable*)



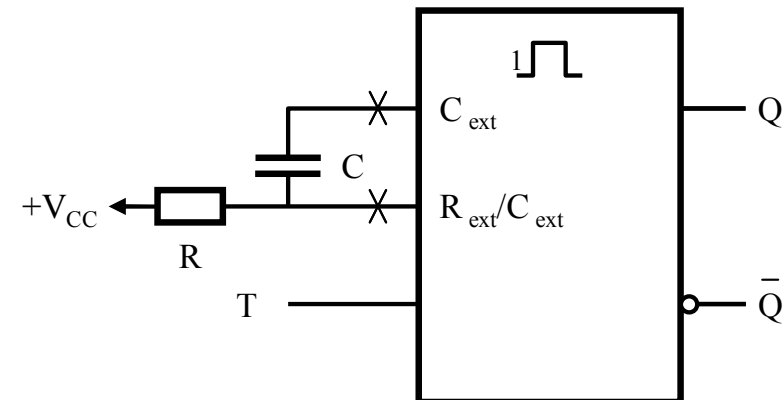
SISTEMAS SECUENCIALES

SÍMBOLO LÓGICO DE UN MONOESTABLE REALIMENTADO NO REDISPARABLE

No normalizado

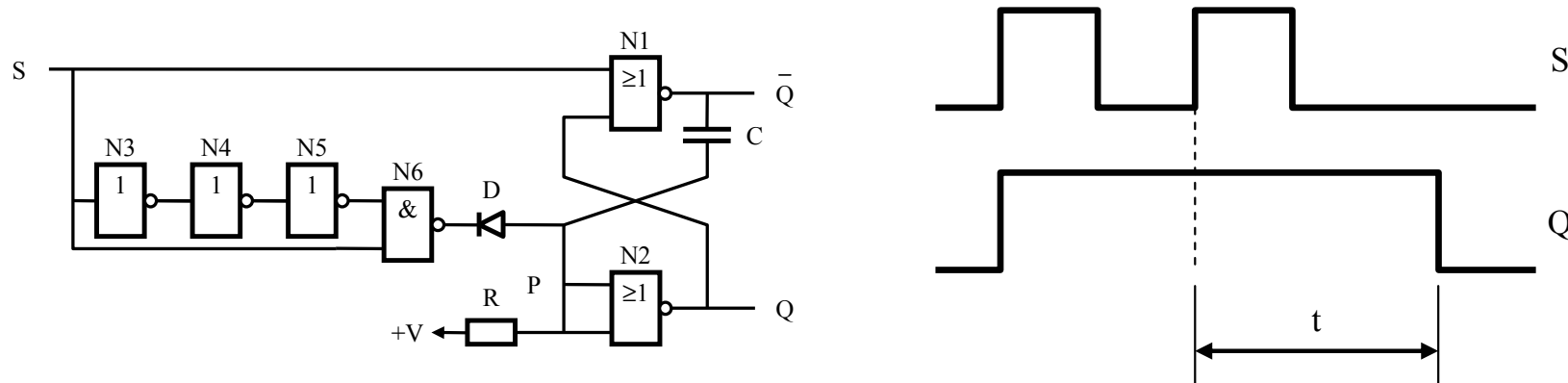


Normalizado

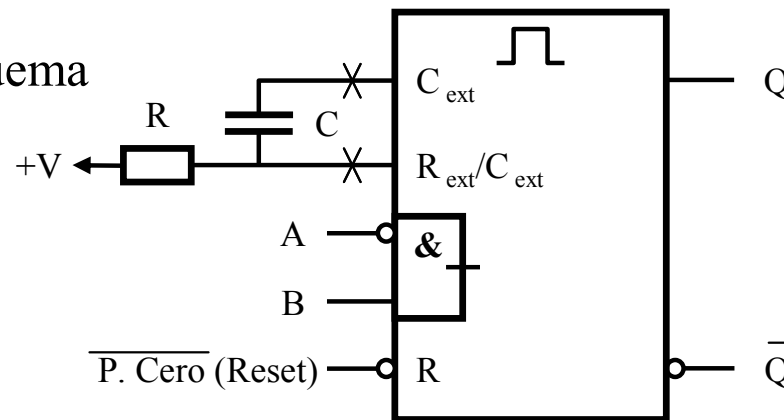


SISTEMAS SECUENCIALES

MONOESTABLE REALIMENTADO NO REDISPARABLE



Esquema



Cronograma

Símbolo lógico normalizado

SISTEMAS SECUENCIALES

TEMPORIZADORES ANALÓGICOS DIGITALES

Temporizadores que combinan un comparador analógico con un biestable activado por niveles o por flancos.

Se pueden obtener temporizaciones elevadas.

Inconvenientes

- Solo se puede modificar modificando el valor de una resistencia.**
- Se tiene que ajustar mediante un potenciómetro.**

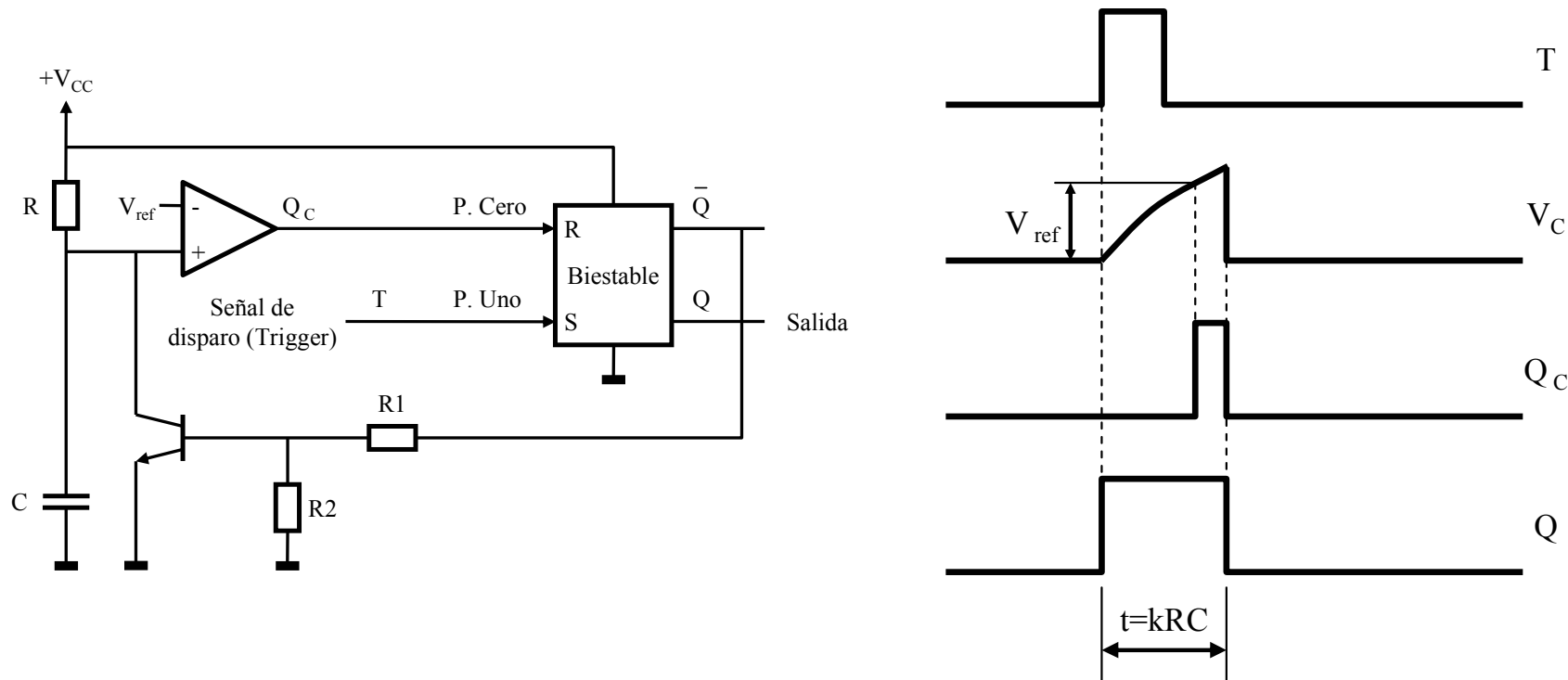
Aplicaciones

Sistemas electrónicos sencillos en los que no es necesario modificar el valor de la temporización de forma automática sin tener que realizar una acción manual.

SISTEMAS SECUENCIALES

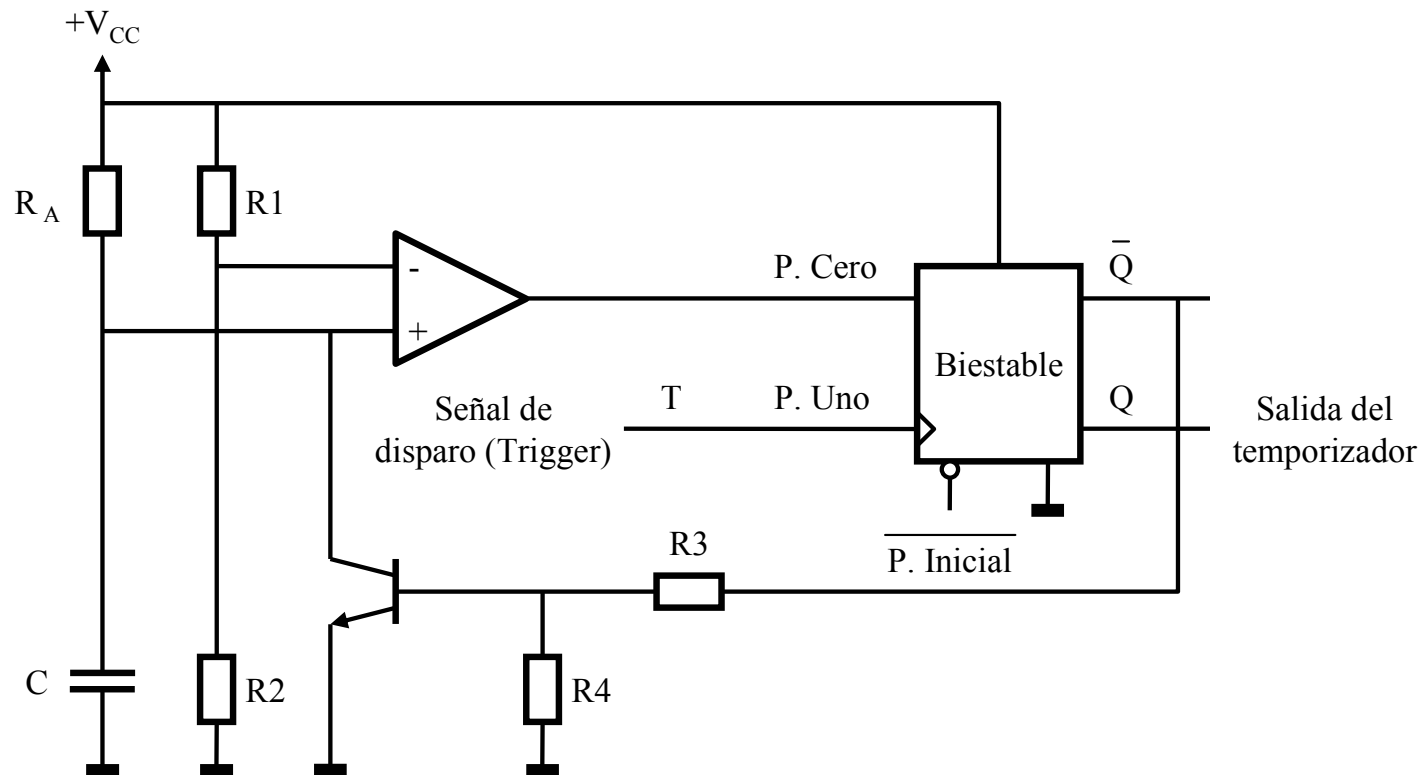
TEMPORIZADORES ANALÓGICOS DIGITALES

Temporizadores que combinan un comparador analógico con un biestable activado por niveles o por flancos.



SISTEMAS SECUENCIALES

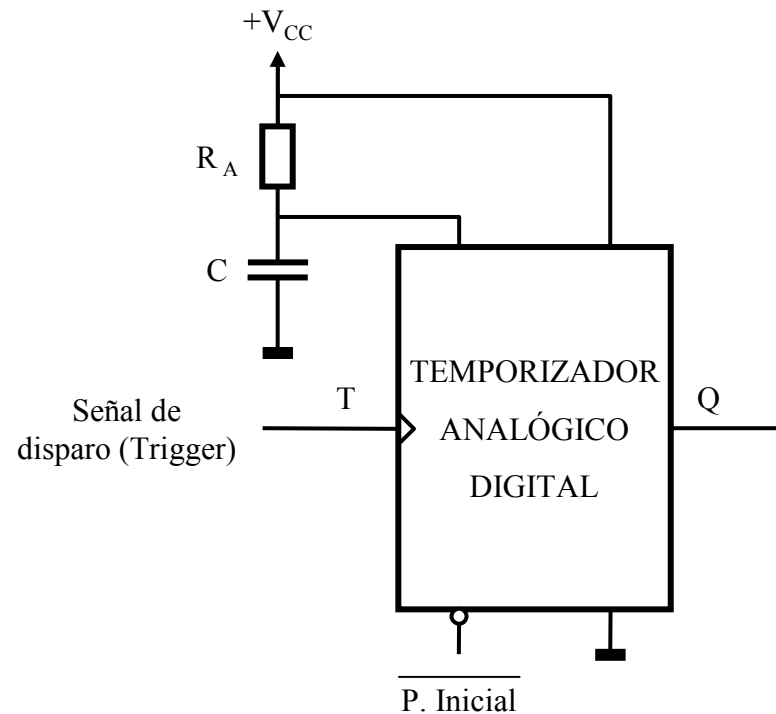
Temporizador que combina un comparador analógico con un biestable activado por flancos que posee entrada de puesta en estado inicial.



SISTEMAS SECUENCIALES

TEMPORIZADORES ANALÓGICOS DIGITALES

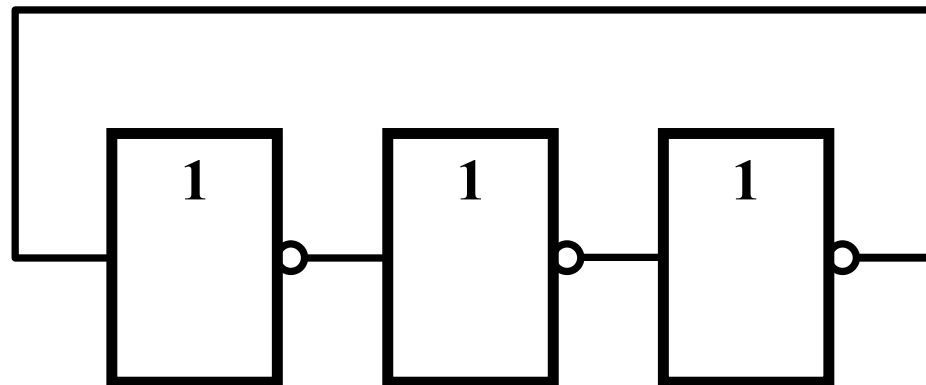
Símbolo lógico de un temporizador que combina un comparador analógico con un biestable activado por flancos.



SISTEMAS SECUENCIALES

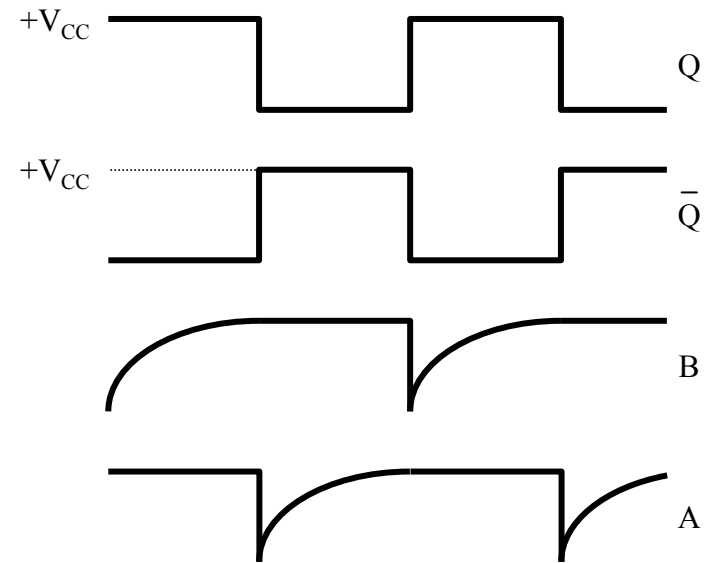
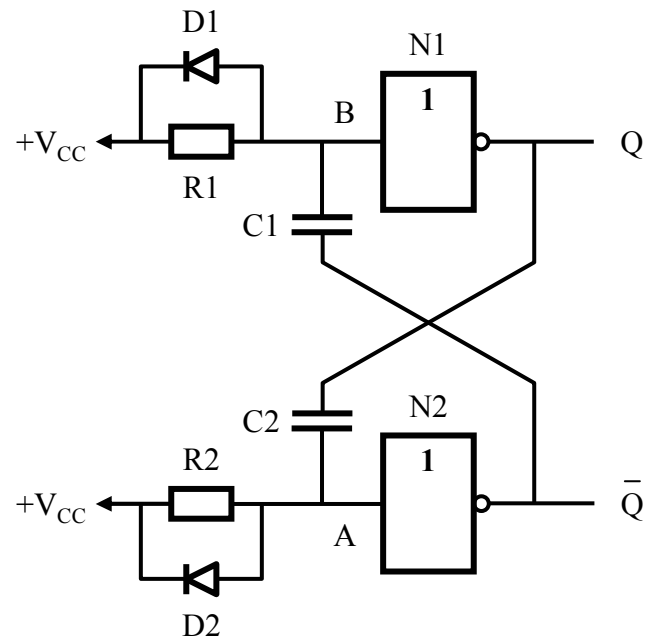
GENERADORES DE IMPULSOS

Fundamento conceptual



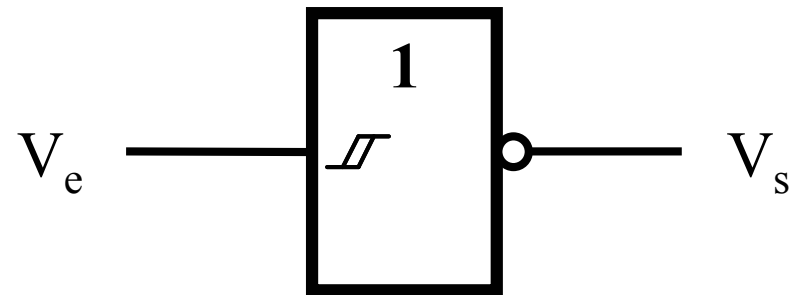
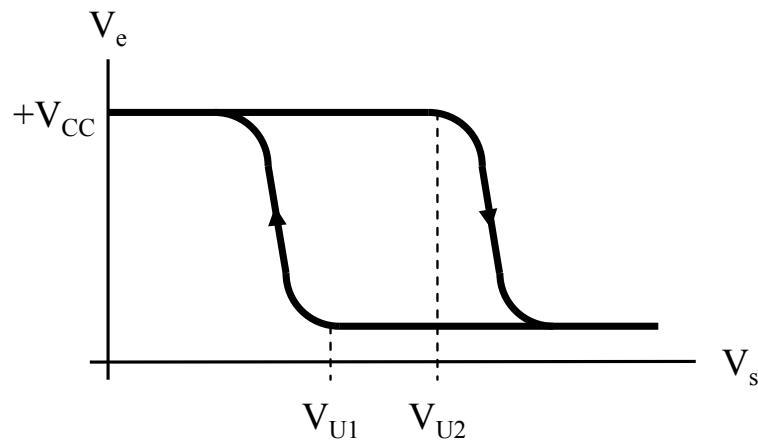
SISTEMAS SECUENCIALES

GENERADOR DE IMPULSOS IMPLEMENTADO CON MONOESTABLES



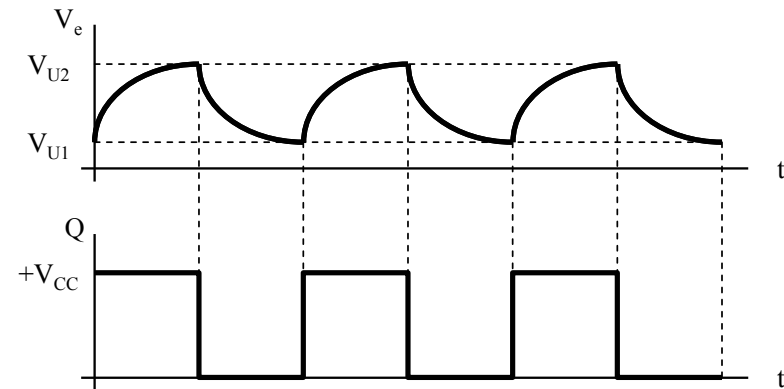
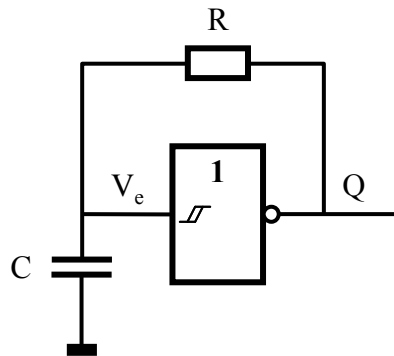
SISTEMAS SECUENCIALES

INVERSOR CON HISTÉRESIS



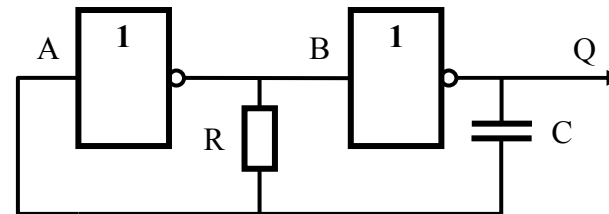
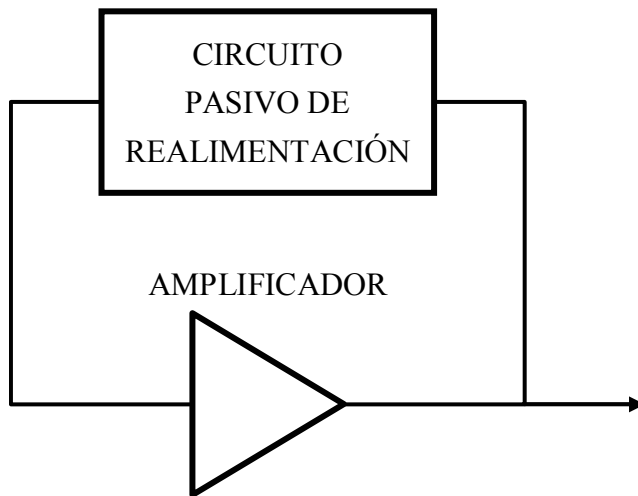
SISTEMAS SECUENCIALES

GENERADOR DE IMPULSOS IMPLEMENTADO CON UN INVERSOR CON HISTÉRESIS



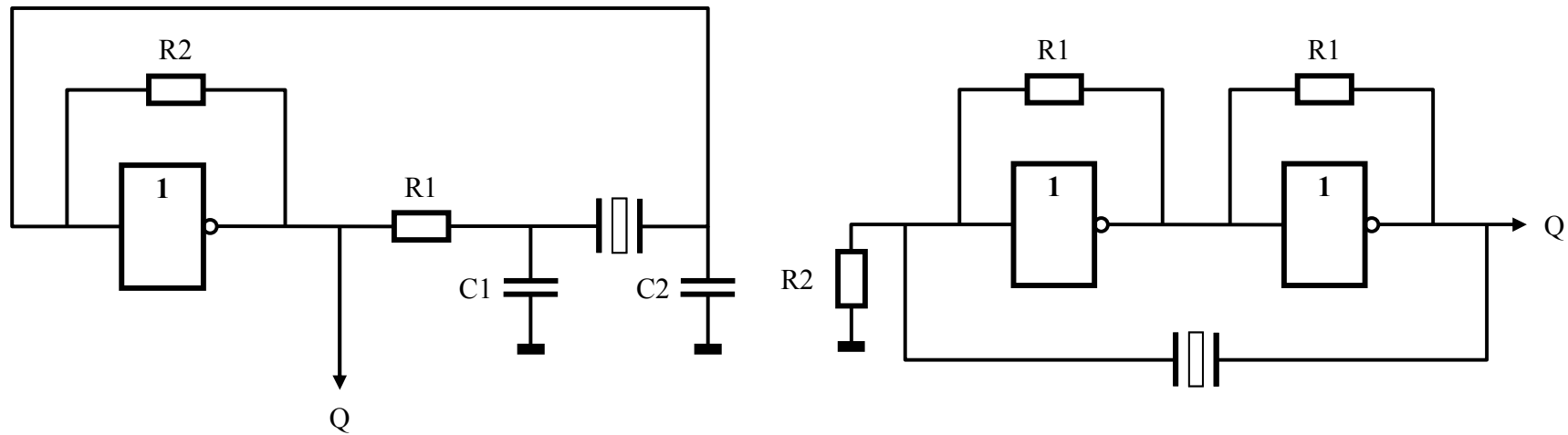
SISTEMAS SECUENCIALES

GENERADOR DE IMPULSOS IMPLEMENTADO CON PUERTAS REALIMENTADAS



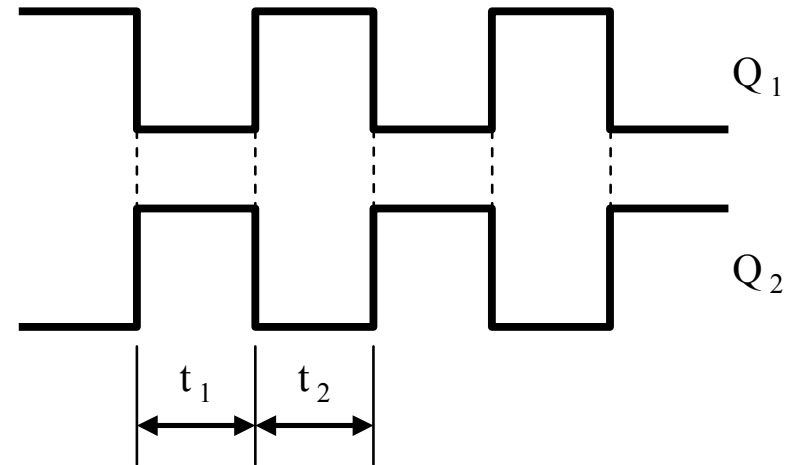
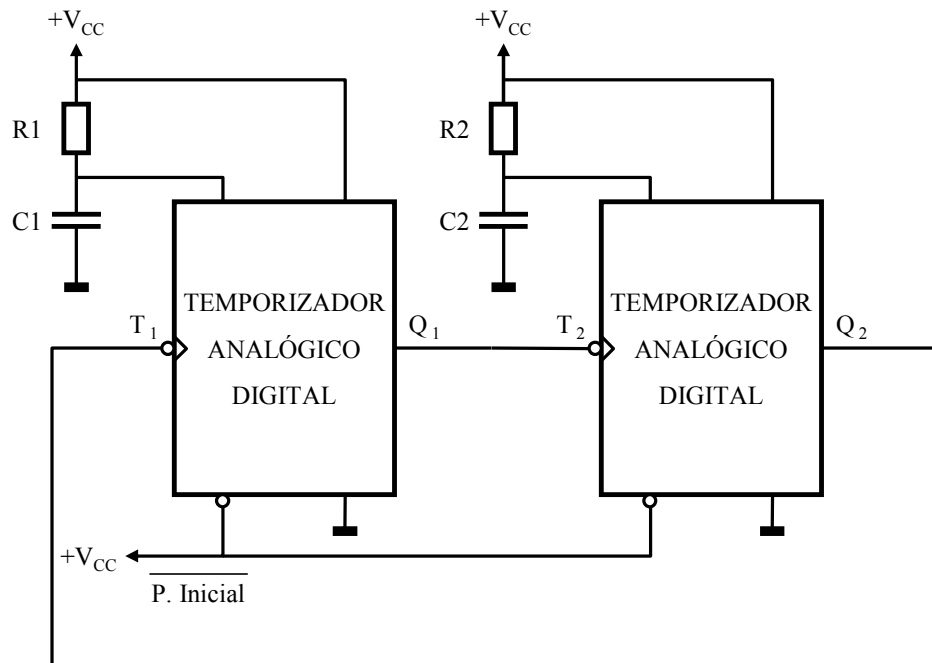
SISTEMAS SECUENCIALES

GENERADOR DE IMPULSOS IMPLEMENTADO CON PUERTAS REALIMENTADAS



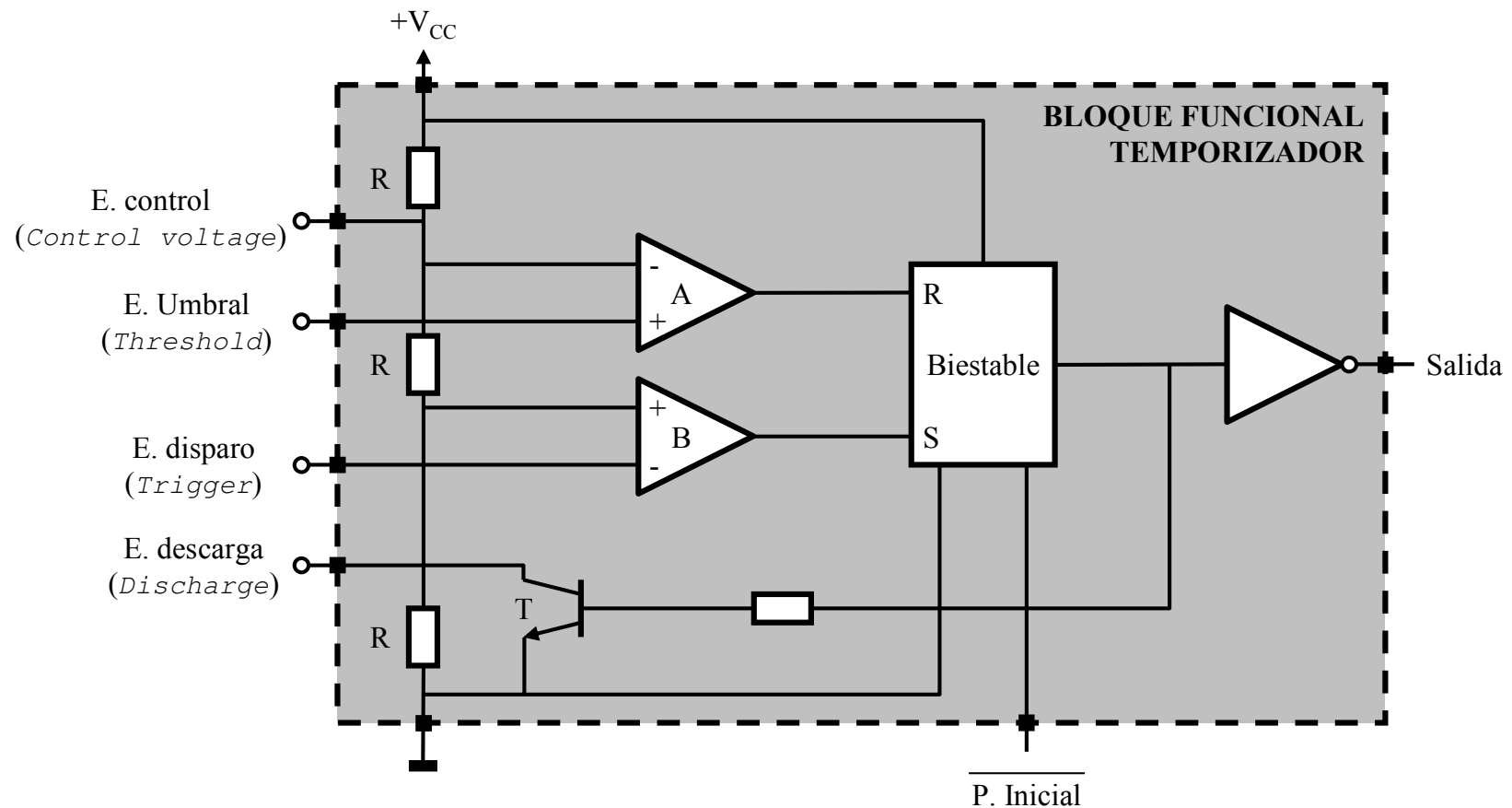
SISTEMAS SECUENCIALES

GENERADOR DE IMPULSOS IMPLEMENTADO CON TEMPORIZADORES ANALÓGICO-DIGITALES



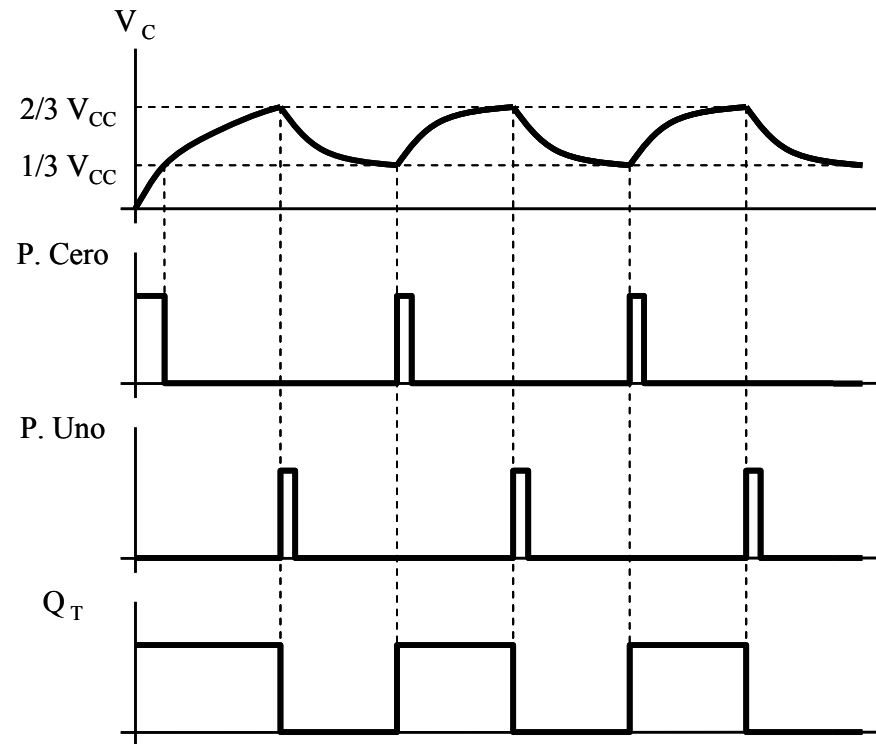
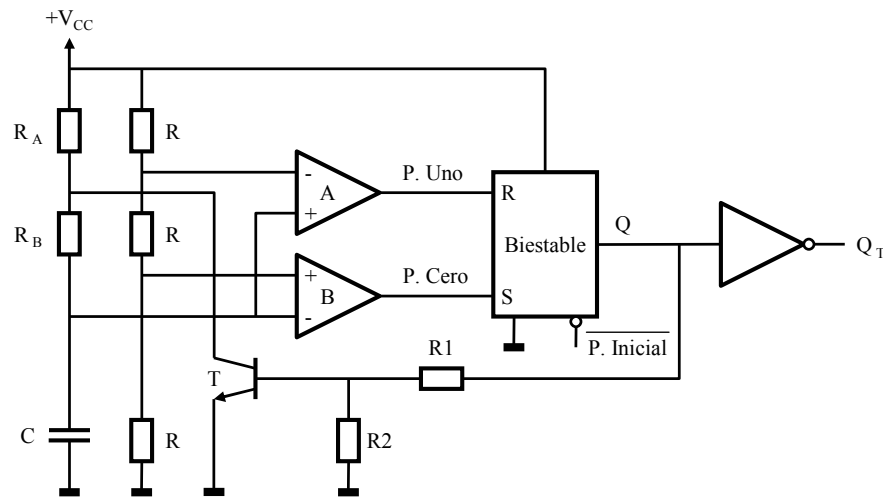
SISTEMAS SECUENCIALES

TEMPORIZADOR ANALÓGICO DIGITAL MULTIFUNCIONAL (555)



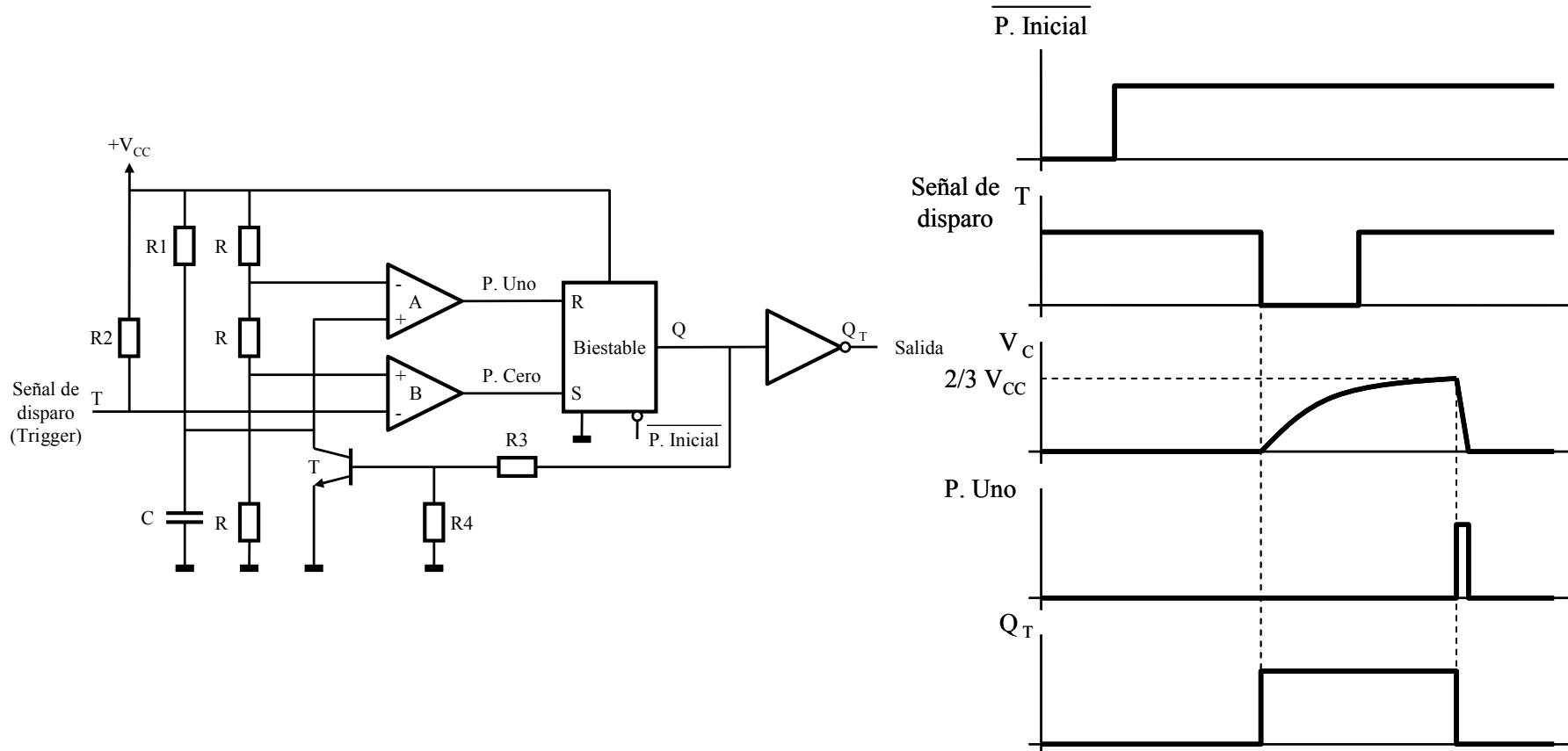
SISTEMAS SECUENCIALES

GENERADOR DE IMPULSOS IMPLEMENTADO CON UN TEMPORIZADOR ANALÓGICO-DIGITAL MULTIFUNCIONAL (CIRCUITO 555)

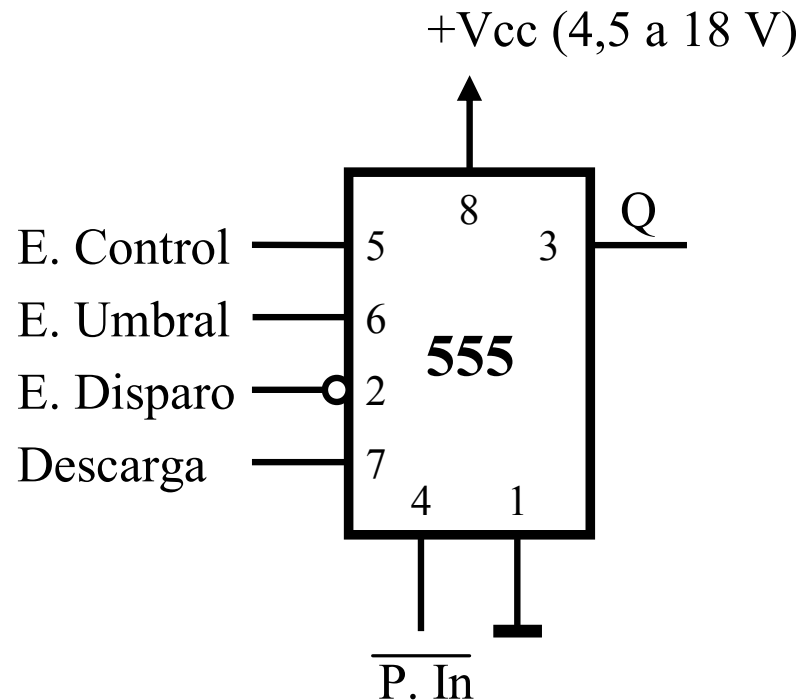


SISTEMAS SECUENCIALES

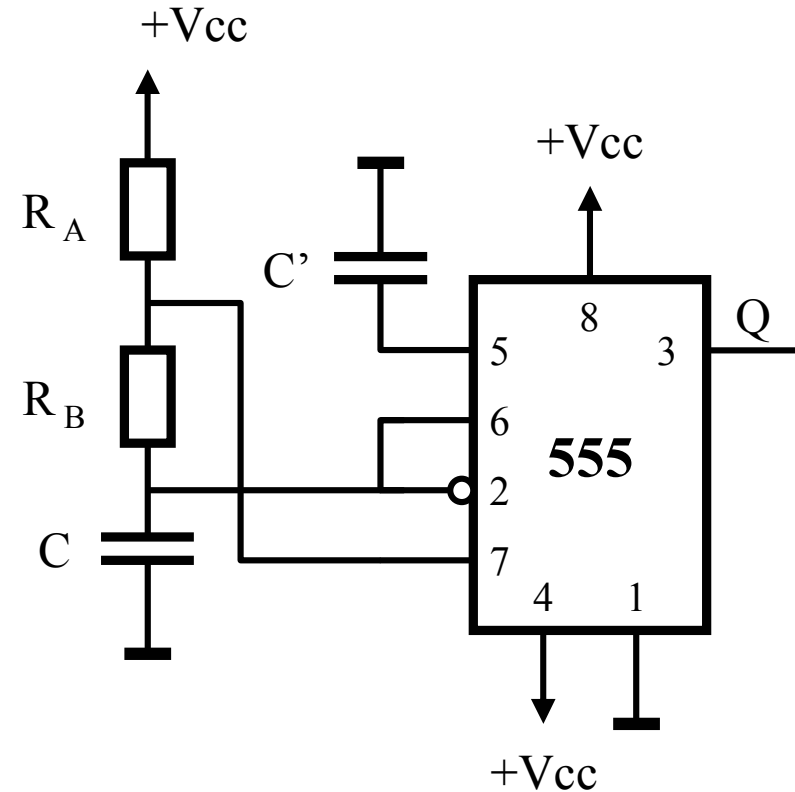
TEMPORIZADOR IMPLEMENTADO CON UN CIRCUITO ANALÓGICO-DIGITAL MULTIFUNCIONAL (CIRCUITO 555)



SISTEMAS SECUENCIALES



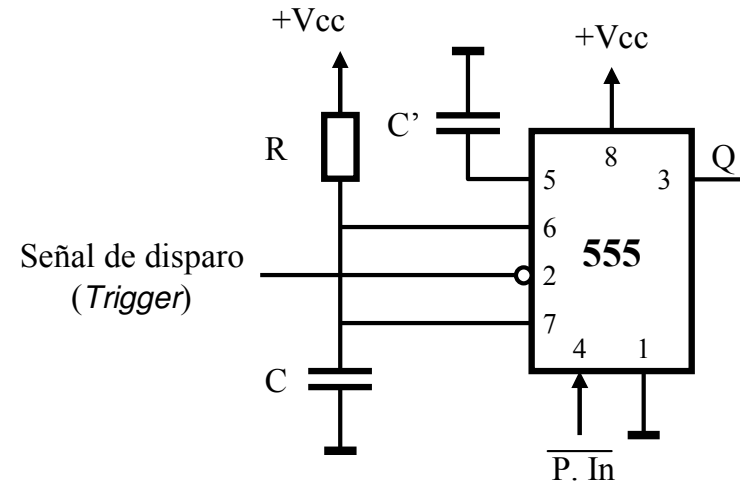
**Circuito temporal
analógico-digital 555**



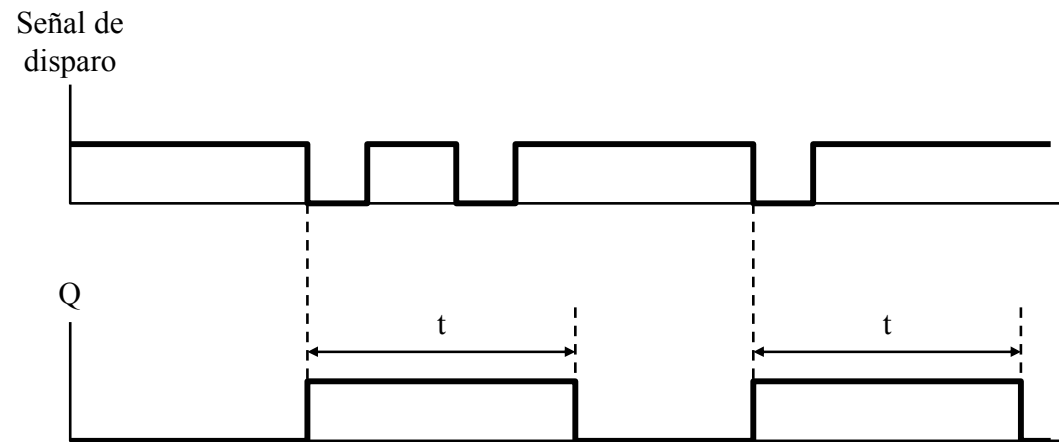
**Generador de impulsos
implementado con el circuito 555**

SISTEMAS SECUENCIALES

**Monoestable no redisparable
implementado con el circuito 555**



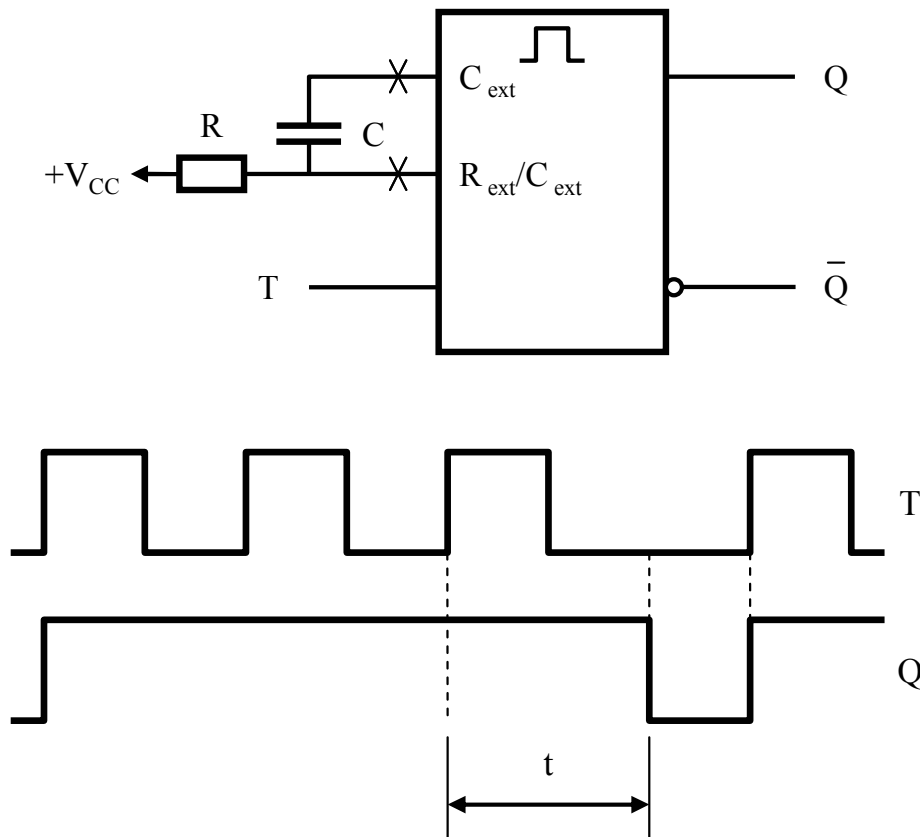
Cronograma



SISTEMAS SECUENCIALES

APLICACIONES DE LOS CIRCUITOS DIGITALES TEMPORALES

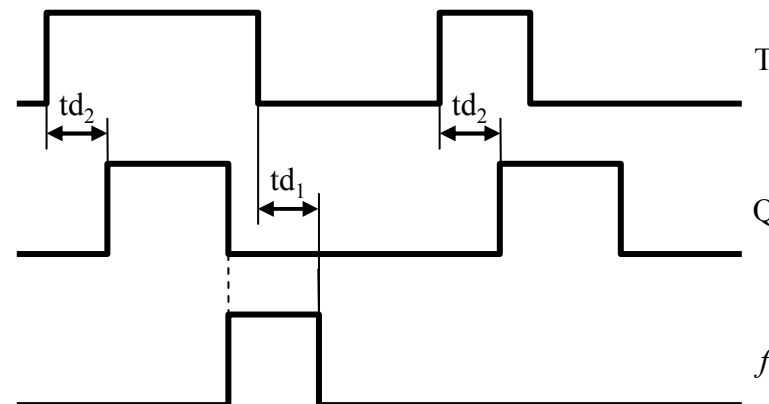
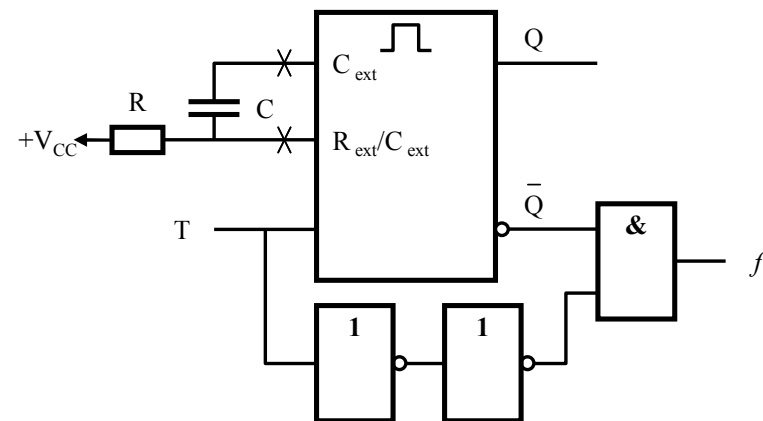
Circuito detector de ausencia de impulsos



SISTEMAS SECUENCIALES

APLICACIONES DE LOS CIRCUITOS DIGITALES TEMPORALES

Circuito detector de anchura de impulsos



SISTEMAS SECUENCIALES

APLICACIONES DE LOS CIRCUITOS DIGITALES TEMPORALES

Circuito eliminador de rebotes

