

# **ELECTRÓNICA DIGITAL**

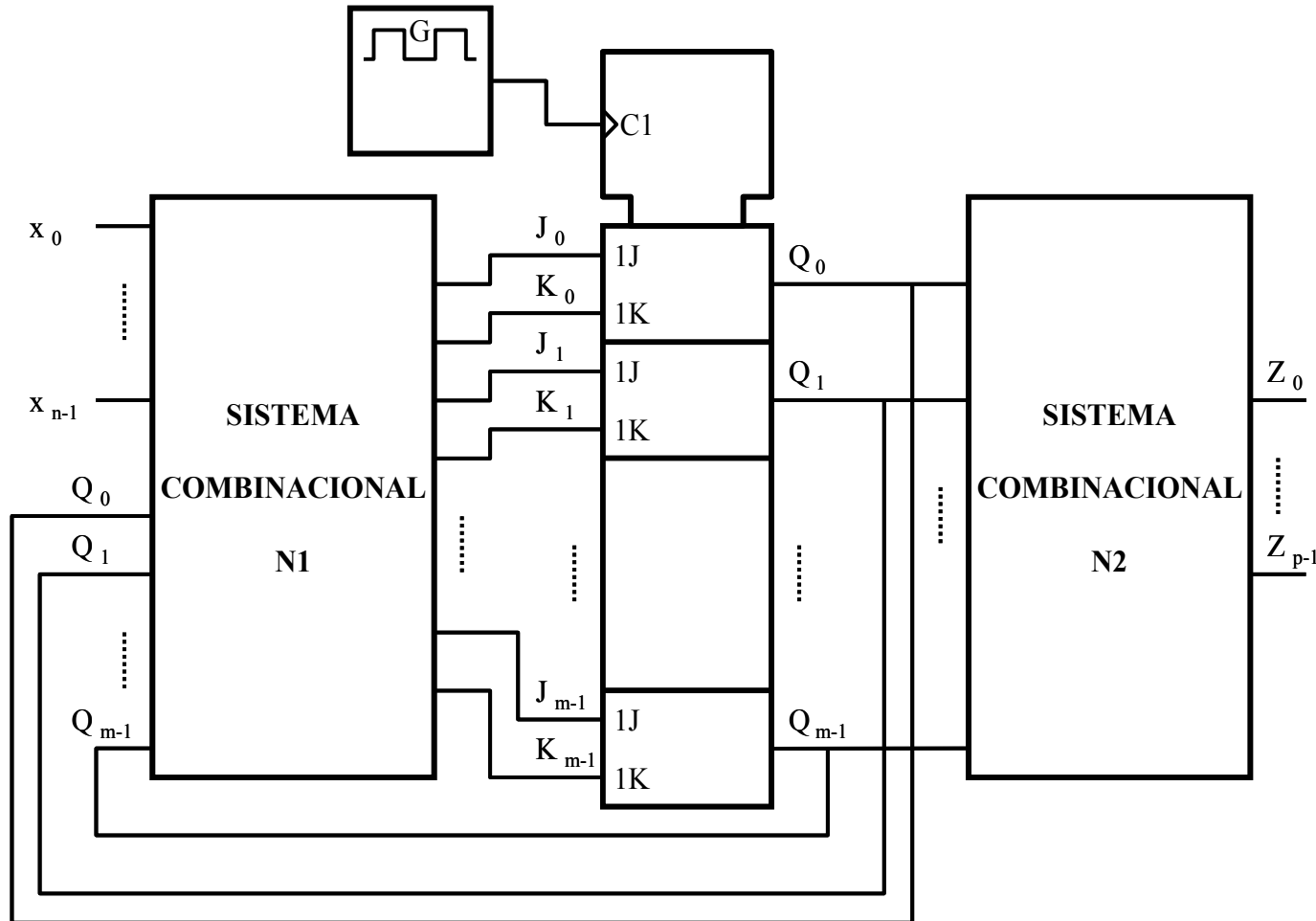
## **Tema 9**

### **SISTEMAS SECUENCIALES (Parte 5)**

#### **SISTEMAS SECUENCIALES SÍNCRONOS DE CONTROL**

# SISTEMAS SECUENCIALES SÍNCRONOS

## Sistemas secuenciales síncronos de control



# **SISTEMAS SECUENCIALES SÍNCRONOS**

## **Síntesis de los sistemas secuenciales síncronos de control**

**Consiste en la obtención de un sistema físico (*Hardware*)  
cuyo estado interno evolucione de acuerdo con un  
determinado diagrama de flujo o de estados.**

# SISTEMAS SECUENCIALES SÍNCRONOS

## CLASIFICACIÓN DE LOS SISTEMAS SECUENCIALES SÍNCRONOS

• Según el tipo de  
circuito combinacional

Cableados  
Programables

• Según la arquitectura

No modulares  
Modulares  
Semimodulares

# SISTEMAS SECUENCIALES SÍNCRONOS

## Síntesis de los sistemas secuenciales síncronos de control según la forma de realizar el circuito combinacional

### Sistemas secuenciales síncronos cableados (*Wired sequential systems*)

Su sistema combinacional se realiza mediante un conjunto de puertas lógicas adecuadamente interconectadas.

### Sistemas secuenciales síncronos programables

Su sistema combinacional es programable y está implementado mediante algunas de las formas estudiadas en el tema 4.

# **SISTEMAS SECUENCIALES SÍNCRONOS**

**Síntesis de los sistemas secuenciales síncronos de control según la estructura física (Arquitectura)**

**Sistema secuencial síncrono compacto o no modular**

**Para aumentar el número de variables de entrada o de salida no solamente es necesario cambiar los elementos que lo componen, sino también la interconexión entre los mismos.**

**Pueden ser cableados o programables según el tipo de circuito combinatorial utilizado en su realización.**

# **SISTEMAS SECUENCIALES SÍNCRONOS**

**Síntesis de los sistemas secuenciales síncronos de control según la estructura física (Arquitectura)**

**Sistema secuencial síncrono modular**

**Se puede ampliar el número de variables de entrada o de salida sin más que añadir los elementos adecuados y sin necesidad de cambiar la conexión de los elementos que lo constituyen. Aunque los sistemas secuenciales síncronos modulares pueden ser también cableados o programables, los primeros carecen de interés práctico porque una elevación del número de variables de entrada o salida supone un cambio en la tabla de verdad del circuito combinatorial difícil de realizar si éste es cableado.**

# **SISTEMAS SECUENCIALES SÍNCRONOS**

**Síntesis de los sistemas secuenciales síncronos de control según la estructura física (Arquitectura)**

**Sistema secuencial síncrono semimodular**

**Su número total de variables de entrada más el de salida es constante pero puede variar el de cualquiera de ellas de tal manera que la otra lo haga en sentido contrario.**

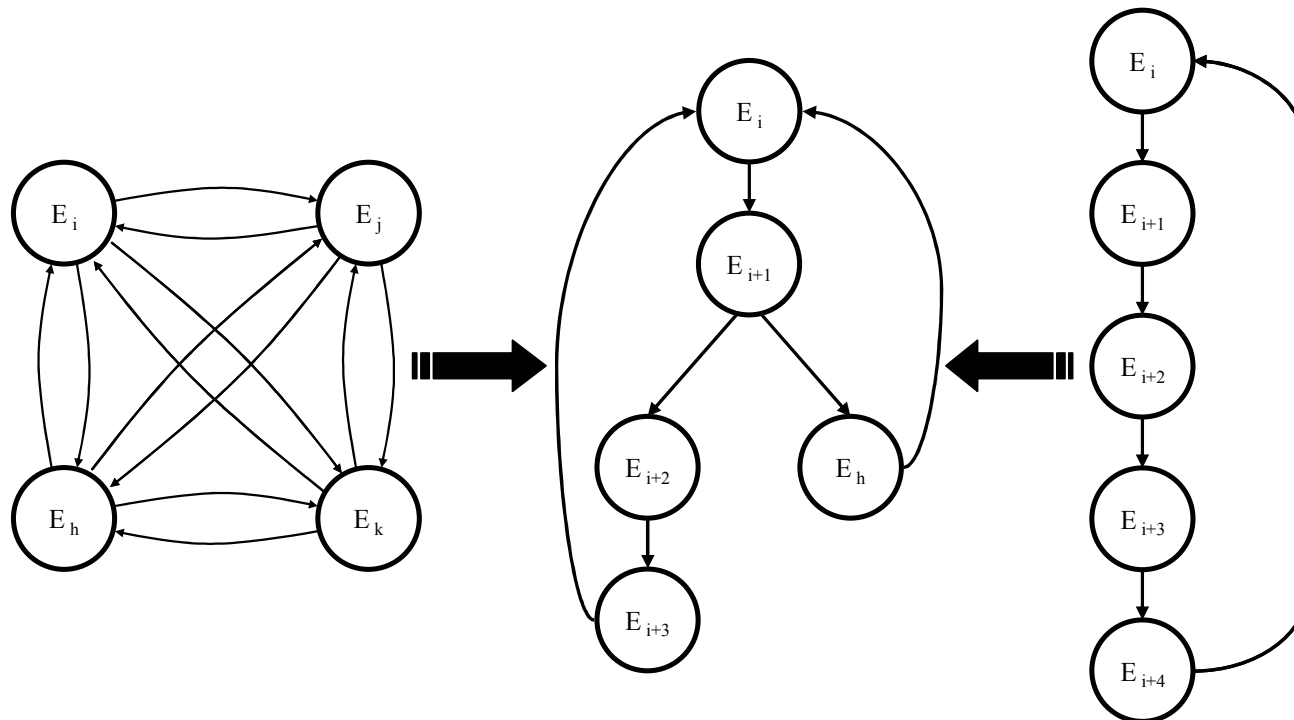
**Constituyen una solución intermedia entre los no modulares y los modulares. Por las mismas razones indicadas antes para los modulares, se combinan en la práctica con los circuitos combinatoriales programables para dar lugar a un tipo de sistema digital que ha sido integrado bajo la denominación de dispositivo lógico programable conocido como PLD (*Programmable Logic Device*).**



# SISTEMAS SECUENCIALES SÍNCRONOS

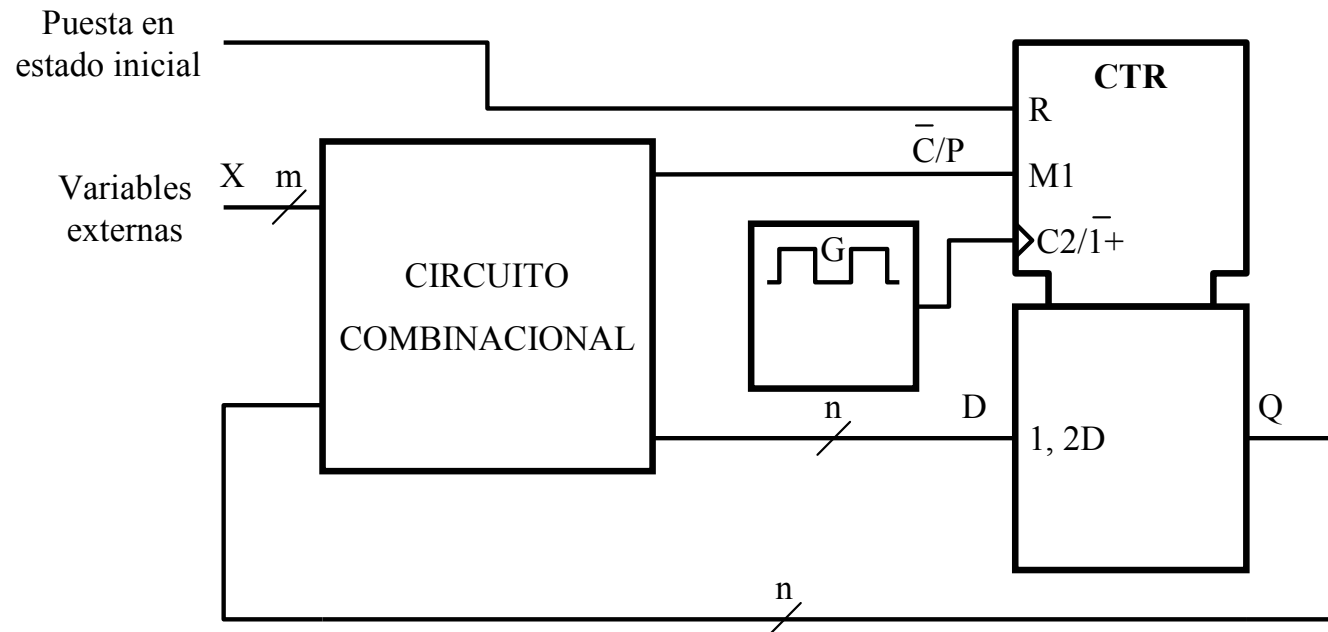
## Sistemas secuenciales síncronos cableados

Se pueden implementar tanto con registros de entrada y salida en paralelo como con contadores. La implementación con contadores de entrada y salida en paralelo simplifica y sistematiza el diseño del circuito combinacional.



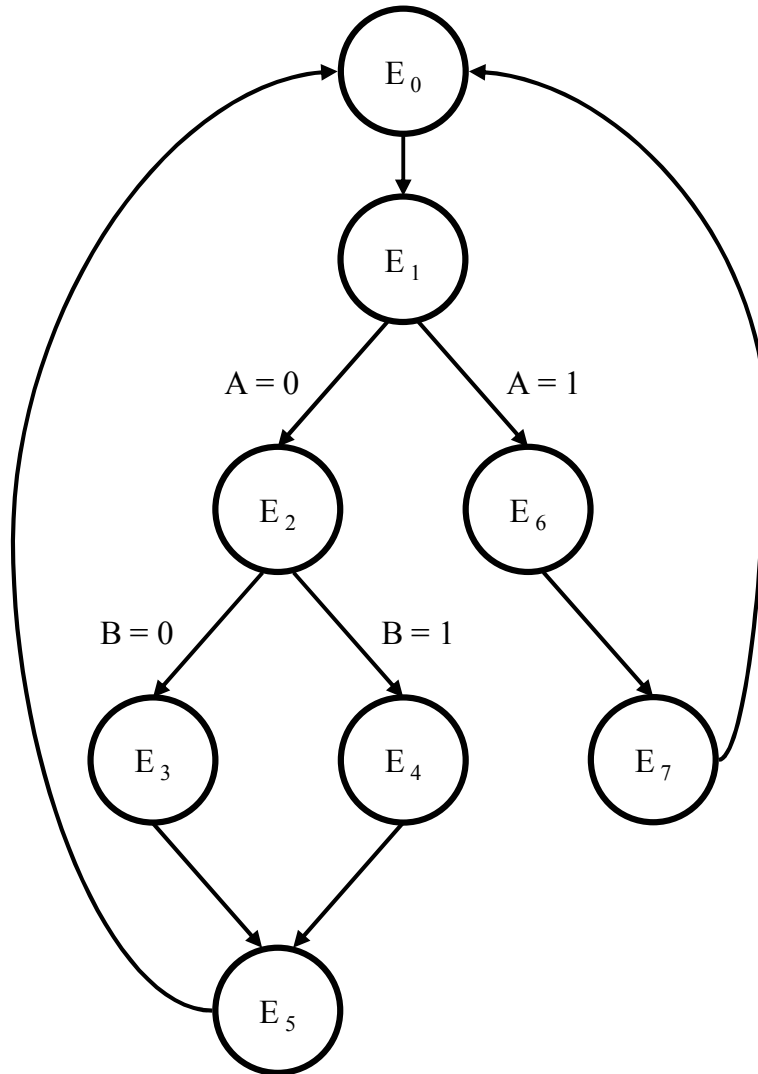
# SISTEMAS SECUENCIALES SÍNCRONOS

## Sistemas secuenciales síncronos cableados (SSSC) implementados con un contador síncrono



# SISTEMAS SECUENCIALES SÍNCRONOS

## SSSC implementado con un contador síncrono



B	A	t			t+1			D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	$\bar{C}/P$
		Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>				
X	X	0	0	0	0	0	1	X	X	X	0
X	0	0	0	1	0	1	0	X	X	X	0
X	1	0	0	1	1	1	0	1	1	0	1
0	X	0	1	0	0	1	1	X	X	X	0
1	X	0	1	0	1	0	0	1	0	0	1
X	X	0	1	1	1	0	1	1	0	1	1
X	X	1	0	0	1	0	1	X	X	X	0
X	X	1	0	1	0	0	0	0	0	0	1
X	X	1	1	0	1	1	1	X	X	X	0
X	X	1	1	1	0	0	0	X	X	X	0

# SISTEMAS SECUENCIALES SÍNCRONOS

## SSSC implementado con un contador síncrono

$Q_0 Q_1$		$Q_2 A$			
		00	01	11	10
00	X 0-16	1 2-18	1 3-19	X 1-17	
01	X 8-24	1 10-26	1 11-27	1 9-25	
11	X 12-28	X 14-30	X 15-31	0 13-29	
10	X 4-20	X 6-22	X 7-23	0 5-21	

$Q_0 Q_1$		$Q_2 A$			
		00	01	11	10
00	X 0-16	0 2-18	0 3-19	X 1-17	
01	X 8-24	0 10-26	0 11-27	1 9-25	
11	X 12-28	X 14-30	X 15-31	0 13-29	
10	X 4-20	X 6-22	X 7-23	0 5-21	

$Q_0 Q_1$		$D_2$			
		00	01	11	10
00	X 0-16	0 2-18	1 3-19	X 1-17	
01	X 8-24	0 10-26	1 11-27	0 9-25	
11	X 12-28	X 14-30	X 15-31	0 13-29	
10	X 4-20	X 6-22	X 7-23	0 5-21	

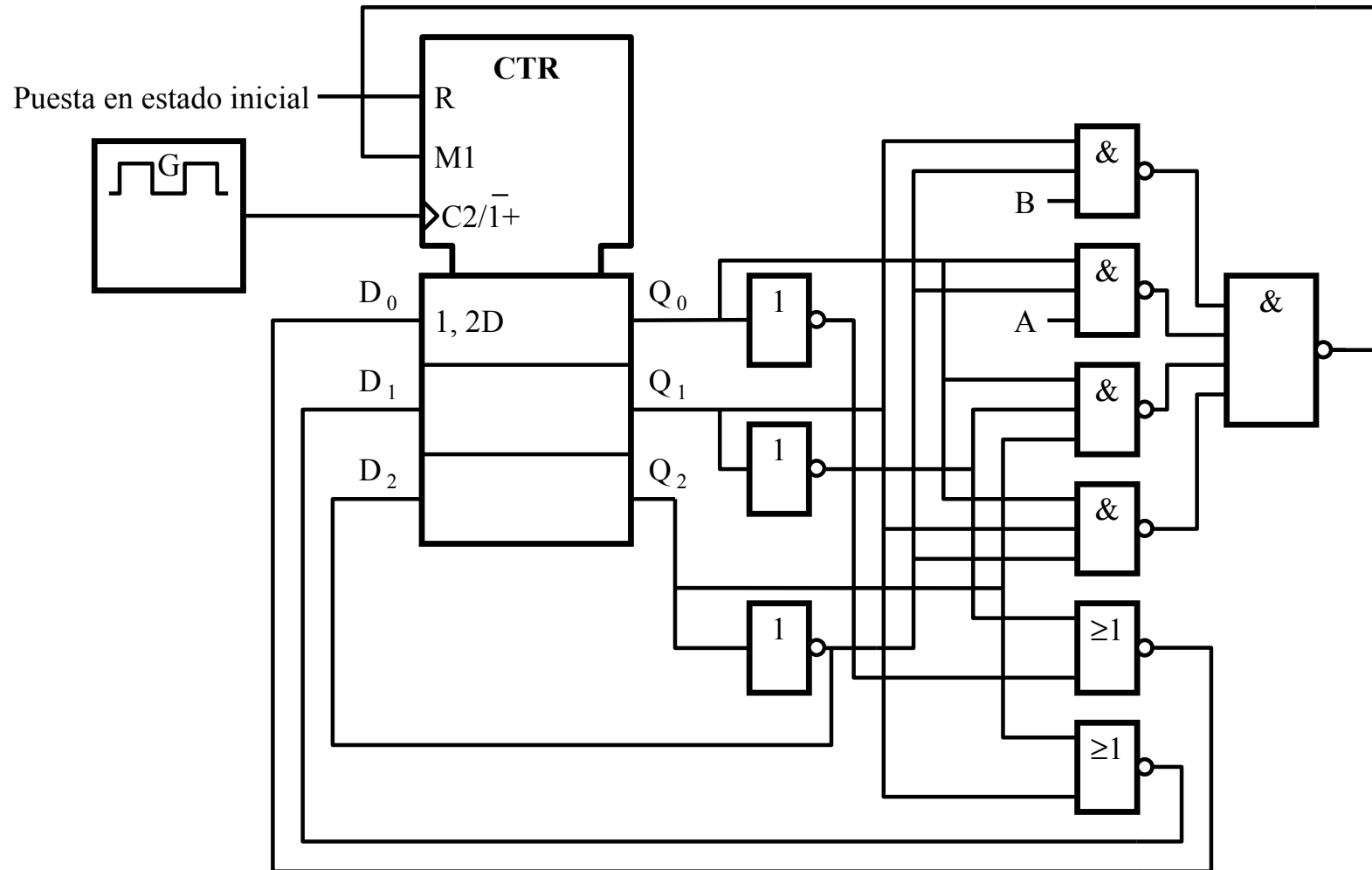
$Q_0 Q_1$		$D_1$			
		00	01	11	10
00	0 0-16	B 2-18	1 3-19	0 1-17	
01	0 8-24	B 10-26	1 11-27	1 9-25	
11	0 12-28	0 14-30	0 15-31	1 13-29	
10	0 4-20	0 6-22	0 7-23	1 5-21	

$D_0$

$\overline{C/P}$

# SISTEMAS SECUENCIALES SÍNCRONOS

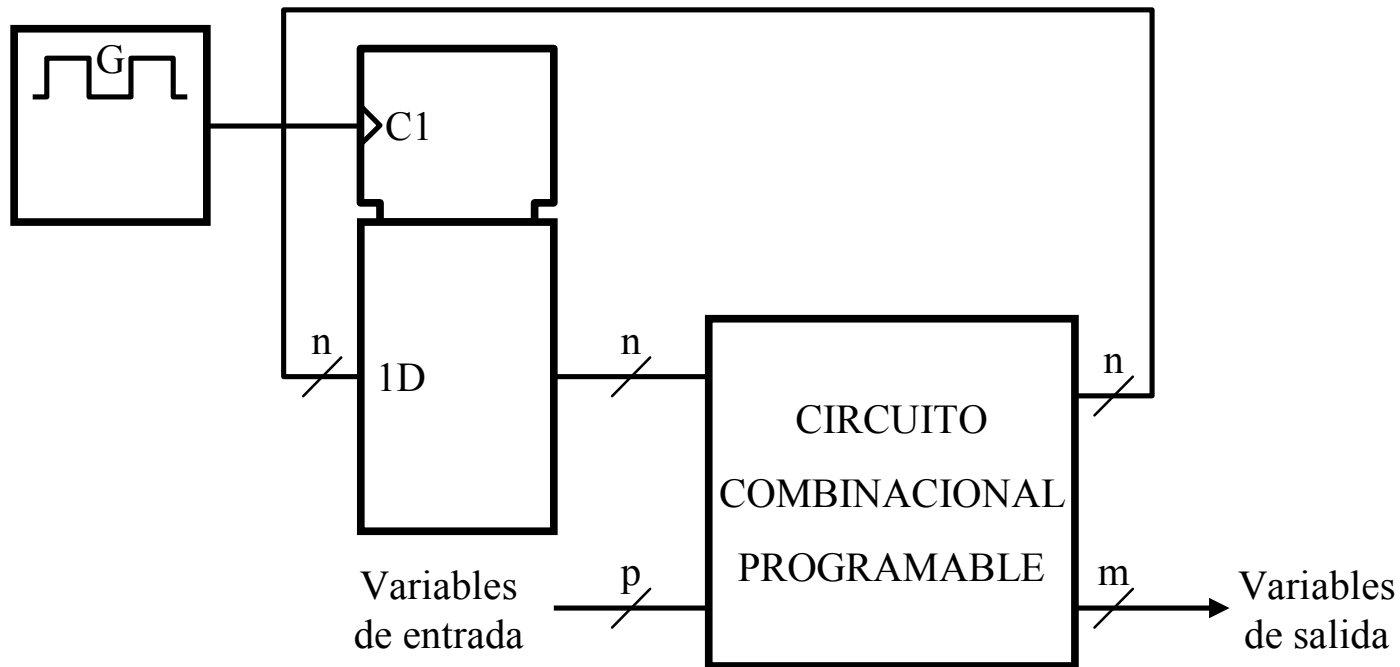
## SSSC implementado con un contador síncrono



# SISTEMAS SECUENCIALES SÍNCRONOS

## Sistemas secuenciales síncronos programables (SSSP)

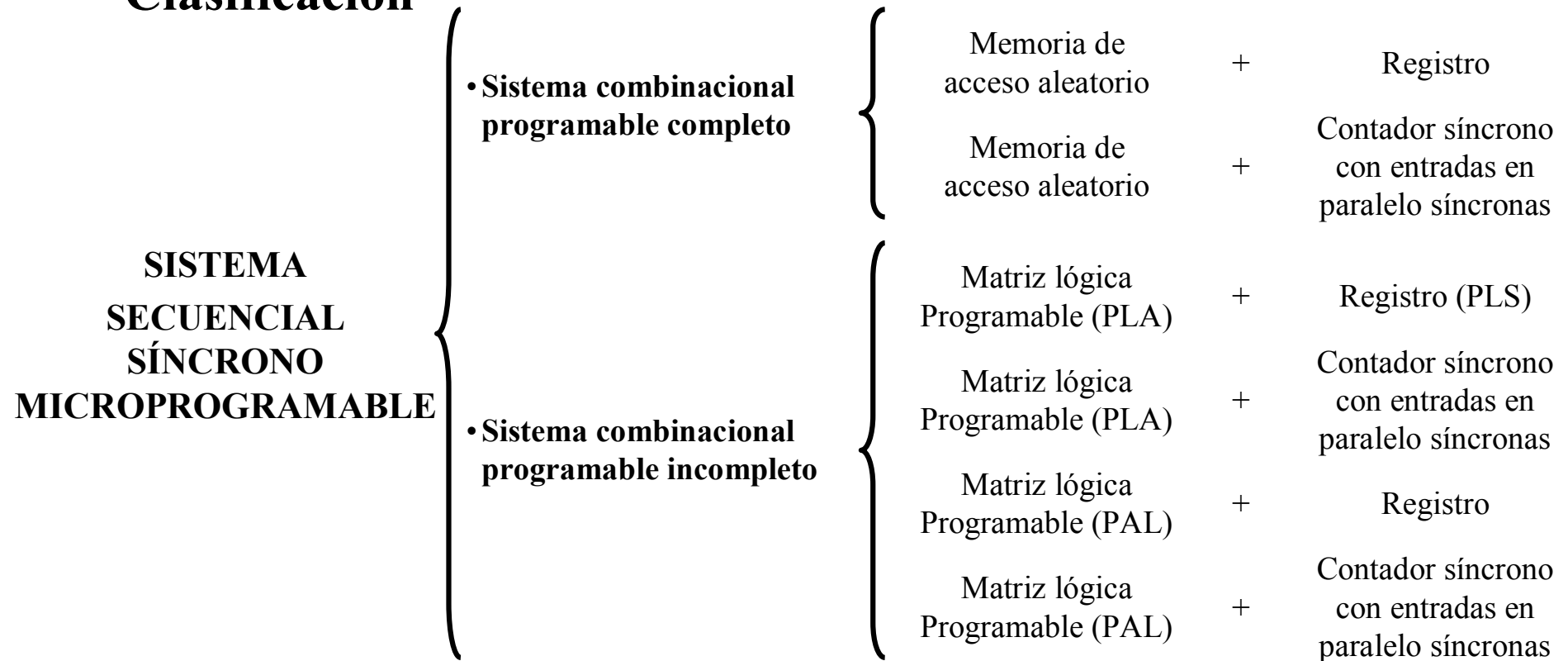
### Esquema de bloques básico



# SISTEMAS SECUENCIALES SÍNCRONOS

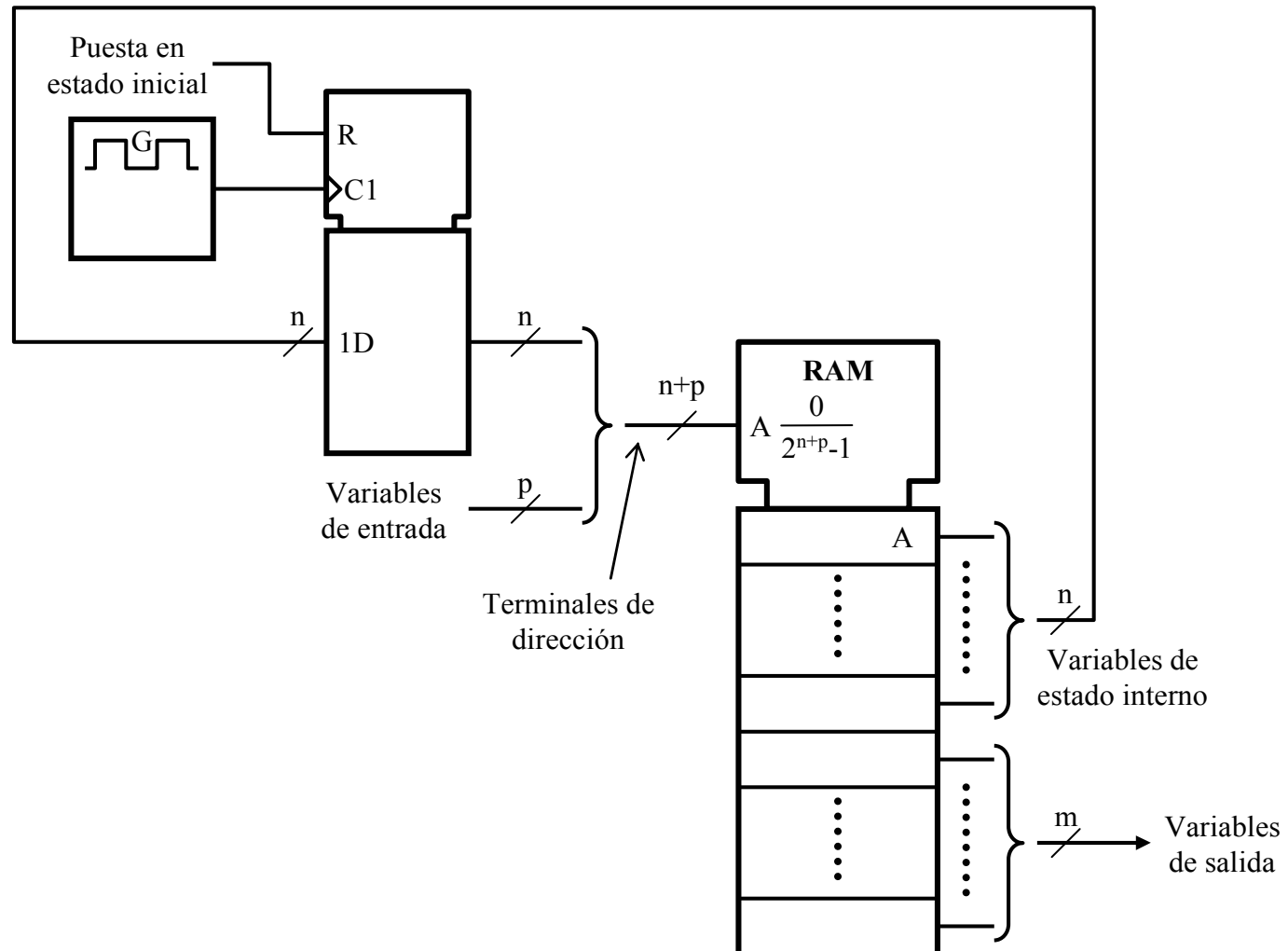
## Sistemas secuenciales síncronos programables (SSSP)

### Clasificación



# SISTEMAS SECUENCIALES SÍNCRONOS

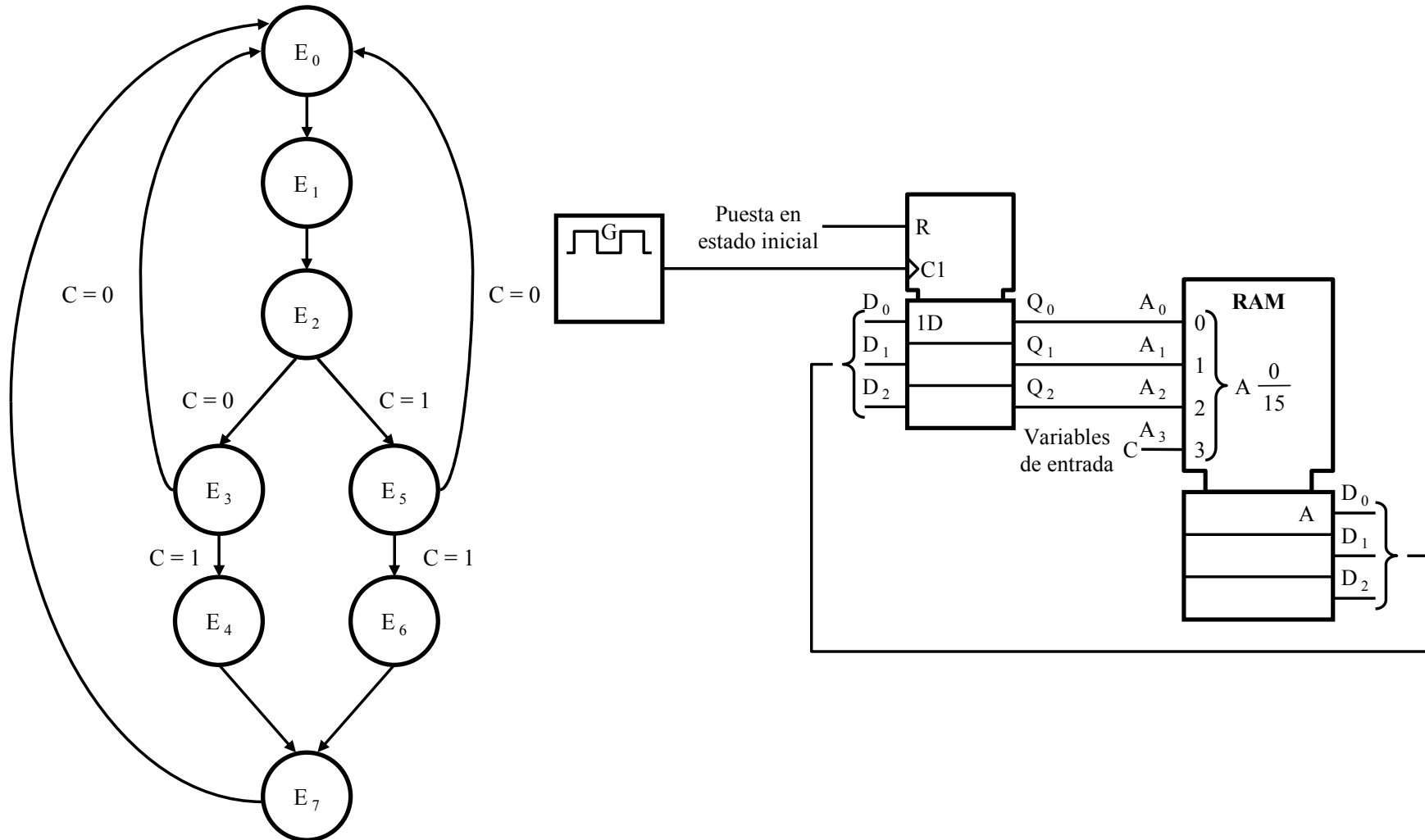
## SSSP implementado con un circuito combinacional programable completo y un registro





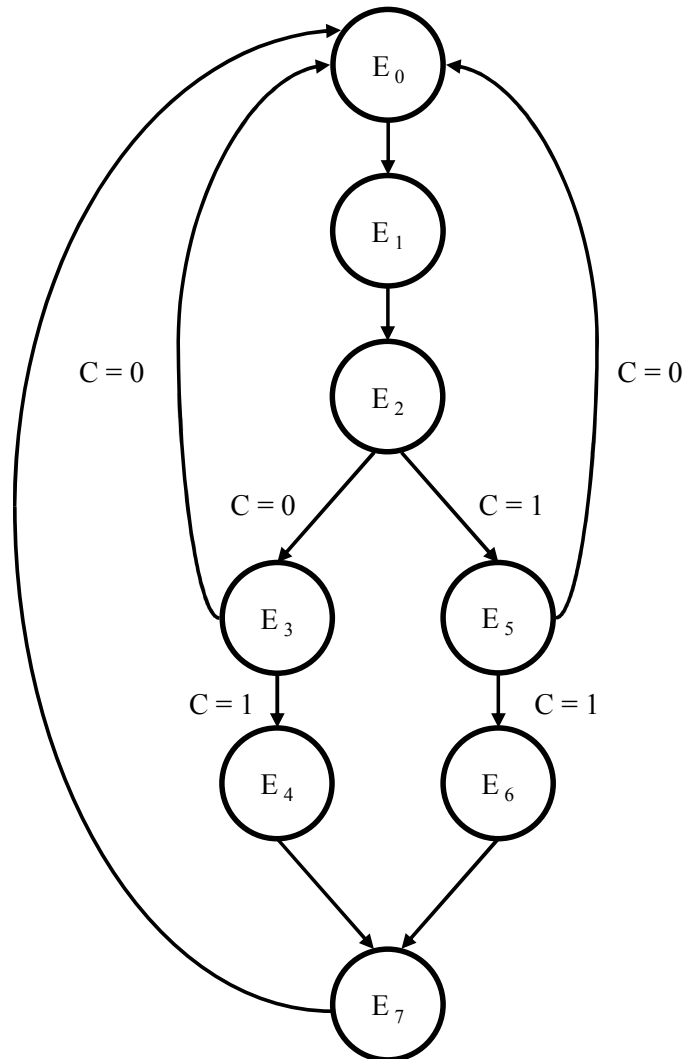
# SISTEMAS SECUENCIALES SÍNCRONOS

## SSSP implementado con un circuito combinacional programable completo y un registro



# SISTEMAS SECUENCIALES SÍNCRONOS

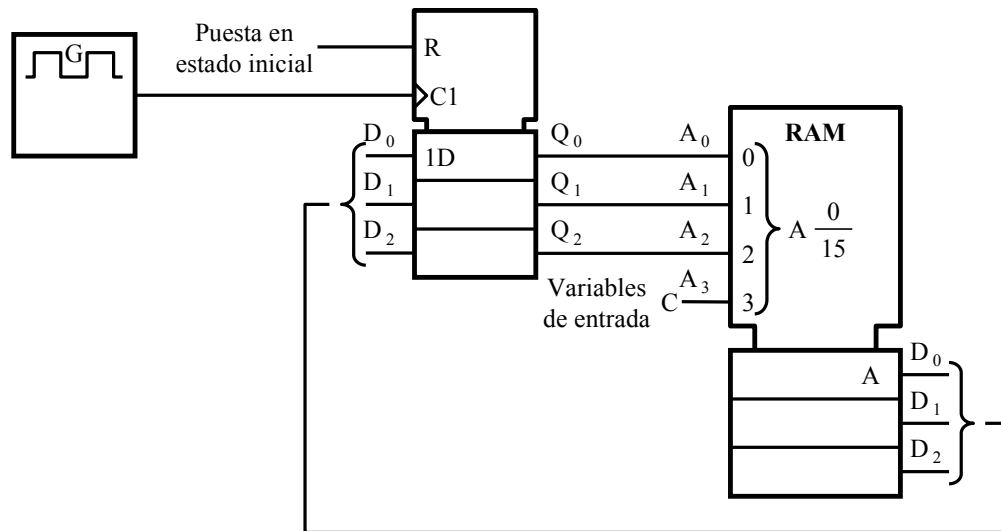
## SSSP implementado con un circuito combinacional programable completo y un registro



Variable de entrada	Estado actual			Estado próximo		
	C	$Q_{2t}$	$Q_{1t}$	$Q_{0t}$	$Q_{2t+1}$	$Q_{1t+1}$
X	0	0	0	0	0	1
X	0	0	1	0	1	0
0	0	1	0	0	1	1
1	0	1	0	1	0	1
0	0	1	1	0	0	0
1	0	1	1	1	0	0
X	1	0	0	1	1	1
0	1	0	1	0	0	0
1	1	0	1	1	1	0
X	1	1	0	1	1	1
X	1	1	1	0	0	0

# SISTEMAS SECUENCIALES SÍNCRONOS

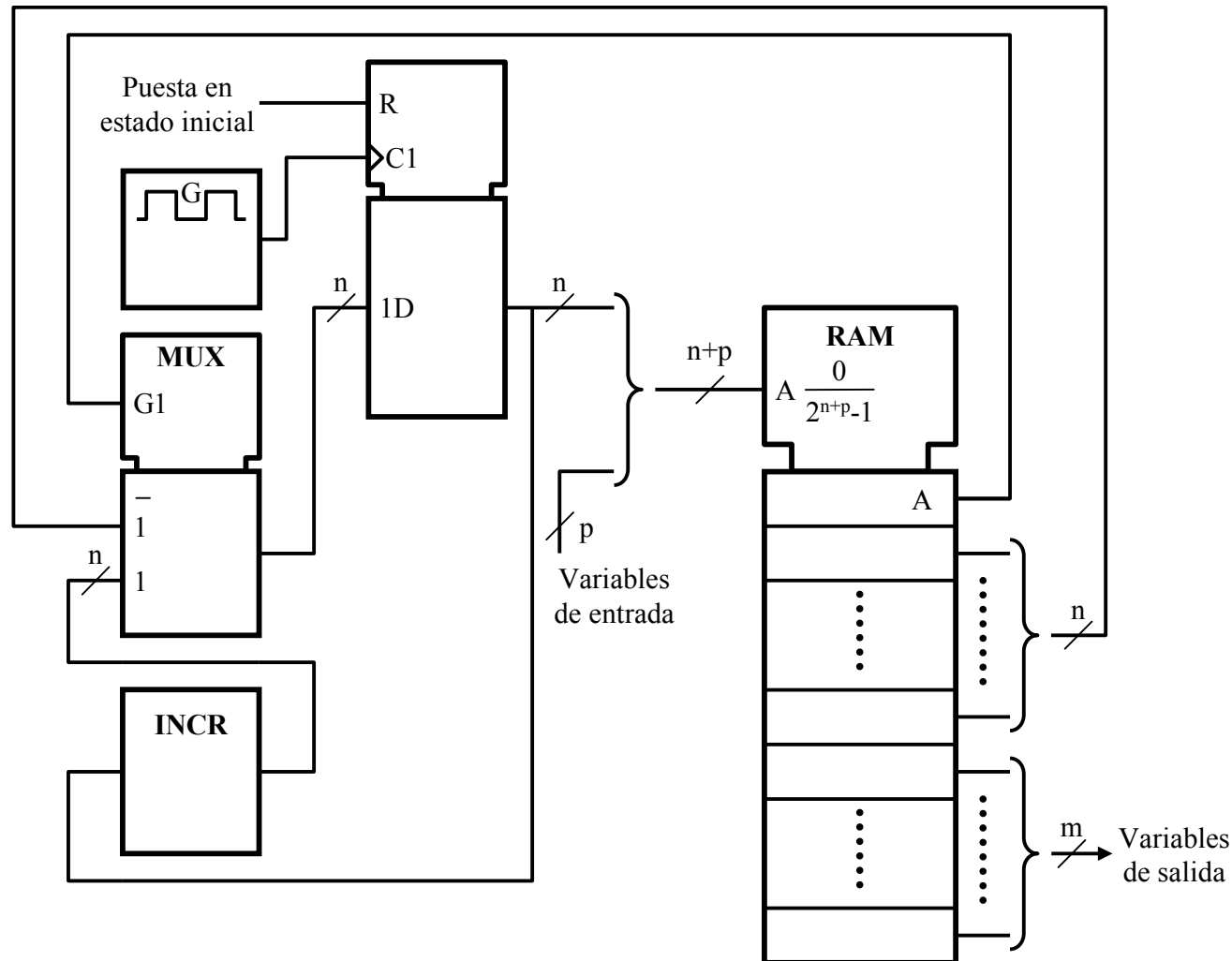
**SSSP implementado con un circuito combinacional programable completo y un registro**



	Dirección				Contenido		
	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	0	0	0	0	1
1	0	0	0	1	0	1	0
2	0	0	1	0	0	1	1
3	0	0	1	1	0	0	0
4	0	1	0	0	1	1	1
5	0	1	0	1	0	0	0
6	0	1	1	0	1	1	1
7	0	1	1	1	0	0	0
8	1	0	0	0	0	0	1
9	1	0	0	1	0	1	0
10	1	0	1	0	1	0	1
11	1	0	1	1	1	0	0
12	1	1	0	0	1	1	1
13	1	1	0	1	1	1	0
14	1	1	1	0	1	1	1
15	1	1	1	1	0	0	0

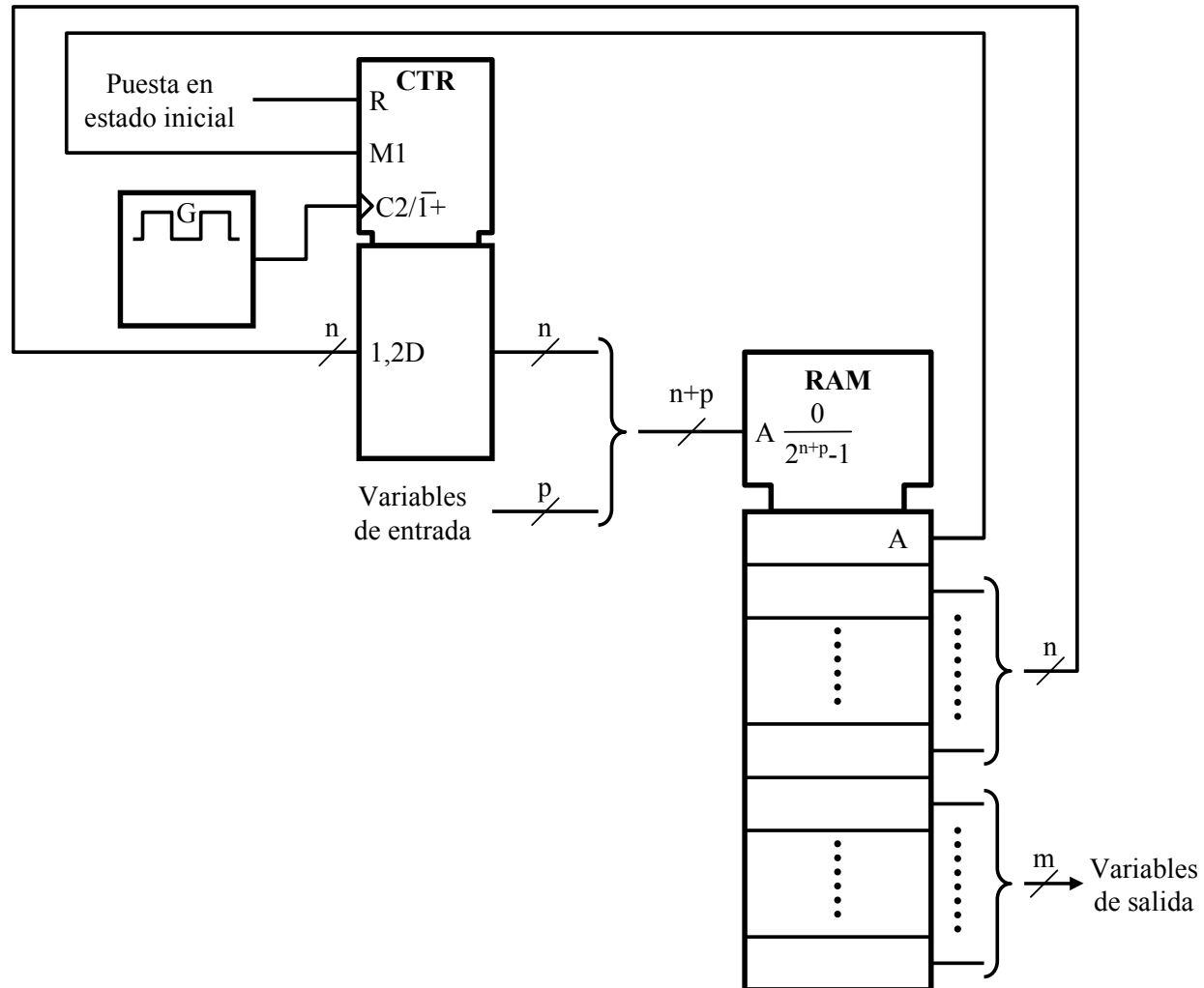
# SISTEMAS SECUENCIALES SÍNCRONOS

**SSSP implementado con un circuito combinatorial programable completo, un registro, un incrementador y un multiplexor**



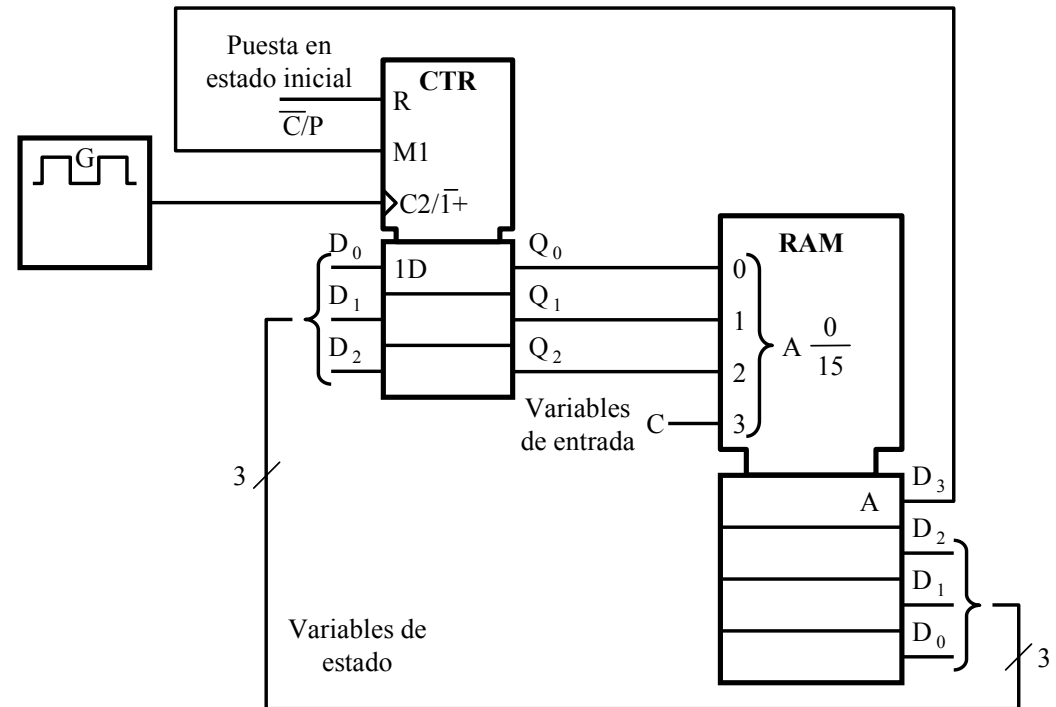
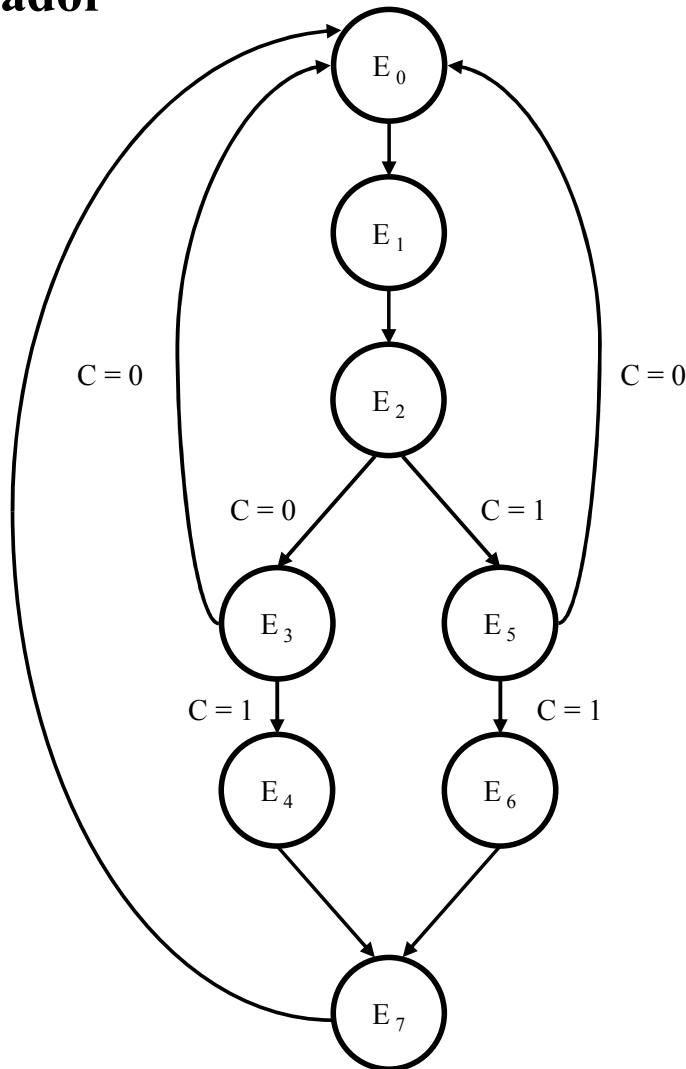
# SISTEMAS SECUENCIALES SÍNCRONOS

**SSSP implementado con un circuito combinacional programable completo y un contador**



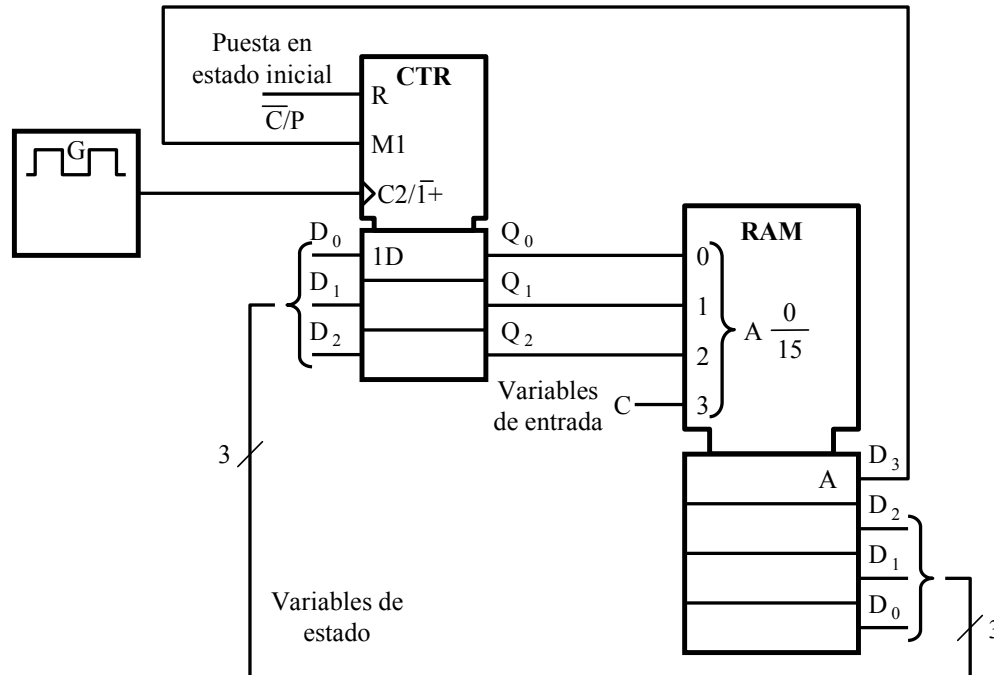
# SISTEMAS SECUENCIALES SÍNCRONOS

SSSP implementado con un circuito combinacional programable completo y un contador



# SISTEMAS SECUENCIALES SÍNCRONOS

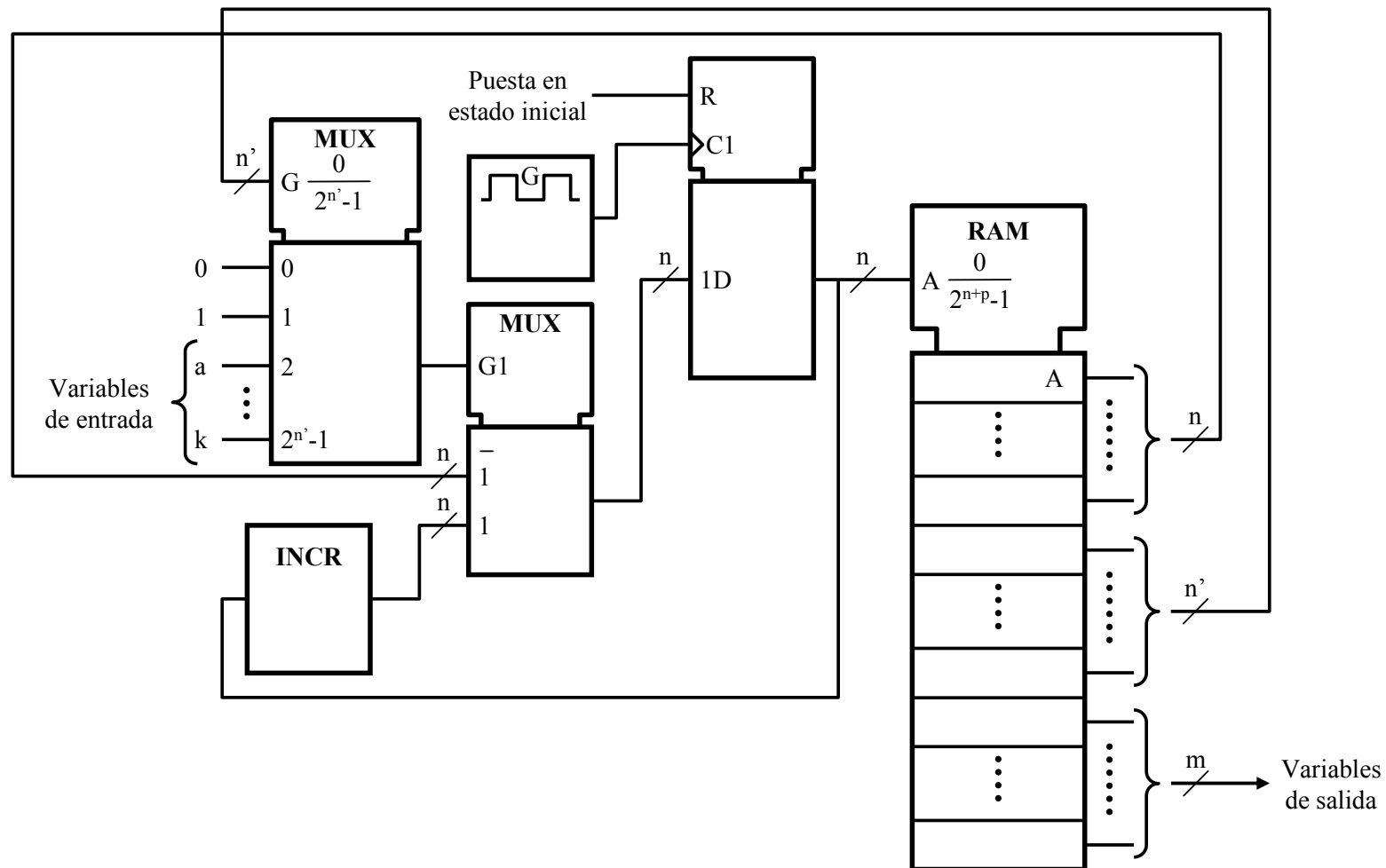
SSSP implementado con un circuito combinatorial programable completo un registro y un contador



	Dirección				Contenido			
	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	0	0	0	X	X	X
1	0	0	0	1	0	X	X	X
2	0	0	1	0	0	X	X	X
3	0	0	1	1	1	0	0	0
4	0	1	0	0	1	1	1	1
5	0	1	0	1	1	0	0	0
6	0	1	1	0	0	X	X	X
7	0	1	1	1	0	X	X	X
8	1	0	0	0	0	X	X	X
9	1	0	0	1	0	X	X	X
10	1	0	1	0	1	1	0	1
11	1	0	1	1	0	X	X	X
12	1	1	0	0	1	1	1	1
13	1	1	0	1	0	X	X	X
14	1	1	1	0	0	X	X	X
15	1	1	1	1	0	X	X	X

# SISTEMAS SECUENCIALES SÍNCRONOS

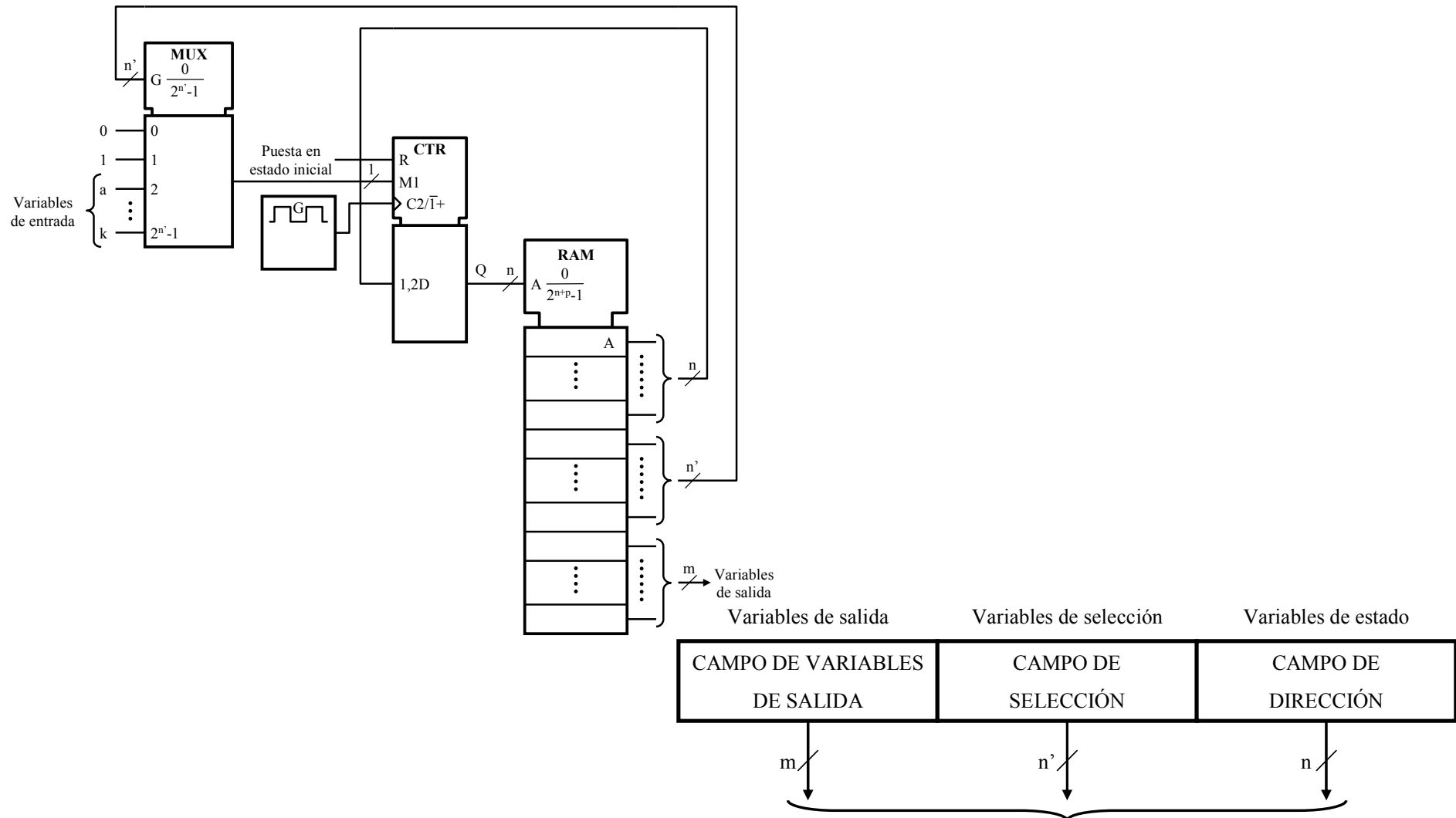
SSSP implementado con un circuito combinacional programable completo un registro, un incrementador y un multiplexor de la variables de entrada





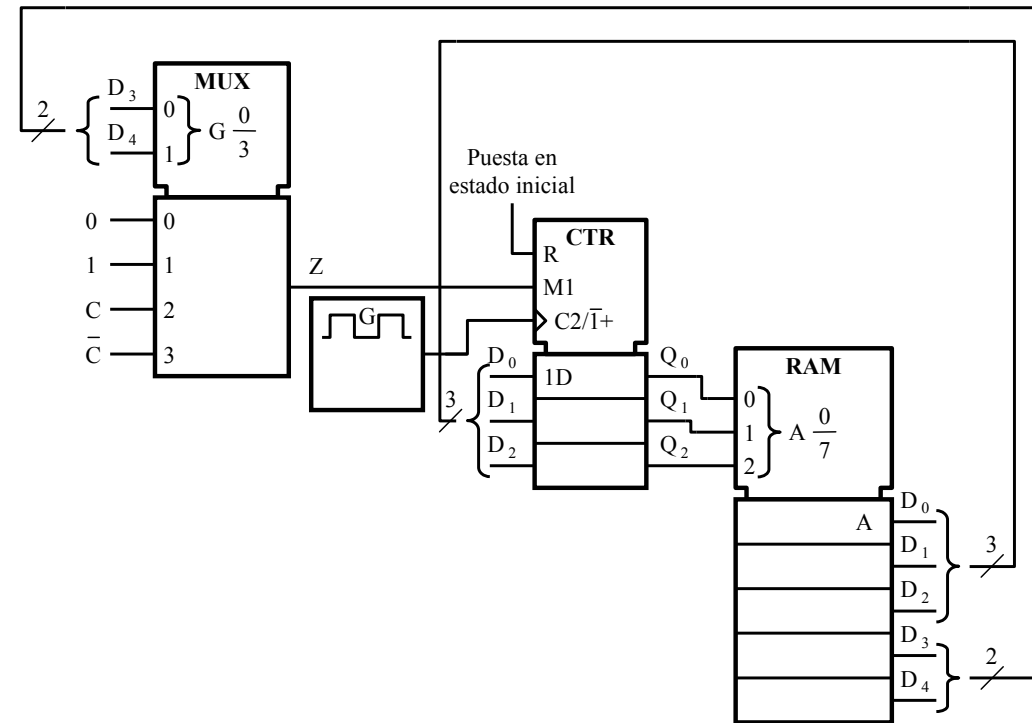
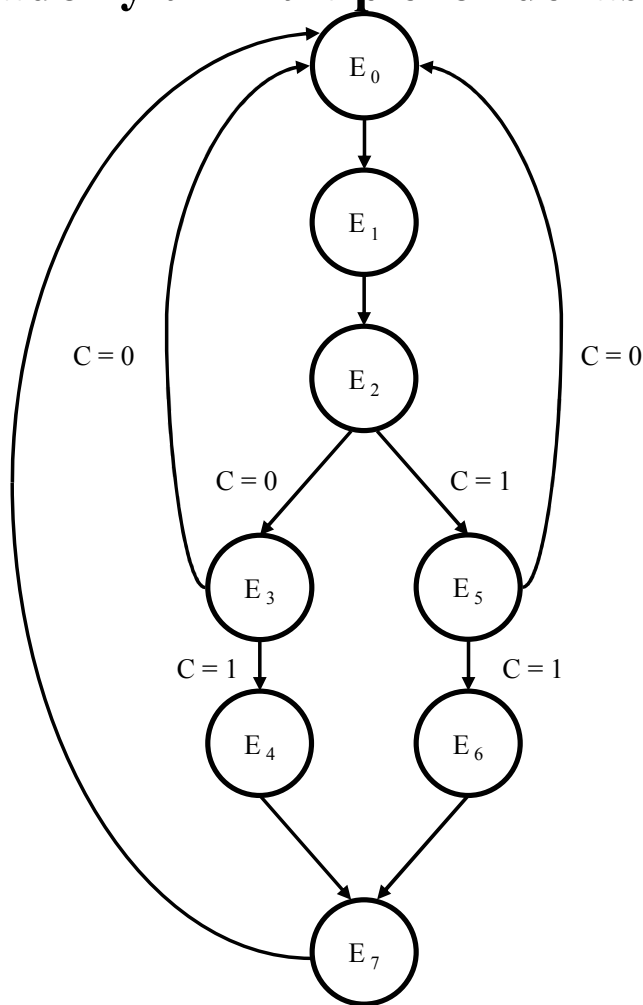
# SISTEMAS SECUENCIALES SÍNCRONOS

## SSSP implementado con un circuito combinacional programable completo, un contador y un multiplexor de las variables de entrada



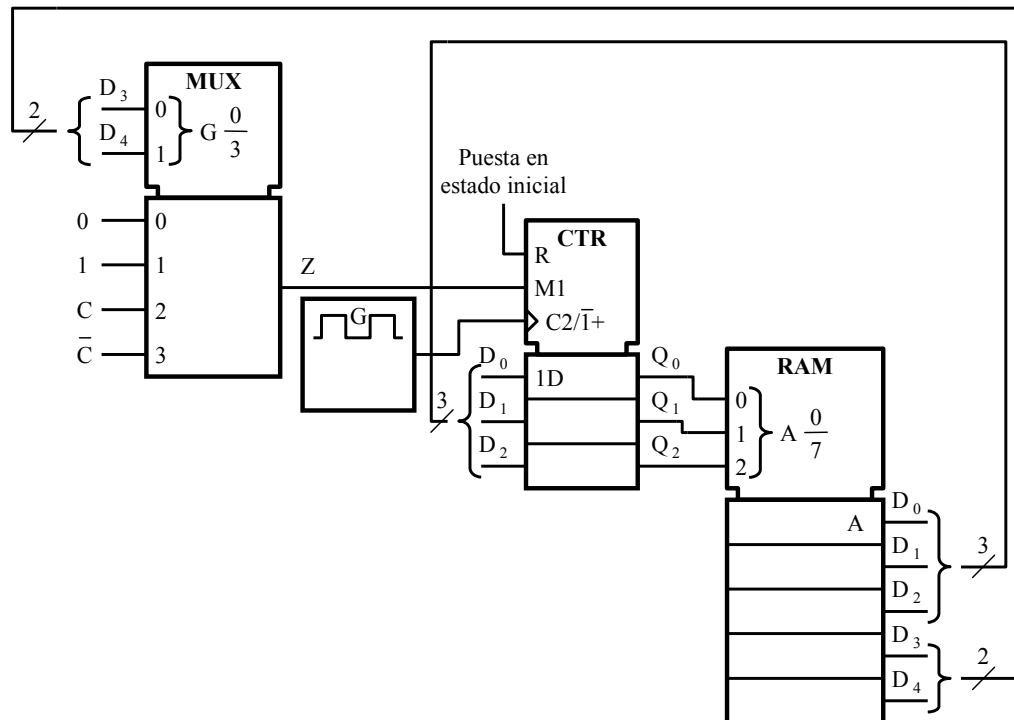
# SISTEMAS SECUENCIALES SÍNCRONOS

SSSP implementado con un circuito combinacional programable completo, un contador y un multiplexor de las variables de entrada



# SISTEMAS SECUENCIALES SÍNCRONOS

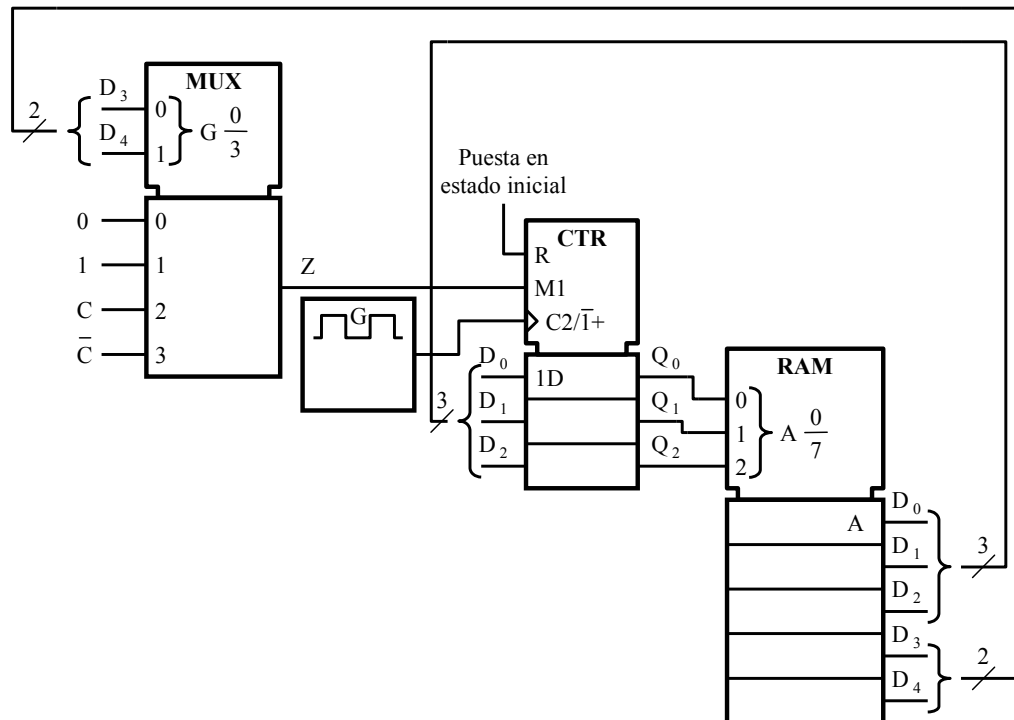
## SSSP implementado con un circuito combinacional programable completo un contador y un multiplexor de las variables de entrada



$D_2 \backslash D_3$	0	1
0	Incremento	Salto incondicional
1	Salto si la variable C está en cero	Salto si la variable C está en uno

# SISTEMAS SECUENCIALES SÍNCRONOS

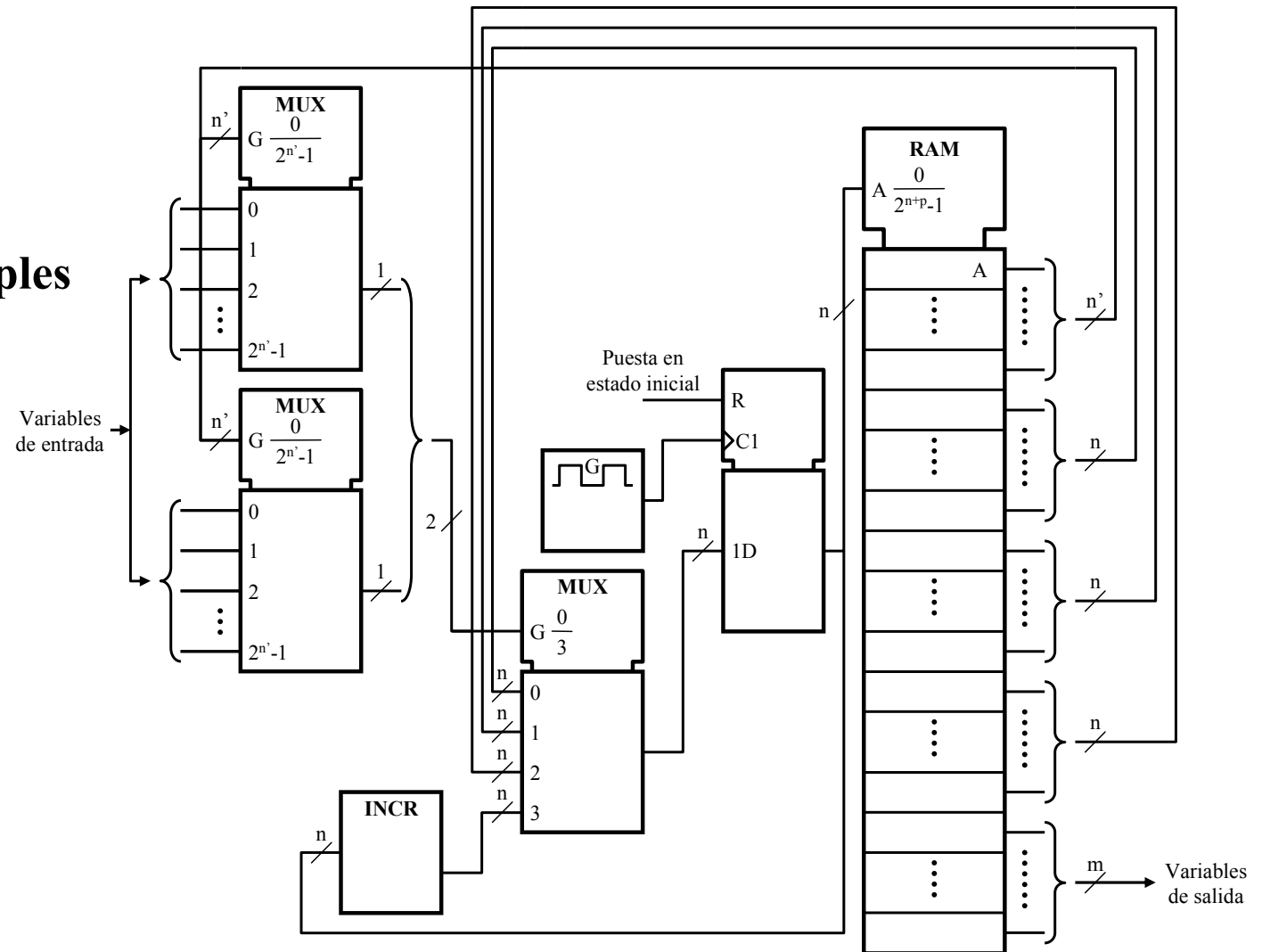
SSSP implementado con un circuito combinatorial programable  
 completo un contador y un multiplexor de las variables de entrada



	Dirección			Contenido				
	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	0	0	0	X	X	X
1	0	0	1	0	0	X	X	X
2	0	1	0	1	1	1	0	1
3	0	1	1	1	0	0	0	0
4	1	0	0	0	1	1	1	1
5	1	0	1	1	0	0	0	0
6	1	1	0	0	0	X	X	X
7	1	1	1	0	0	X	X	X

# SISTEMAS SECUENCIALES SÍNCRONOS

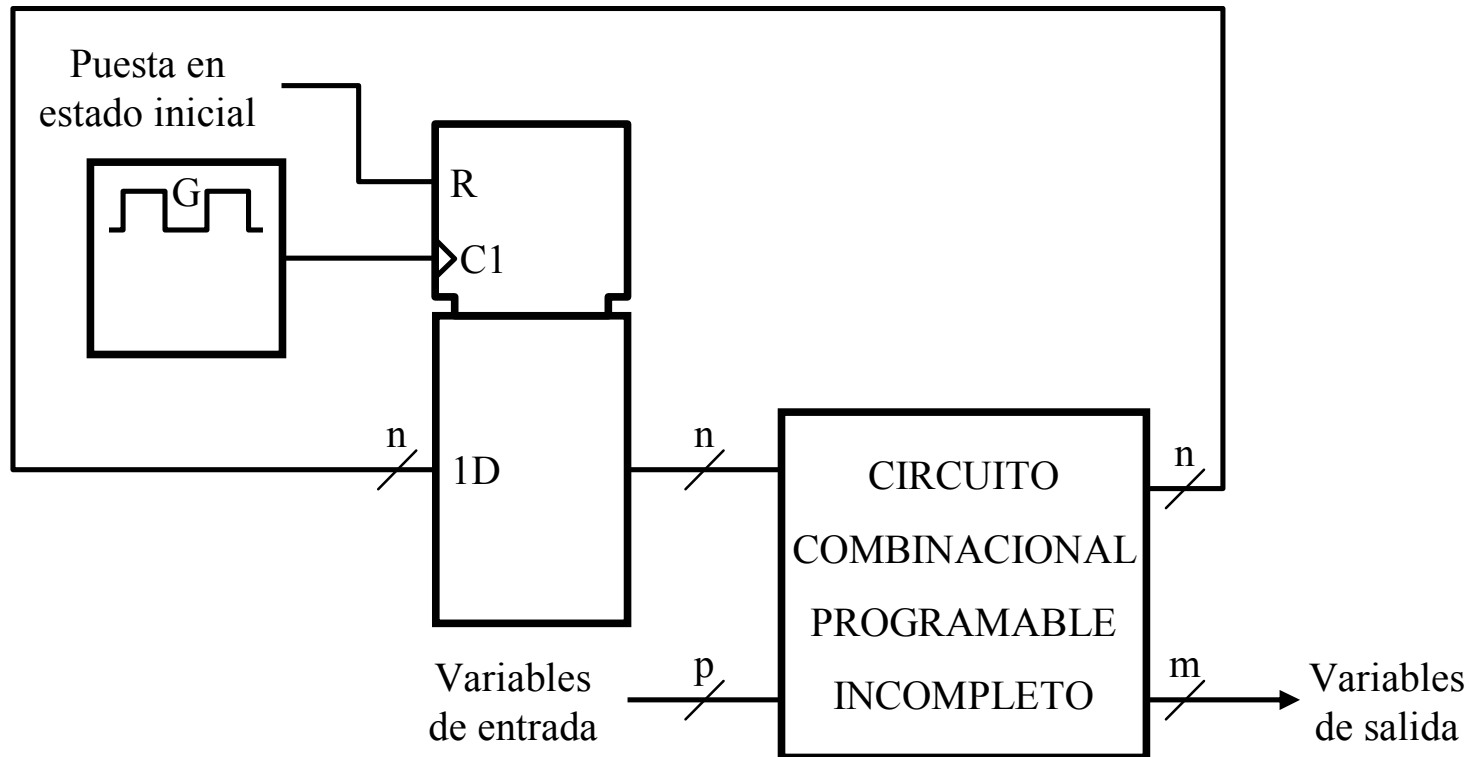
**SSSP con tomas  
de decisión múltiples**



# SISTEMAS SECUENCIALES SÍNCRONOS

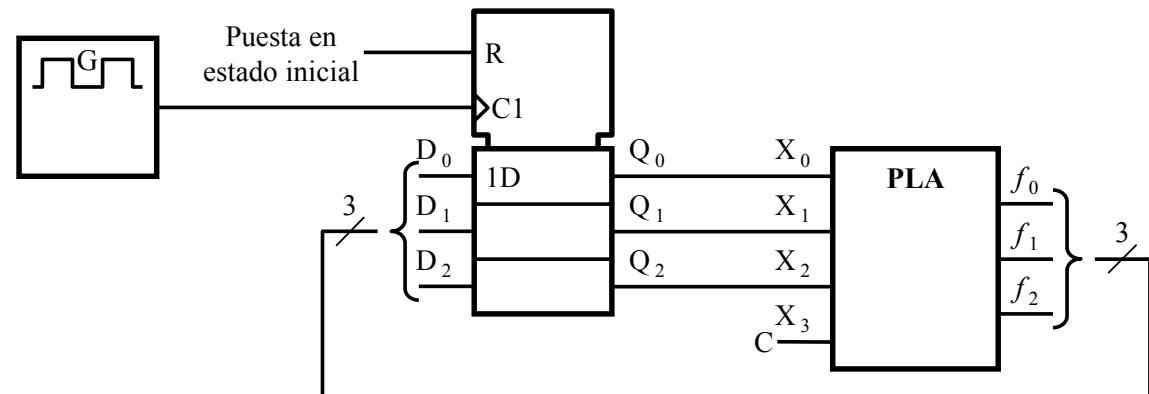
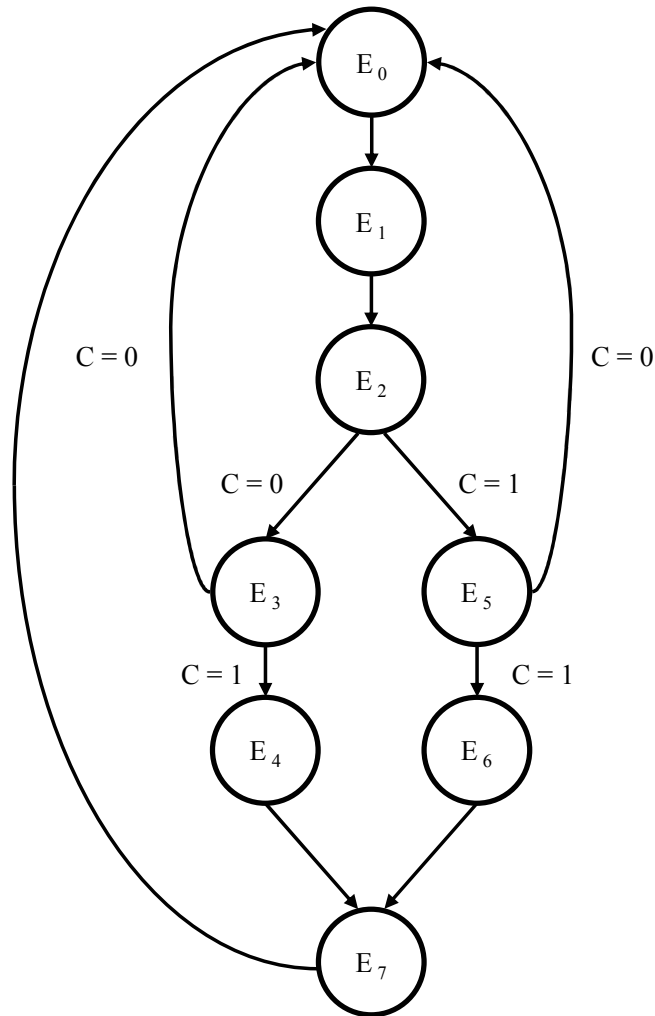
## SSSP implementado con un circuito combinacional programable incompleto

### Esquema básico



# SISTEMAS SECUENCIALES SÍNCRONOS

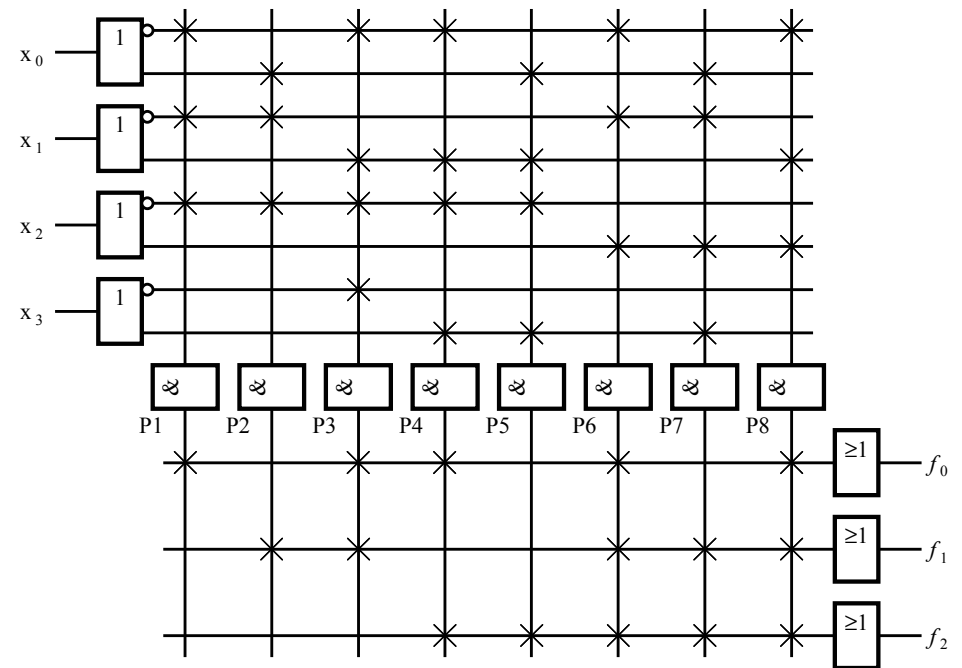
SSSP implementado con un circuito combinacional programable  
incompleto PLA y un registro



# SISTEMAS SECUENCIALES SÍNCRONOS

SSSP implementado con un circuito combinacional programable  
 incompleto PLA y un registro

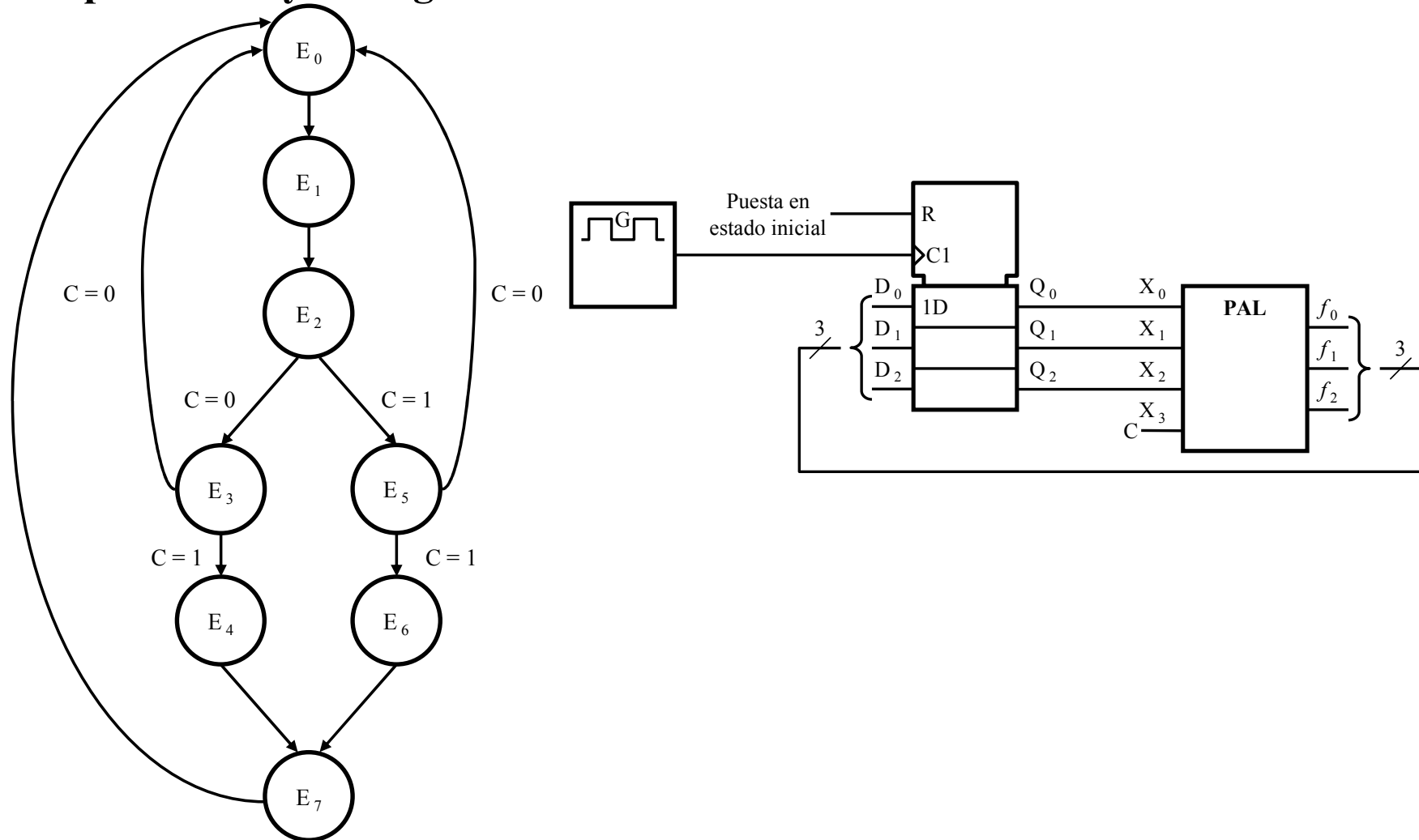
Producto n°	Entradas				Salidas		
	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	f <sub>2</sub>	f <sub>1</sub>	f <sub>0</sub>
1	X	0	0	0	0	0	1
2	X	0	0	1	0	1	0
3	0	0	1	0	0	1	1
4	1	0	1	0	1	0	1
5	0	0	1	1	0	0	0
6	1	0	1	1	1	0	0
7	X	1	0	0	1	1	1
8	0	1	0	1	0	0	0
9	1	1	0	1	1	1	0
10	X	1	1	0	1	1	1
11	0	1	1	1	0	0	0





# SISTEMAS SECUENCIALES SÍNCRONOS

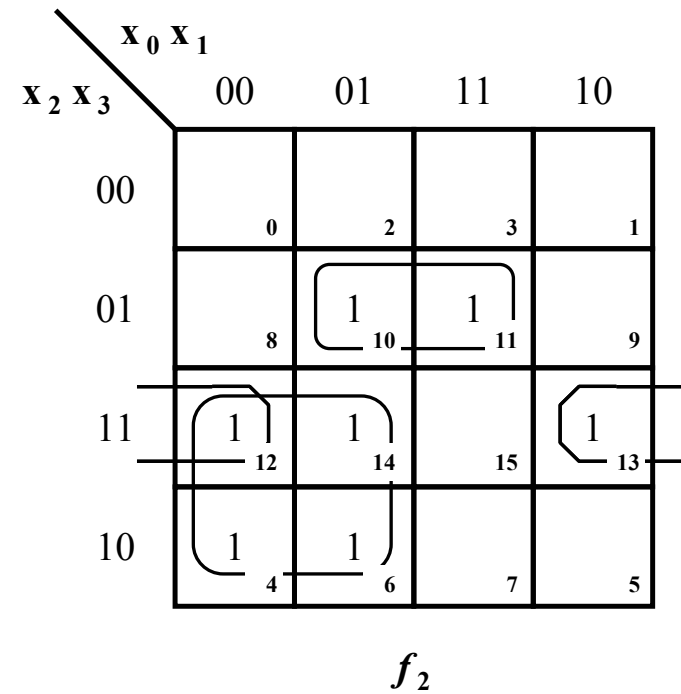
SSSP implementado con un circuito combinacional programable incompleto PAL y un registro



# SISTEMAS SECUENCIALES SÍNCRONOS

## SSSP implementado con un circuito combinacional programable incompleto PAL y un registro

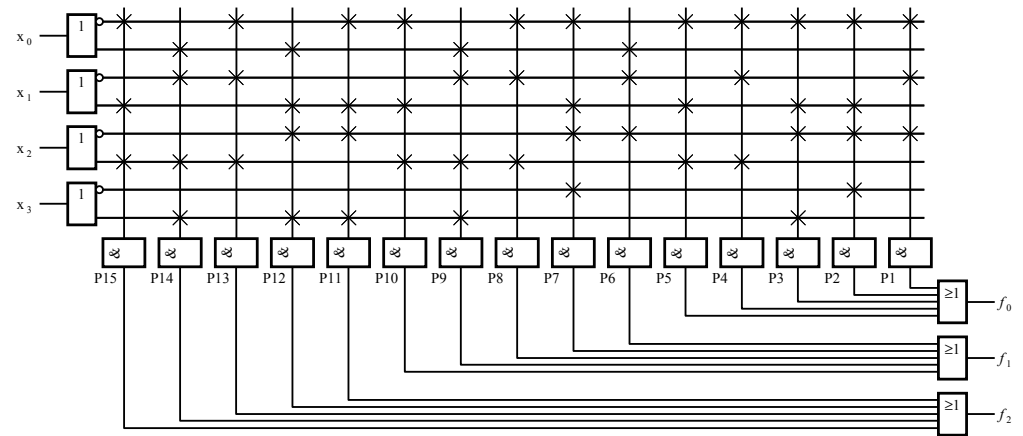
Producto nº	Entradas				Salidas		
	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	f <sub>2</sub>	f <sub>1</sub>	f <sub>0</sub>
1	X	0	0	0	0	0	1
2	X	0	0	1	0	1	0
3	0	0	1	0	0	1	1
4	1	0	1	0	1	0	1
5	0	0	1	1	0	0	0
6	X	1	0	0	1	1	1
7	1	1	0	1	1	1	0
8	X	1	1	0	1	1	1
	X	1	1	1	0	0	0



# SISTEMAS SECUENCIALES SÍNCRONOS

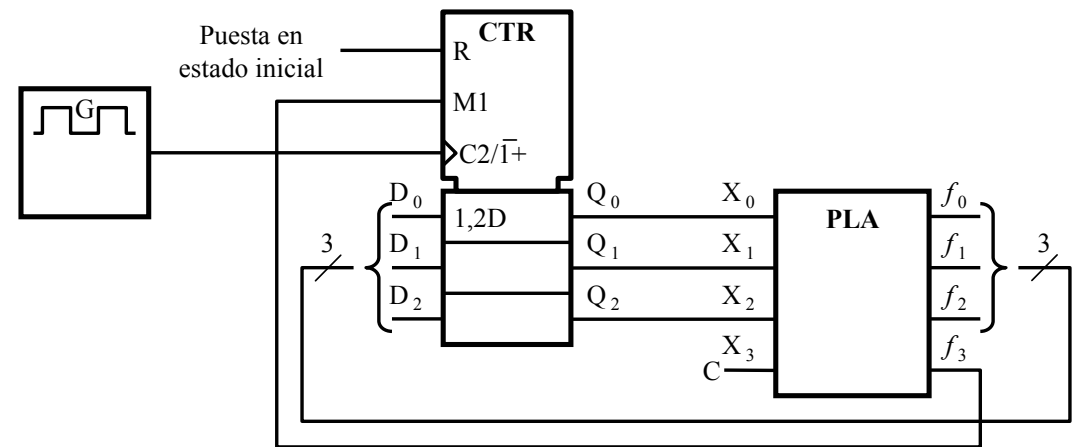
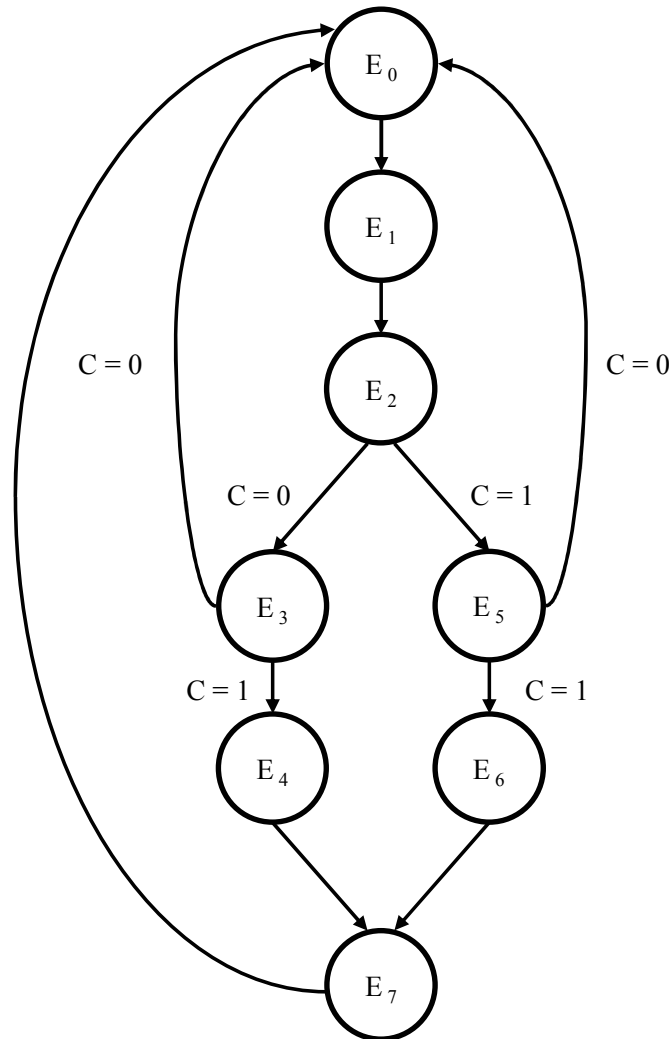
## SSSP implementado con un circuito combinacional programable incompleto PAL y un registro

Producto nº	Entradas				Salidas		
	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	f <sub>2</sub>	f <sub>1</sub>	f <sub>0</sub>
1	X	0	0	0	0	0	1
2	X	0	0	1	0	1	0
3	0	0	1	0	0	1	1
4	1	0	1	0	1	0	1
	0	0	1	1	0	0	0
5	1	0	1	1	1	0	0
6	X	1	0	0	1	1	1
	0	1	0	1	0	0	0
7	1	1	0	1	1	1	0
8	X	1	1	0	1	1	1
	X	1	1	1	0	0	0



# SISTEMAS SECUENCIALES SÍNCRONOS

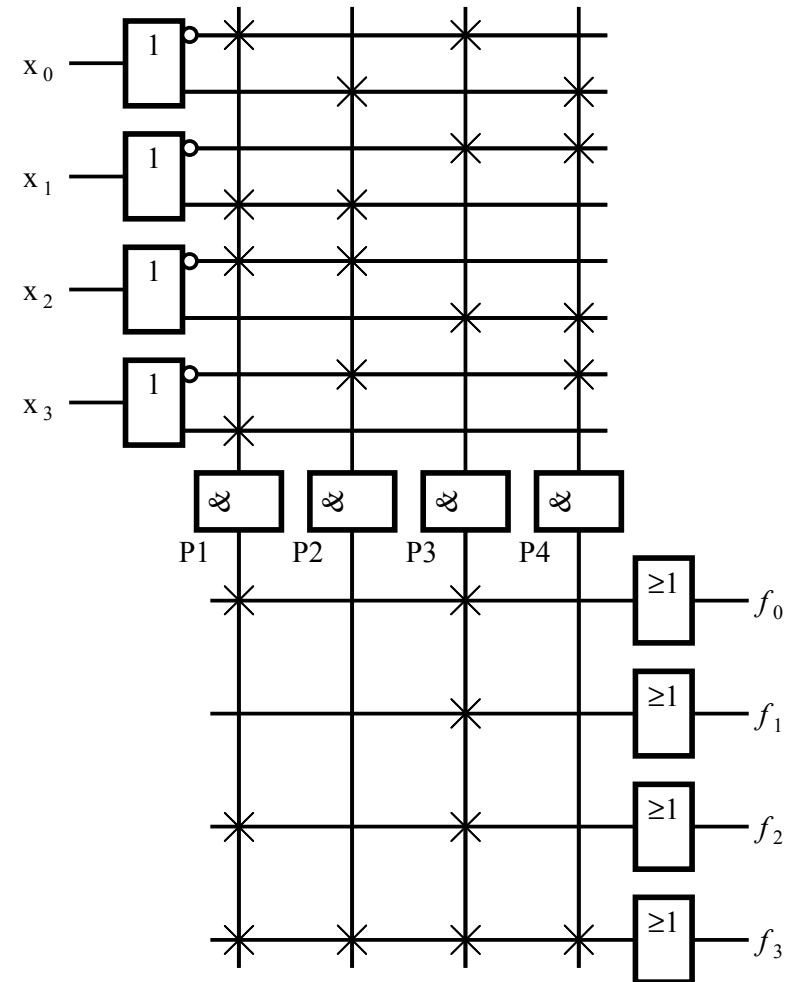
SSSP implementado con un circuito combinacional programable  
incompleto PLA y un contador



# SISTEMAS SECUENCIALES SÍNCRONOS

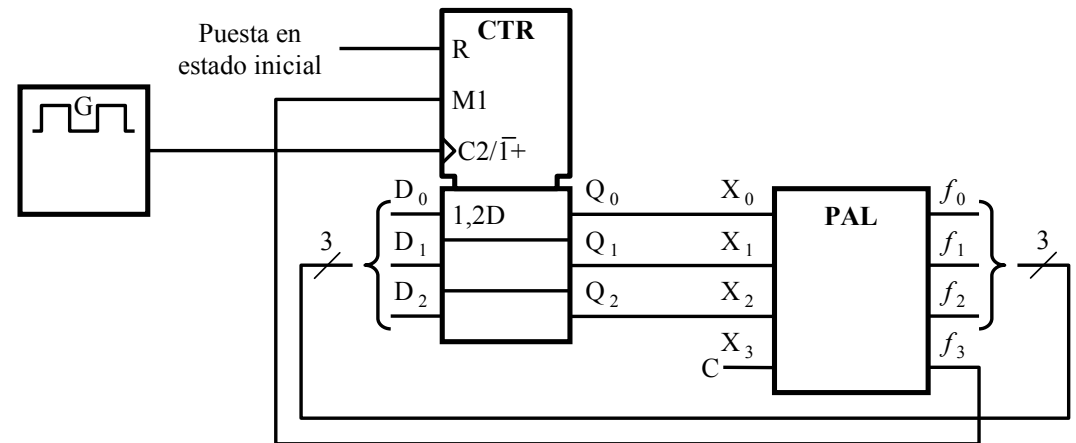
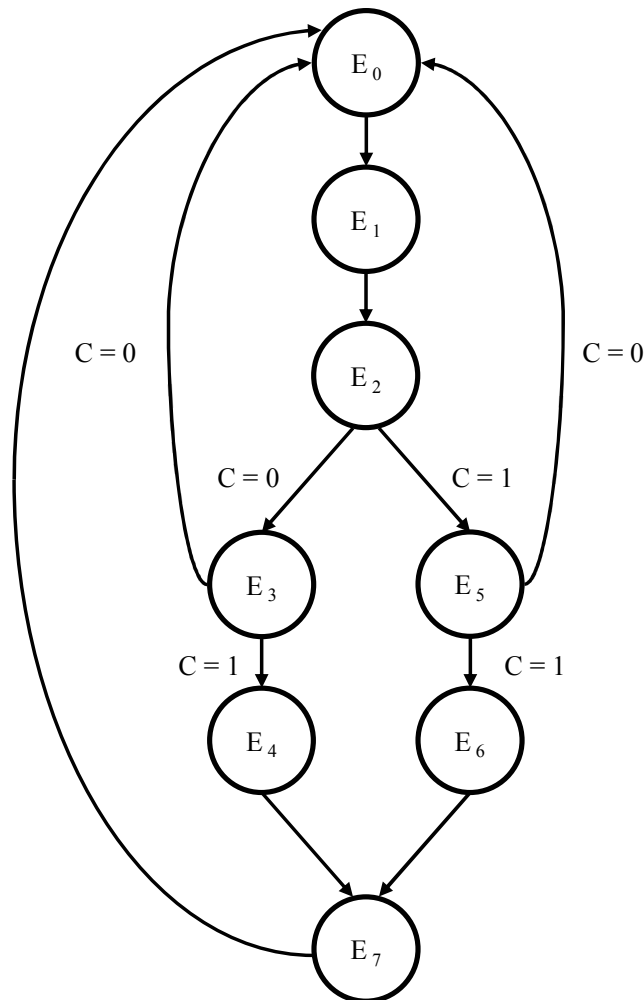
**SSSP implementado con un circuito combinacional programable  
 incompleto PLA y un contador**

Producto nº	Entradas				Salidas			
	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	f <sub>3</sub>	f <sub>2</sub>	f <sub>1</sub>	f <sub>0</sub>
	X	0	0	0	0	X	X	X
	X	0	0	1	0	X	X	X
	0	0	1	0	0	X	X	X
1	1	0	1	0	1	1	0	1
2	0	0	1	1	1	0	0	0
	1	0	1	1	0	X	X	X
3	X	1	0	0	1	1	1	1
4	0	1	0	1	1	0	0	0
	1	1	0	1	0	X	X	X
	X	1	1	0	0	X	X	X
	X	1	1	1	0	X	X	X



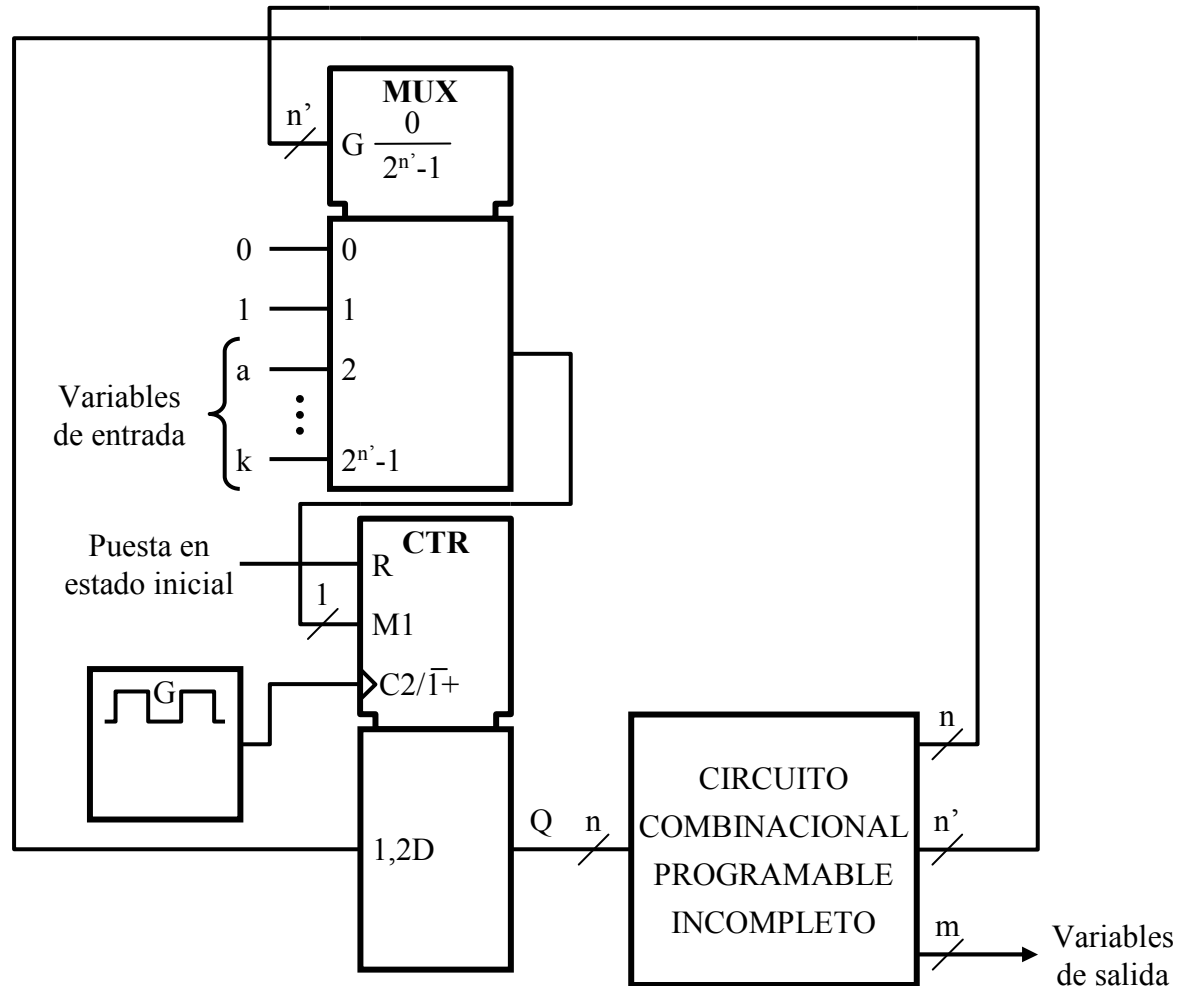
# SISTEMAS SECUENCIALES SÍNCRONOS

SSSP implementado con un circuito combinacional programable incompleto PAL y un contador



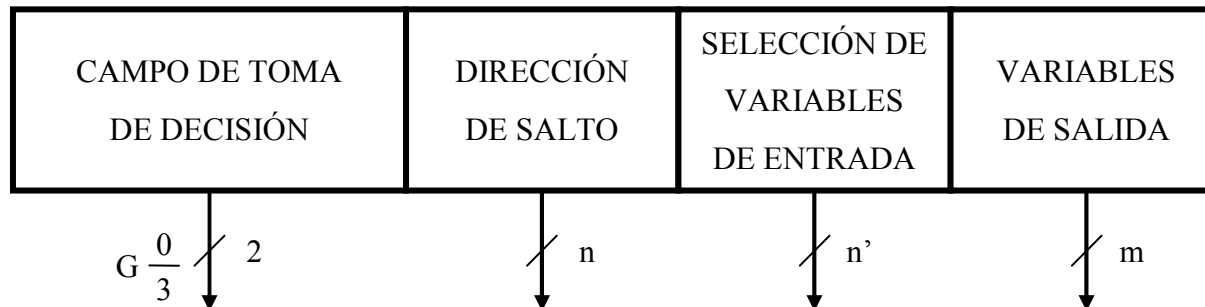
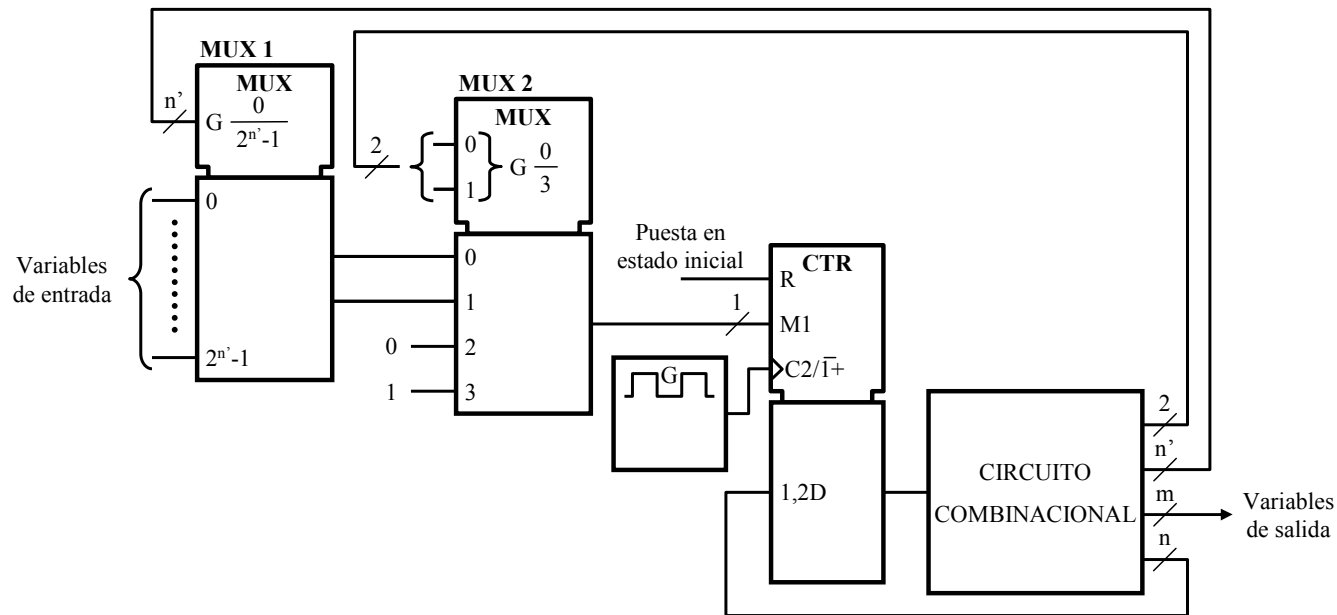
# SISTEMAS SECUENCIALES SÍNCRONOS

SSSP implementado con un circuito combinatorial programable incompleto PAL, un contador y un multiplexor de las variables de entrada



# SISTEMAS SECUENCIALES SÍNCRONOS

SSSP implementado con un circuito combinacional programable incompleto PAL, un contador un multiplexor de las variables de entrada y un multiplexor de las variables de toma de decisión

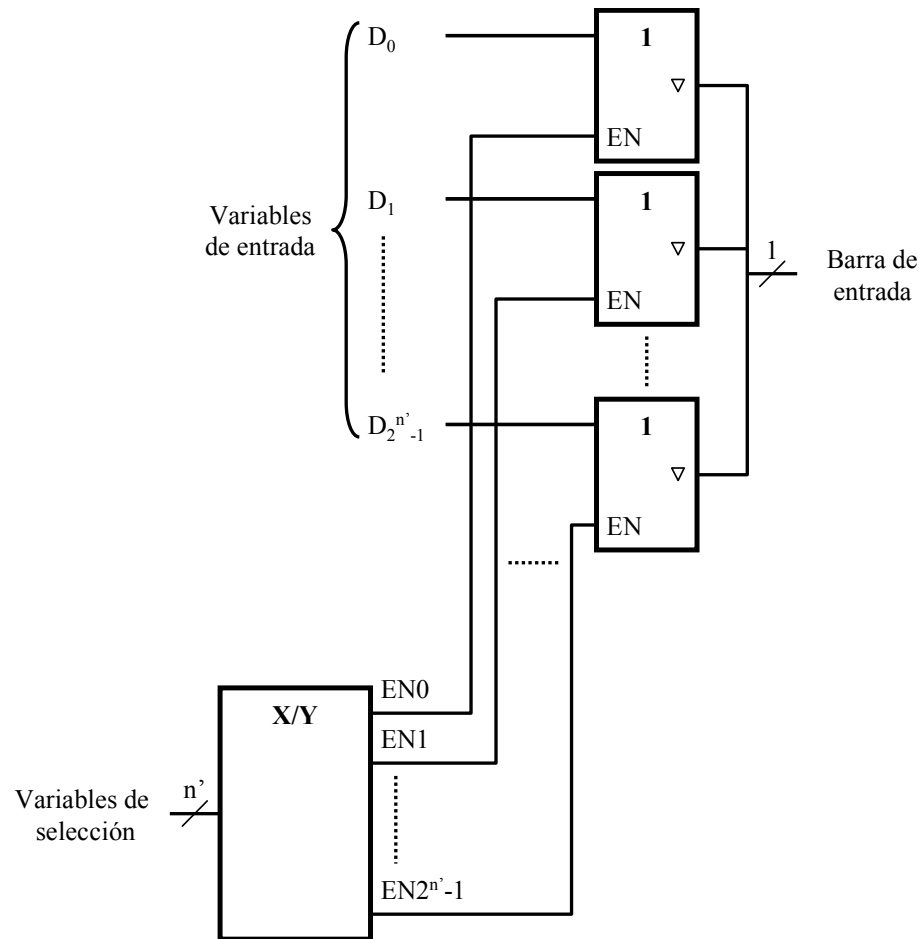




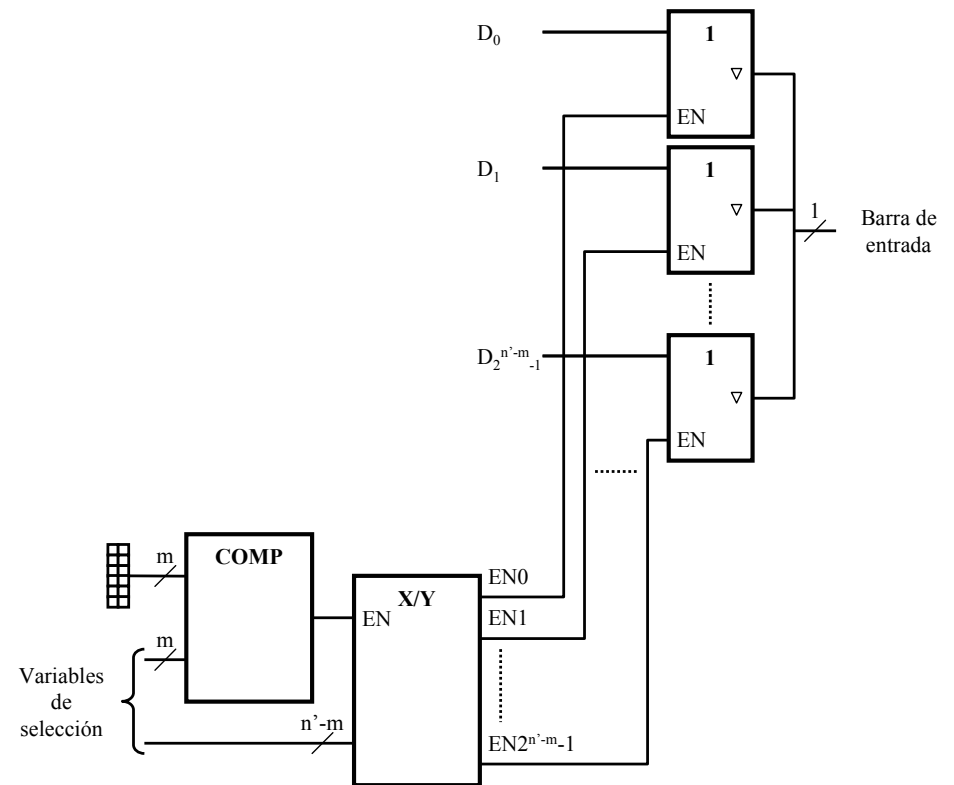
# SISTEMAS SECUENCIALES SÍNCRONOS

## SSS MODULARES

### Multiplexor con puertas de tres estados



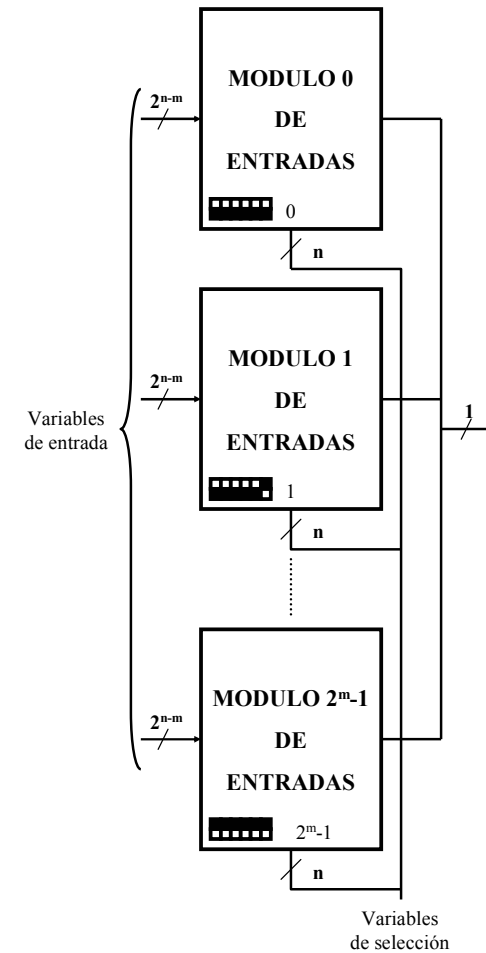
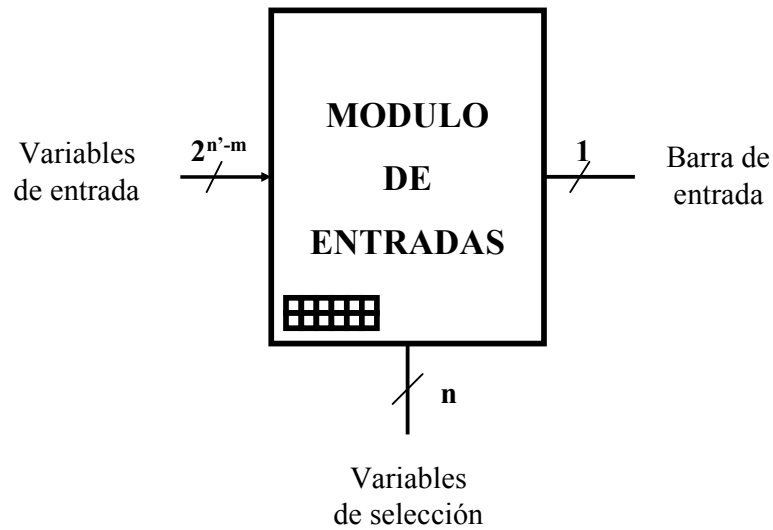
### Módulo multiplexor con puertas de tres estados



# SISTEMAS SECUENCIALES SÍNCRONOS

## SSS MODULAR

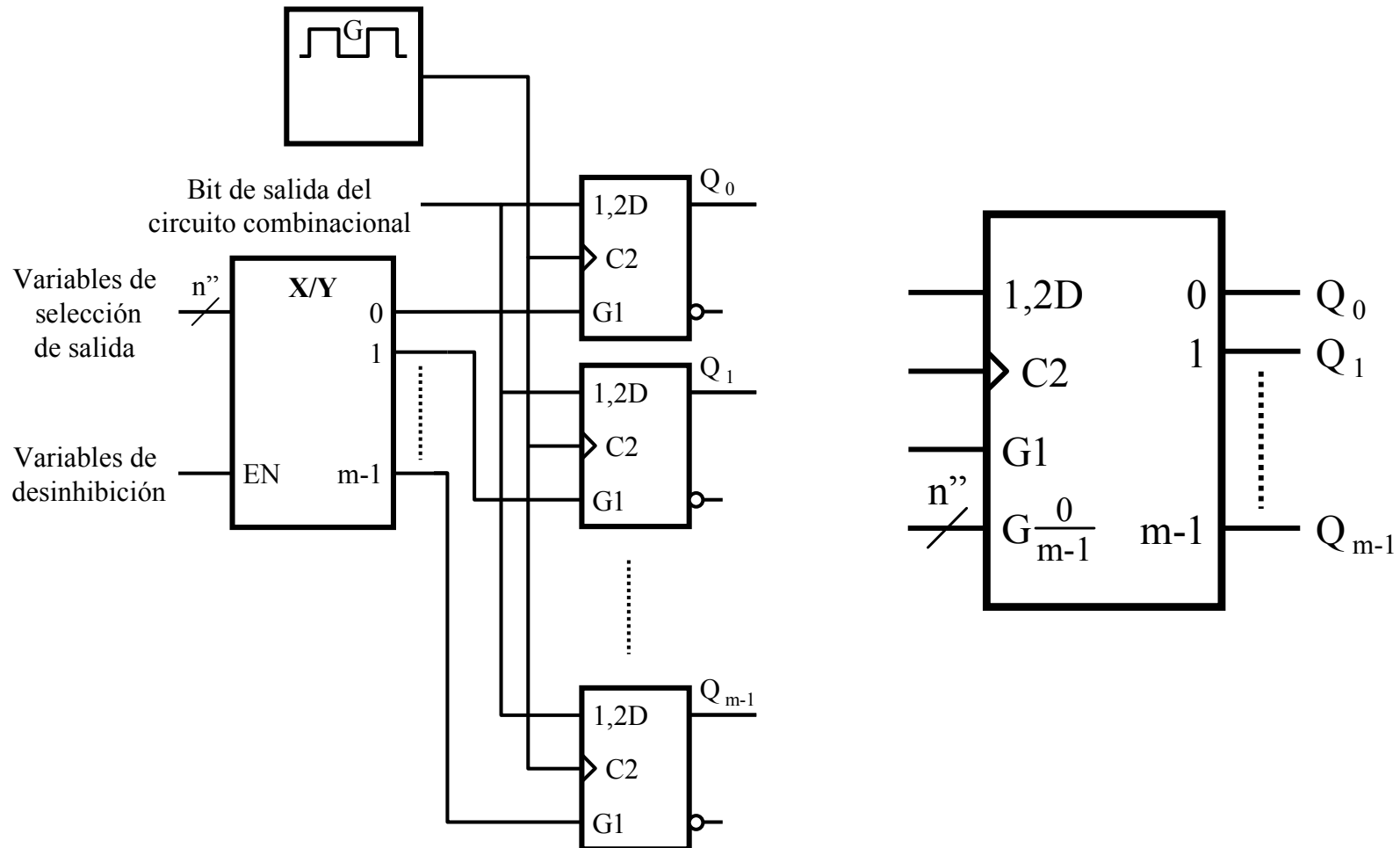
### UNIDAD DE ENTRADA MODULAR



# SISTEMAS SECUENCIALES SÍNCRONOS

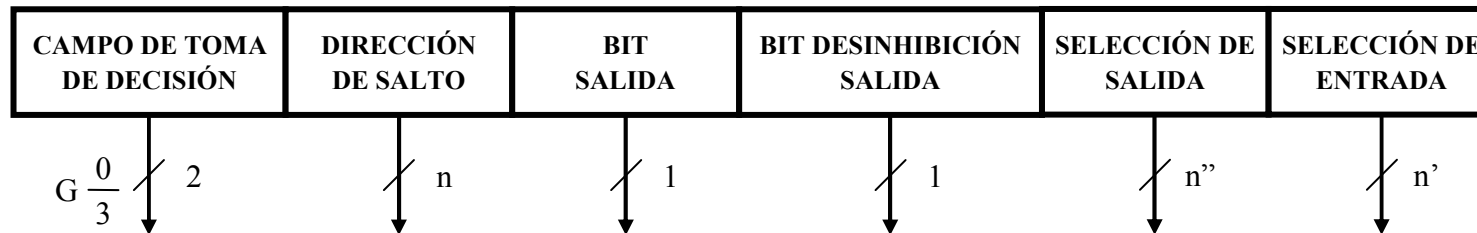
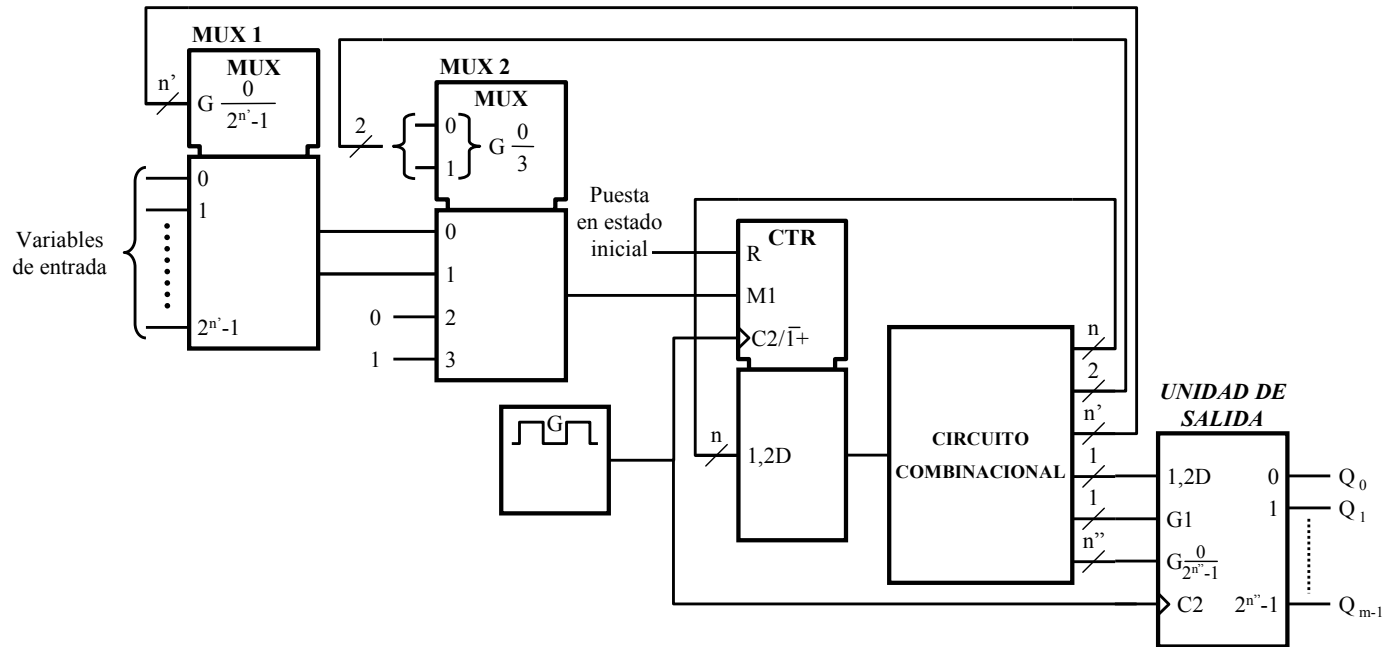
## SSS MODULAR

### UNIDAD DE ENTRADA MODULAR



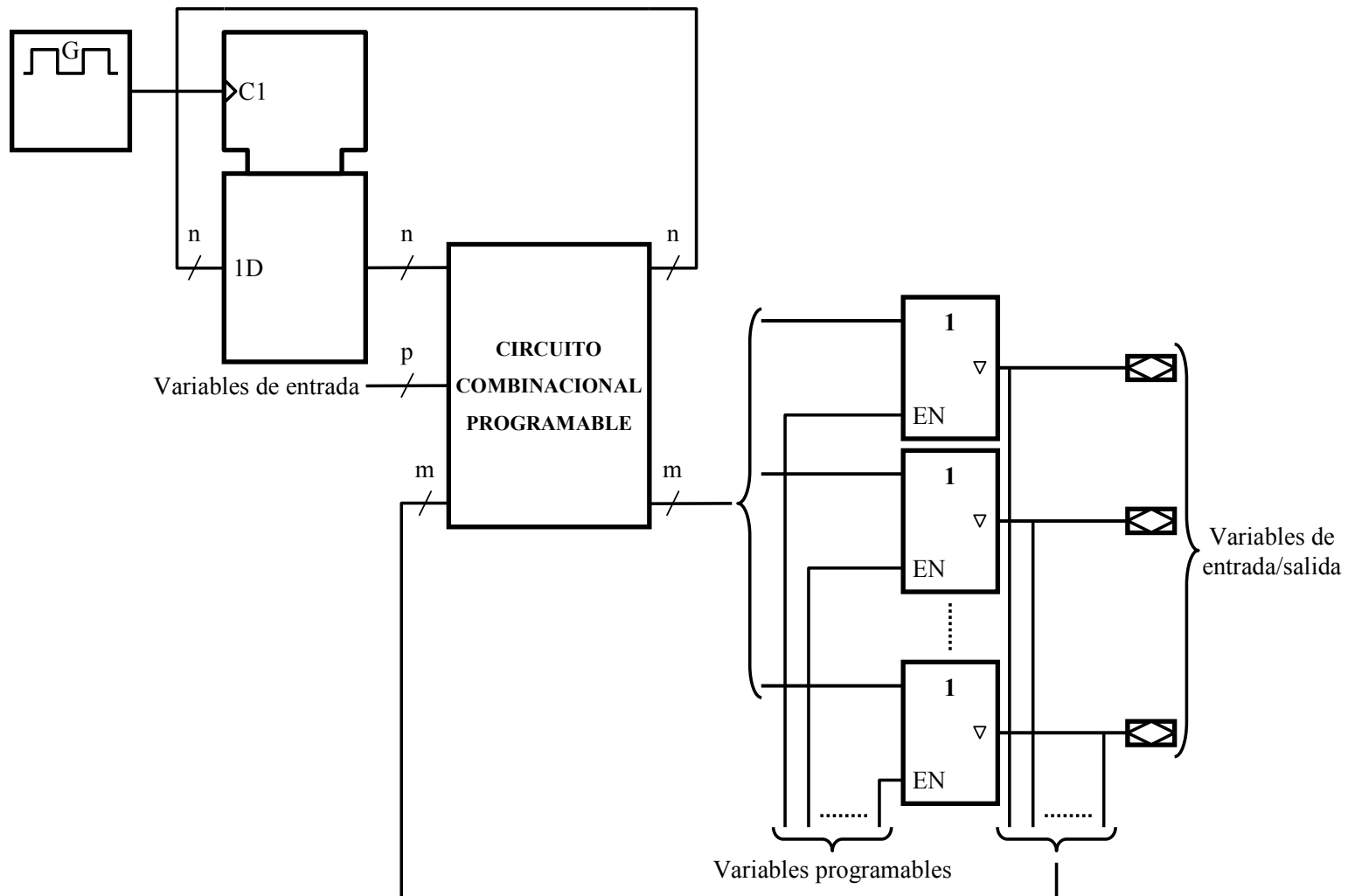
# SISTEMAS SECUENCIALES SÍNCRONOS

## ESQUEMA DE UN SISTEMA SECUENCIAL SÍNCRONO MODULAR



# SISTEMAS SECUENCIALES SÍNCRONOS

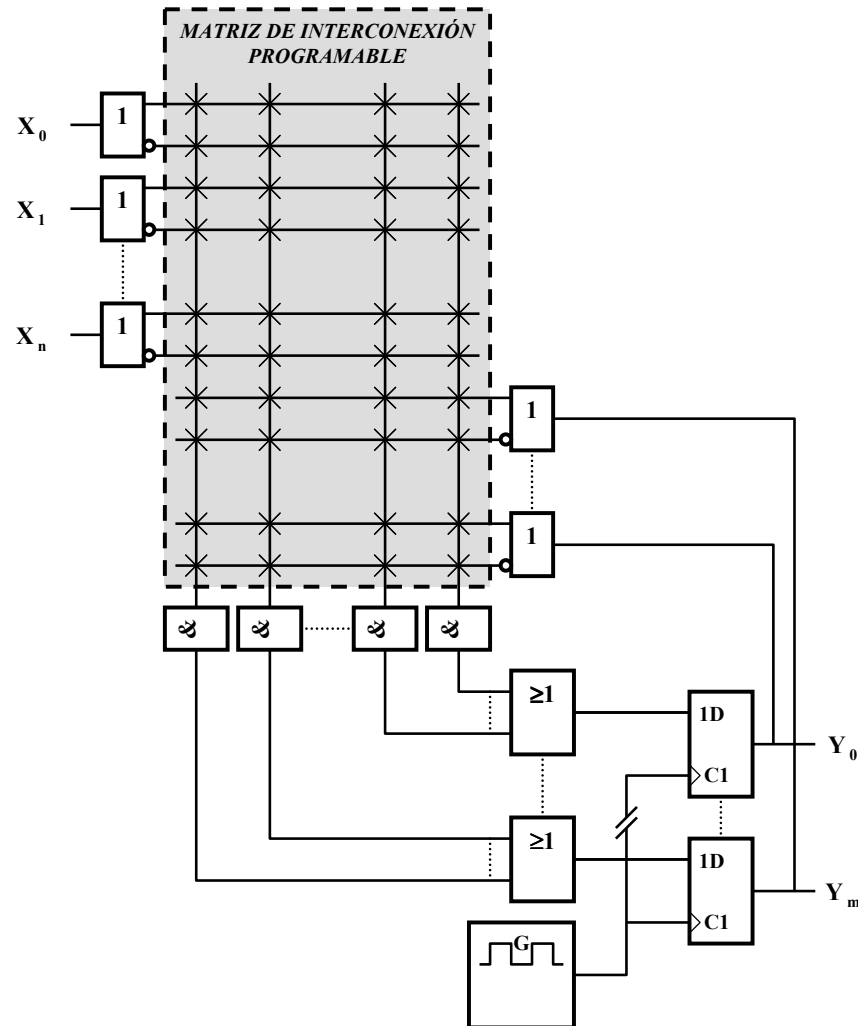
## ESQUEMA DE UN SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR



# SISTEMAS SECUENCIALES SÍNCRONOS

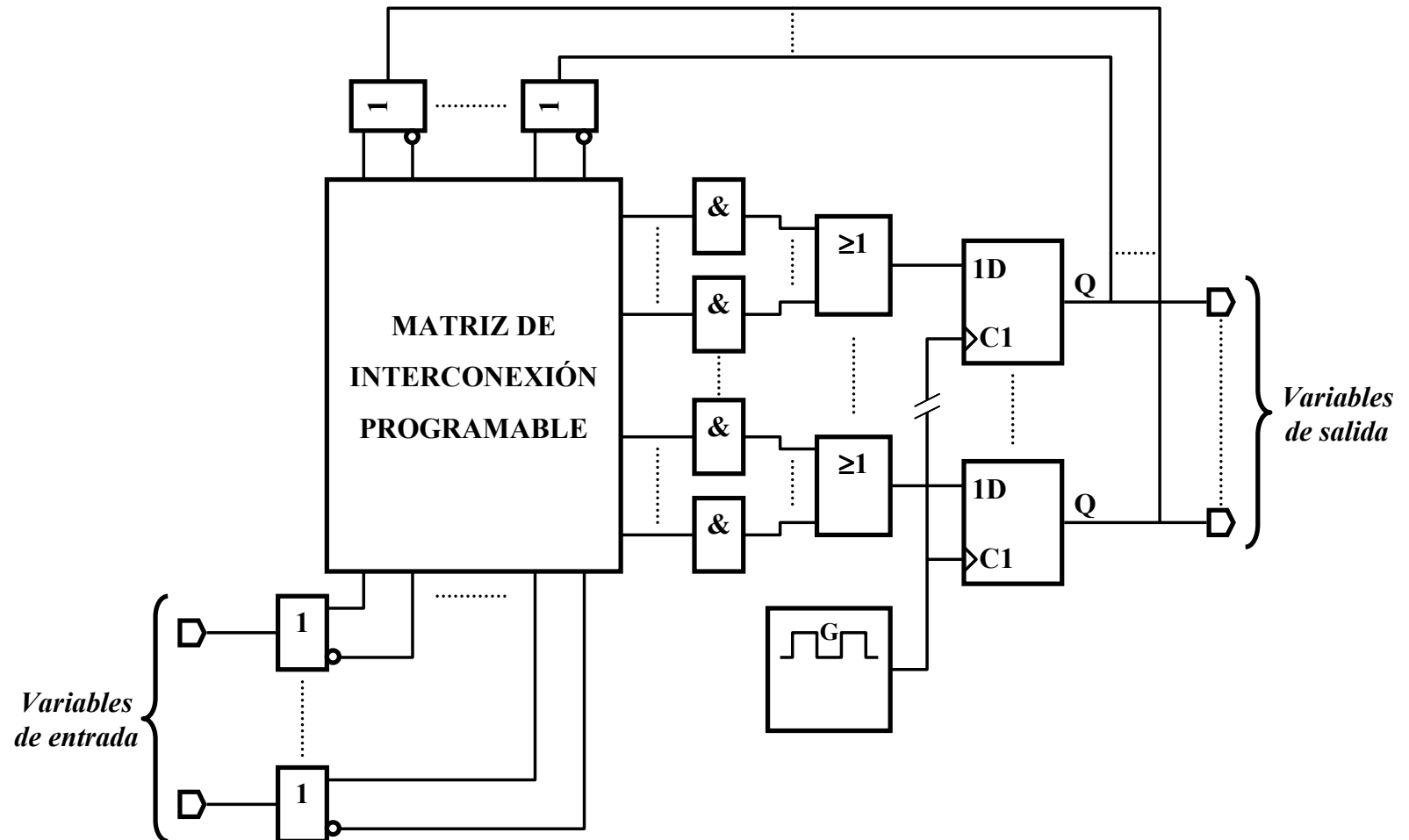
## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR

SECUENCIADOR  
LÓGICO  
PROGRAMABLE (PLS)



# SISTEMAS SECUENCIALES SÍNCRONOS

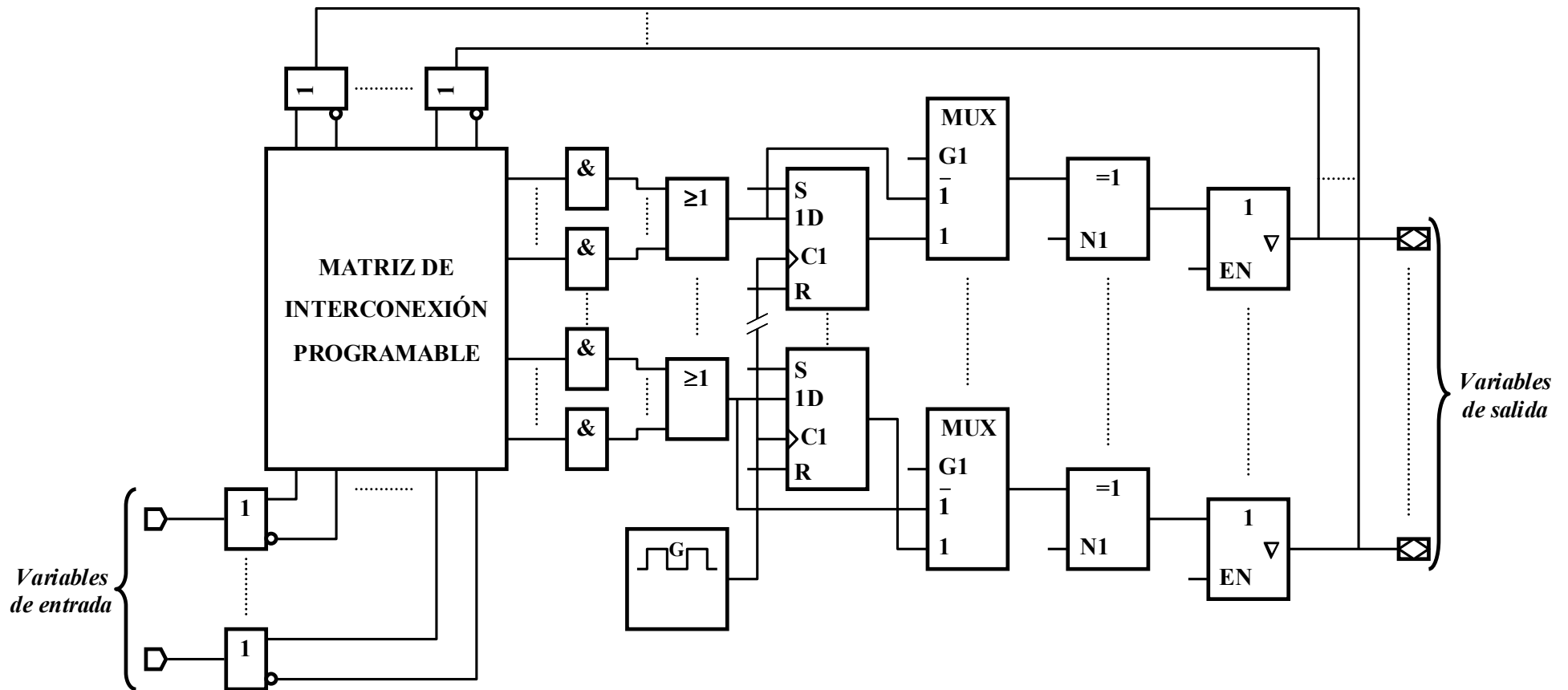
## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR



# SISTEMAS SECUENCIALES SÍNCRONOS

## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR

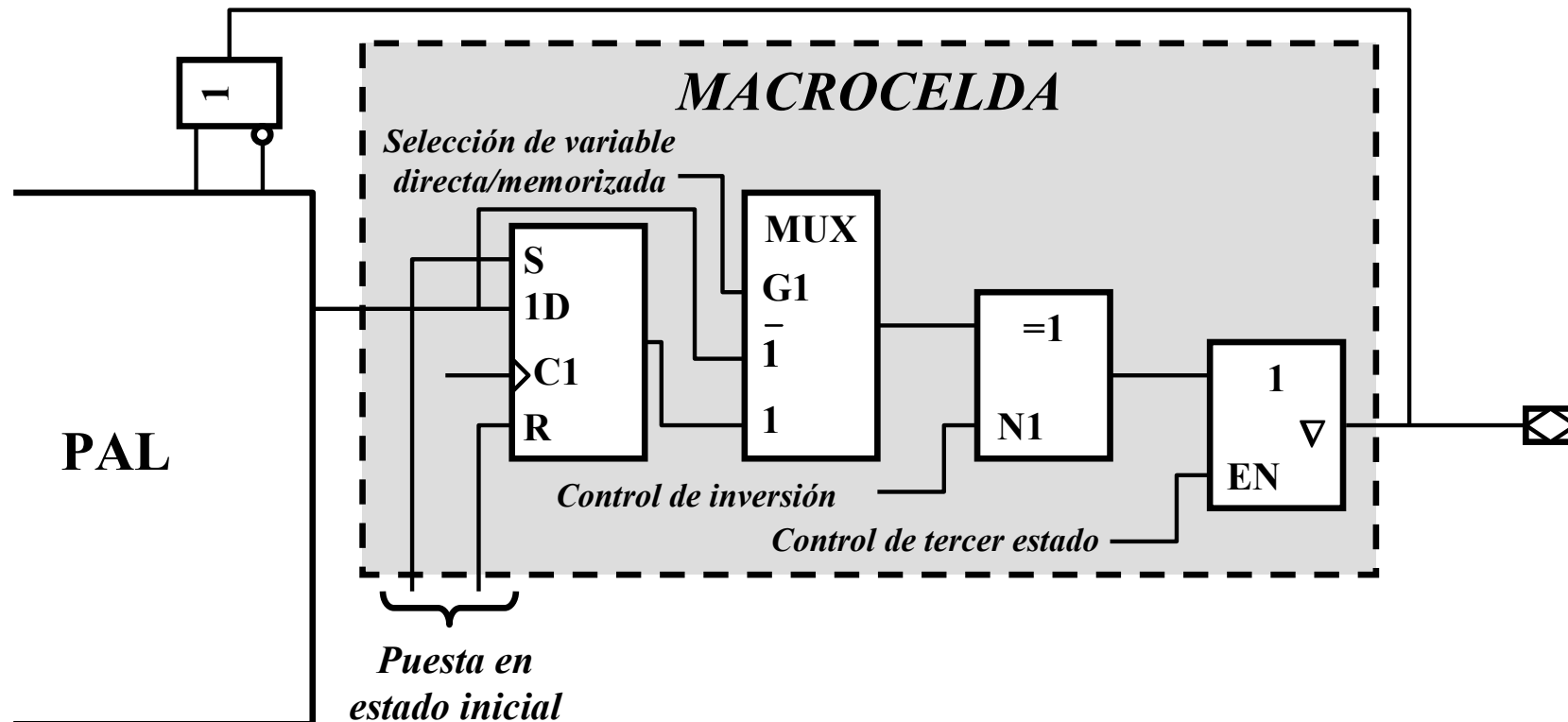
### DISPOSITIVO LÓGICO PROGRAMABLE (PLD)





# SISTEMAS SECUENCIALES SÍNCRONOS

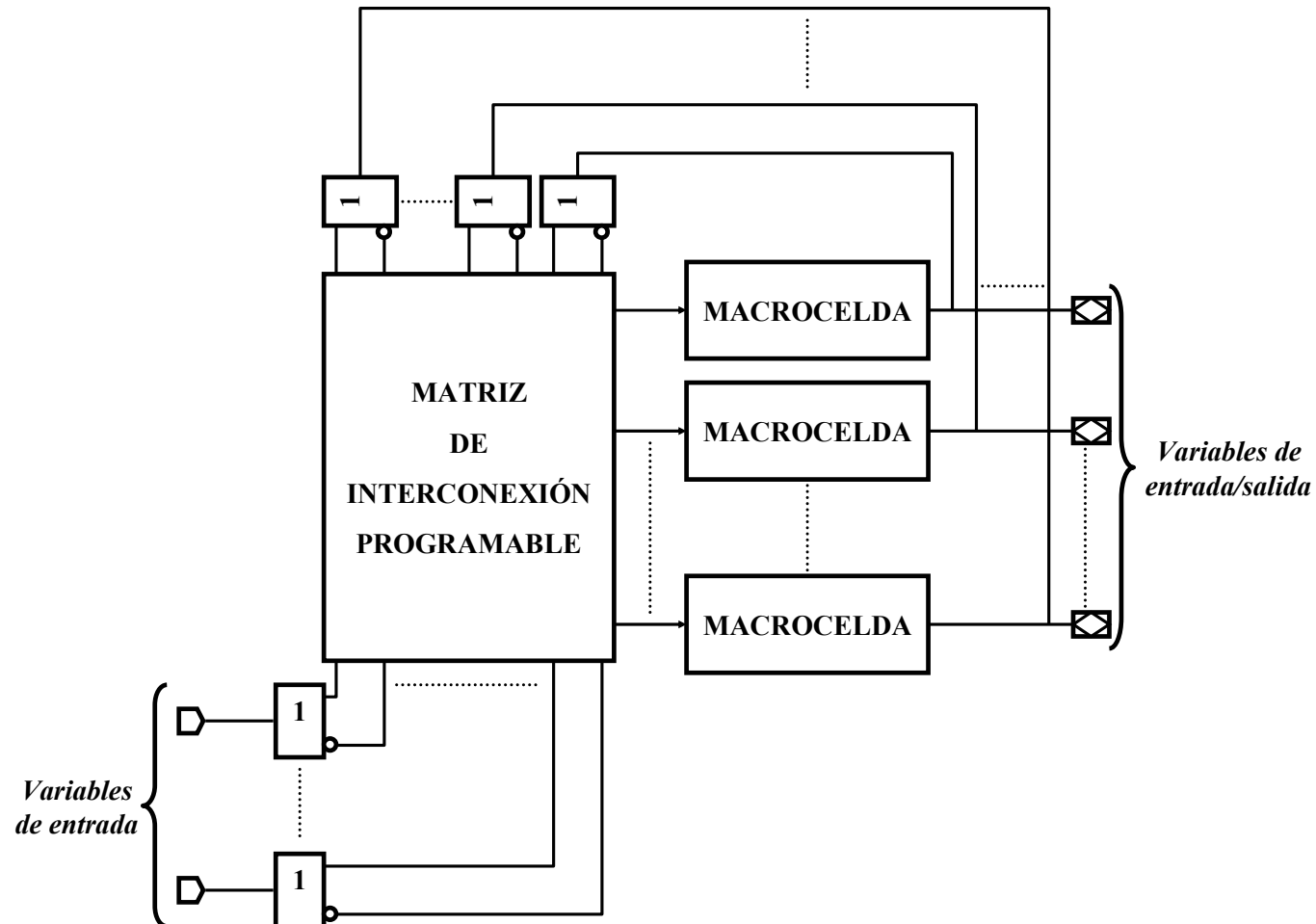
## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR DISPOSITIVO LÓGICO PROGRAMABLE (PLD)



# SISTEMAS SECUENCIALES SÍNCRONOS

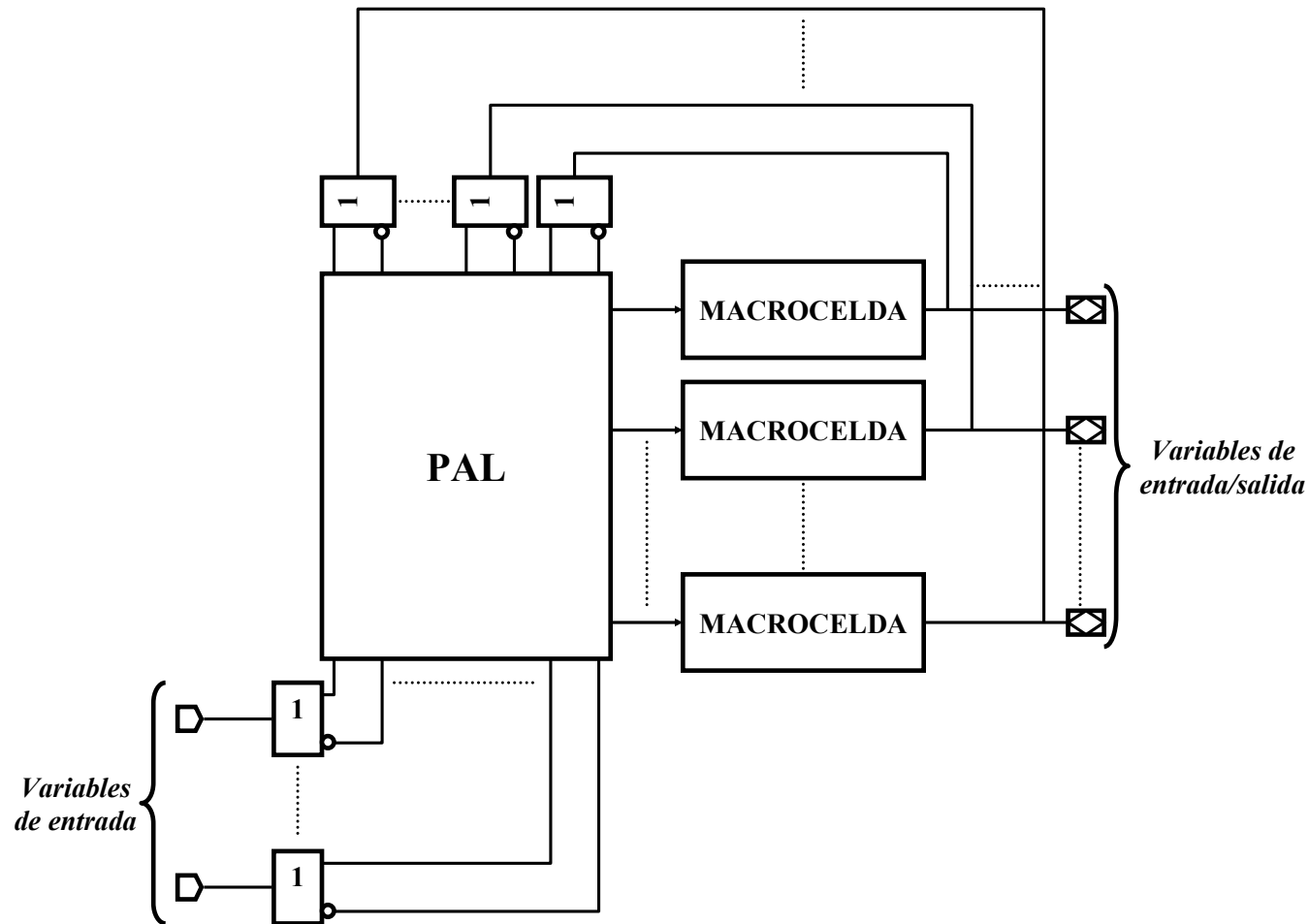
## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR

### DISPOSITIVO LÓGICO PROGRAMABLE (PLD)



# SISTEMAS SECUENCIALES SÍNCRONOS

## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR DISPOSITIVO LÓGICO PROGRAMABLE (PLD)



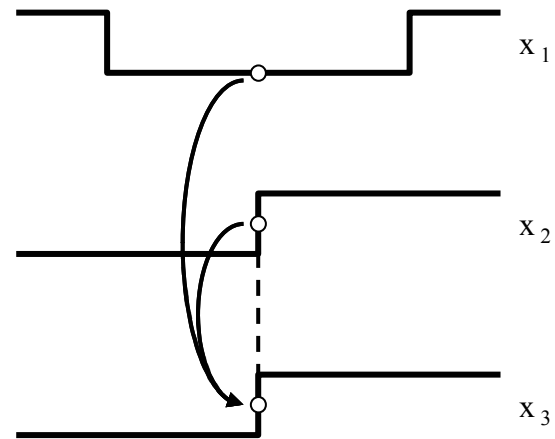
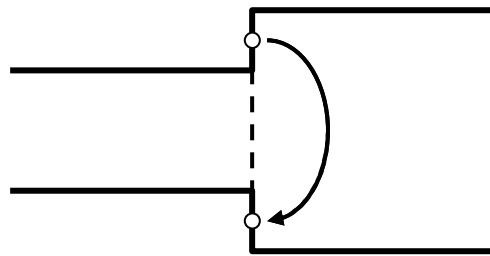
# **SISTEMAS SECUENCIALES SÍNCRONOS**

## **APLICACIONES DE LOS SISTEMAS SECUENCIALES SÍNCRONOS DE CONTROL**

- Implementación de controladores lógicos síncronos.**
- Implementación de procesadores digitales secuenciales síncronos**

# SISTEMAS SECUENCIALES SÍNCRONOS

## RELACIÓN ENTRE LAS SEÑALES DE UN SISTEMA SECUENCIAL SÍNCRONO



# SISTEMAS SECUENCIALES SÍNCRONOS

## SISTEMA SECUENCIAL SÍNCRONO SEMIMODULAR DISPOSITIVO LÓGICO PROGRAMABLE (PLD)

