

ELECTRÓNICA DIGITAL

Tema 12

UNIDADES DE MEMORIA DIGITALES (PARTE 1)

Enrique Mandado Pérez

DEFINICIÓN DE UNIDAD DE MEMORIA

Conjunto de elementos capaces de memorizar el nivel de una variable binaria (Bit), que están agrupados en posiciones de tal manera que solamente es posible introducir información o leer la que contienen simultáneamente un número reducido de ellas.

PARÁMETROS CARACTERÍSTICOS DE UNA MEMORIA

- La **Capacidad** que es la cantidad de información que se puede almacenar en ella.
- La **Forma en la que se accede a la información**. Depende de la forma en la que presenta la información a su entrada el sistema que almacena información en ella, así como de la forma en que debe recibir la información el sistema que tiene que leer su contenido.
- Las **Características tecnológicas** de los elementos electrónicos utilizados para memorizar las variables digitales.
- La **Estructura interna** que establece la relación entre los elementos que constituyen la memoria.

CAPACIDAD DE UNA MEMORIA

Cantidad de información que puede almacenar. Se mide en la unidad de medida de información en el sistema binario, que es el bit.

En general, la información se almacena en grupos de bits denominados posiciones o palabras formadas por un cierto número n_1 , de bits accesibles simultáneamente. El número de palabras o posiciones de una memoria es el cociente $N/n_1 = m$, en la que m debe ser una potencia de dos.

DIRECCIONAMIENTO (*ADDRESSING*) DE UNA POSICIÓN

Selección de una determinada posición de memoria para introducir información en ella o leer la que contiene.

El número de variables binarias necesarias para poder seleccionar m posiciones es n , tal que $2^n = m$.

CAPACIDAD DE UNA MEMORIA

MEDIDA DE LA CAPACIDAD DE UNA MEMORIA

Dado que la base 10 no es una potencia de 2 no es posible utilizar el sistema métrico decimal de forma directa. Por ello la capacidad de una memoria se mide asignando el concepto 1000 (K) a la potencia de 2 más próxima a 1000, que es 1024. Para seleccionar 1024 posiciones se necesitan 10 bits, dado que $2^{10} = 1024$. De todo lo expresado se deduce que la capacidad en K de una memoria seleccionada mediante n_2 variables es $2^{n_2} - 10$. Por ejemplo si $n_2 = 14$ la memoria tiene una capacidad de 16 k.

El número total de posiciones de una memoria de nK es $n \cdot 1024$. Por ejemplo una memoria de 32K posee $32 \cdot 1024 = 32.798$ posiciones. De forma similar se define el mega (M) como la potencia de dos más próxima a un millón, que es $1024 \cdot 1024 = 1.048.576$ y el giga como la potencia de dos mas próxima a mil millones.

CAPACIDAD DE UNA MEMORIA

CAPACIDAD TOTAL DE UNA MEMORIA

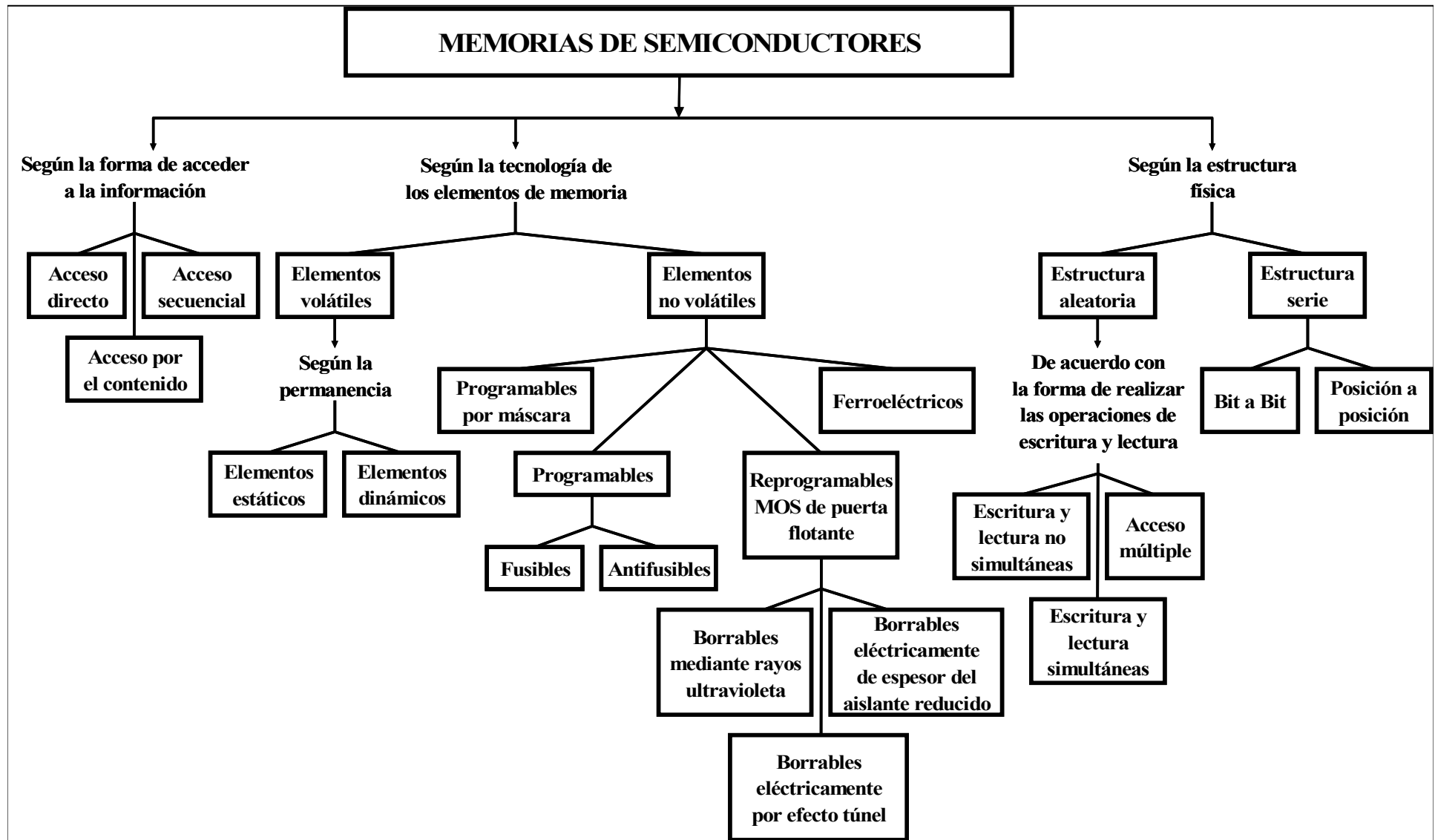
Se debe indicar mediante el número de posiciones y el número de bits de cada posición.

EJEMPLO

Una memoria de 32K16 posee 32.798 posiciones de 16 bits cada una y su capacidad total es $N = 32.798 \cdot 16 = 524.768$ bits.

Es también usual que la capacidad de una memoria se mida en octetos (*bytes*) que son grupos de 8 bits. Cuando se hace así, una memoria de 512 K por ejemplo posee $512 \cdot 1024 \cdot 8 = 2.146.304$ bits.

UNIDADES DE MEMORIA



FORMA DE ACCESO A LA INFORMACIÓN

La acción de introducir información (escribir) en una posición de la memoria o leer la que contiene se denomina acceder a la misma.

Formas de acceder a una posición:

- Memorias de acceso directo (*Direct Access Memories*)
- Memorias de acceso secuencial (*Sequential Access Memories*)
- Memorias asociativas (*Content Addressable Memories*) (CAM)

MEMORIAS DE ACCESO DIRECTO (*DIRECT ACCESS MEMORIES*)

Memorias en las que es posible especificar una posición o un conjunto de posiciones para leer su información o escribir en ellas.



MEMORIAS DE ACCESO SECUENCIAL

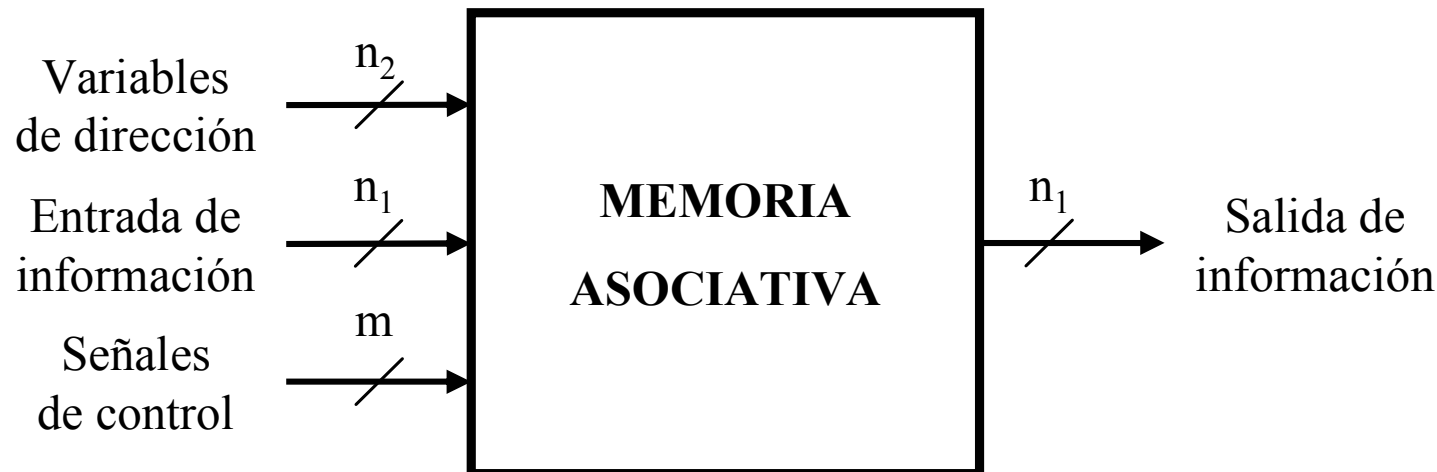
Memorias en las que no se especifica la dirección de la información sino que, en cada instante, se introduce la información situada en los terminales de entrada, en la posición de la memoria conectada a la misma o se lee la situada en la posición conectada a los terminales de salida.



MEMORIAS ASOCIATIVAS

(*CONTENT ADDRESSABLE MEMORIES*) (CAM)

La búsqueda de información en la operación de lectura no se realiza indicando una dirección y leyendo su contenido, sino que se suministra la información a la memoria para observar si ésta la contiene en alguna de sus posiciones. Es adecuada para el almacenamiento de determinados tipos de organizaciones de los datos. Por ejemplo, una tabla de clientes con su dirección como dato asociado se debe organizar en forma asociativa para que al presentar a la memoria el nombre de un cliente, ésta dé a la salida su dirección. Se pueden escribir aleatoriamente.



ELEMENTO DE MEMORIA (*MEMORY CELL*)

Un elemento o celda de memoria está formado por uno o varios dispositivos electrónicos capaces de memorizar una variable binaria.

Se han desarrollado diversos principios físicos que dan lugar a celdas de memoria que se diferencian por:

- La permanencia de la información**
- La duración de la información**

ELEMENTO DE MEMORIA (*MEMORY CELL*)

PERMANENCIA DE LA INFORMACIÓN

Recibe también la denominación de volatilidad (*Volatility*).

Es la propiedad que tiene un elemento de memoria de mantener o no la información almacenada en él al dejar de aplicarle la tensión de alimentación. Se dice que no es volátil el elemento de memoria que la mantiene y que es volátil el que, por el contrario, la pierde.

ELEMENTO DE MEMORIA (*MEMORY CELL*)

DURACIÓN DE LA MEMORIZACIÓN

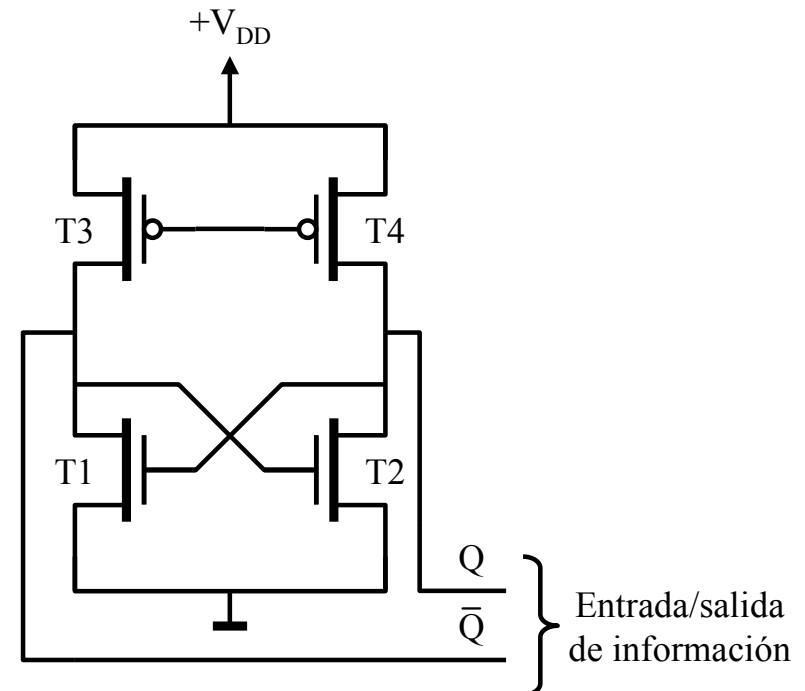
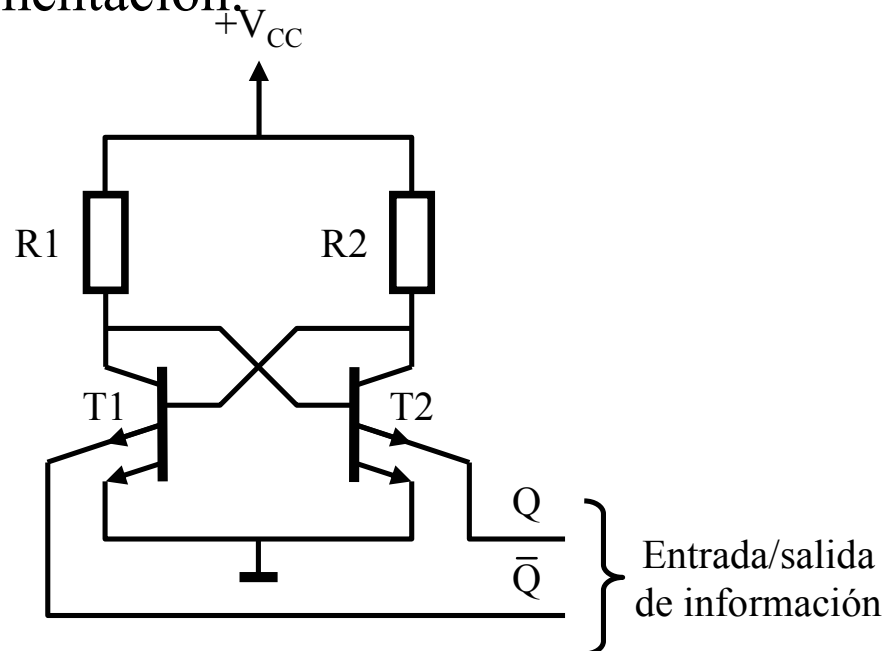
Tiempo máximo que transcurre desde que se introduce la información en el elemento de memoria hasta que éste la pierde aunque la tensión de alimentación se mantenga de forma indefinida. Esta característica se aplica solo a los elementos de memoria volátiles, que, de acuerdo con ella, pueden ser:

- Elementos estáticos (*Static memory cells*)**
- Elementos dinámicos (*Dynamic memory cells*)**

ELEMENTOS DE MEMORIA VOLÁTILES ESTÁTICOS

BIESTABLES R-S ACTIVADOS POR NIVELES (*R-S LATCH*)

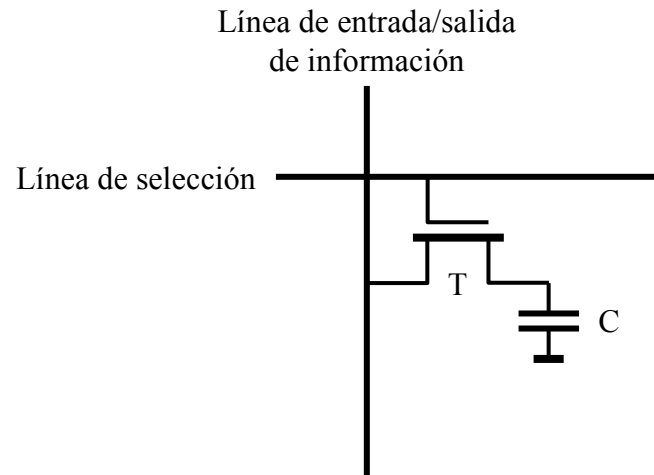
Debido a su gran simplicidad constituyen el elemento de memoria volátil estático más utilizado tanto en tecnologías bipolares como MOS. Mantienen indefinidamente la información mientras se les aplica la tensión de alimentación.



ELEMENTOS DE MEMORIA VOLÁTILES DINÁMICOS

Los transistores MOS se caracterizan por tener una impedancia prácticamente capacitiva entre la puerta y el surtidor o el drenador. Se puede utilizar dicha capacidad como elemento de memoria, que retiene la información durante algunos ms.

Con estos elementos se implementan memorias de acceso directo, de acceso secuencial y de acceso directo/secuencial (Memorias circulares).



ELEMENTOS DE MEMORIA NO VOLÁTILES

Los elementos de memoria no volátiles pueden ser:

- **REPROGRAMABLES**

- Transistores MOS que poseen una puerta metálica flotante (*Floating gate*) situada en el interior del aislante entre el sustrato y la puerta de control.
- Elementos ferroeléctricos

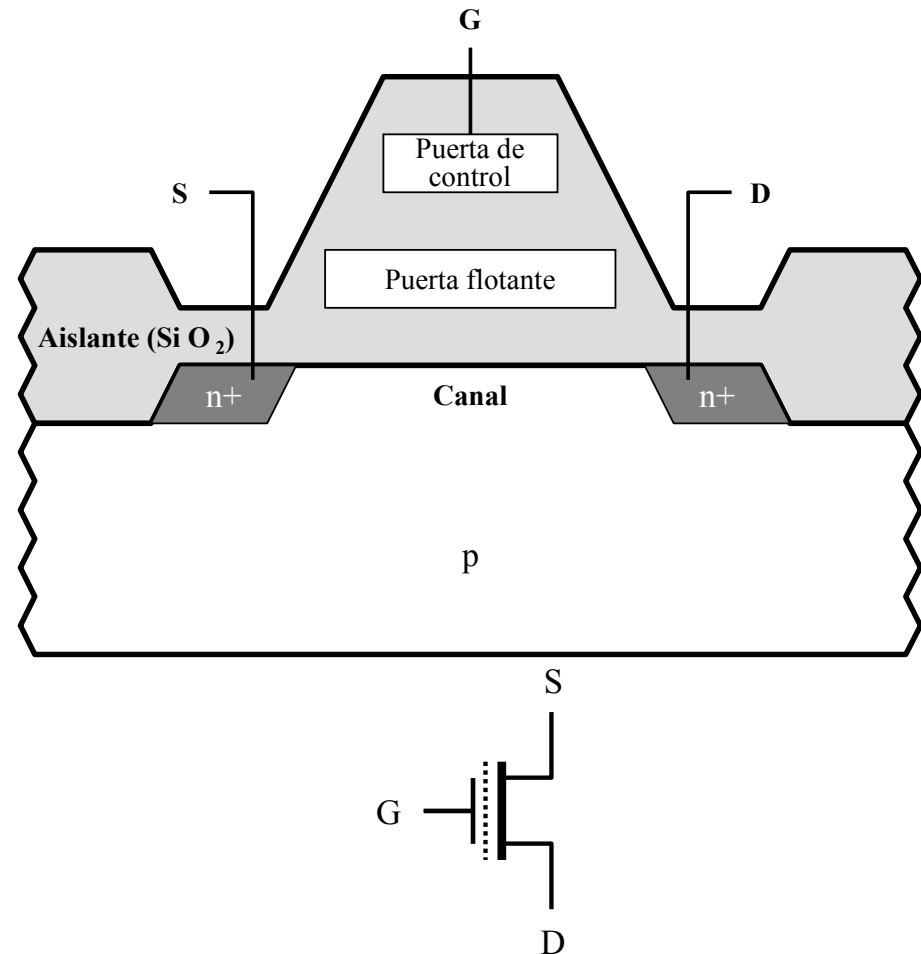
- **NO REPROGRAMABLES**

- Por máscara (*Mask programmable*)
- Fusibles (*Fuse*)
- Antifusibles (*Antifuse*)
- OTP (*One Time Programmable*)

ELEMENTOS DE MEMORIA NO VOLÁTILES

ELEMENTOS REPROGRAMABLES BASADOS EN TRANSISTORES MOS DE PUERTA FLOTANTE BORRABLES CON RAYOS ULTRAVIOLETA

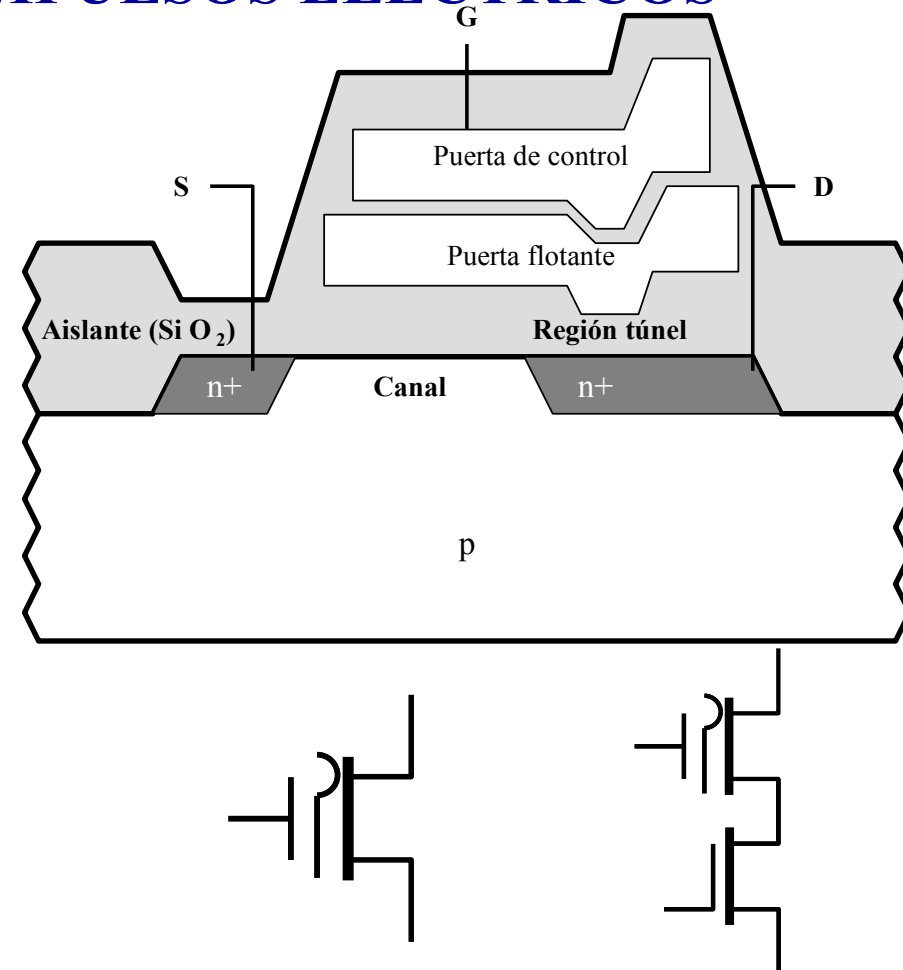
Transistor MOS de puerta flotante al que se le aplican tensiones mayores que las normales, tanto entre drenador y surtidor como entre puerta y surtidor, durante el proceso de programación. Se utilizan para implementar memorias pasivas programables eléctricamente denominadas EPROM (*Erasable Programmable Read Only Memories*)



ELEMENTOS DE MEMORIA NO VOLÁTILES

ELEMENTOS REPROGRAMABLES BASADOS EN TRANSISTORES MOS DE PUERTA FLOTANTE BORRABLES CON IMPULSOS ELÉCTRICOS

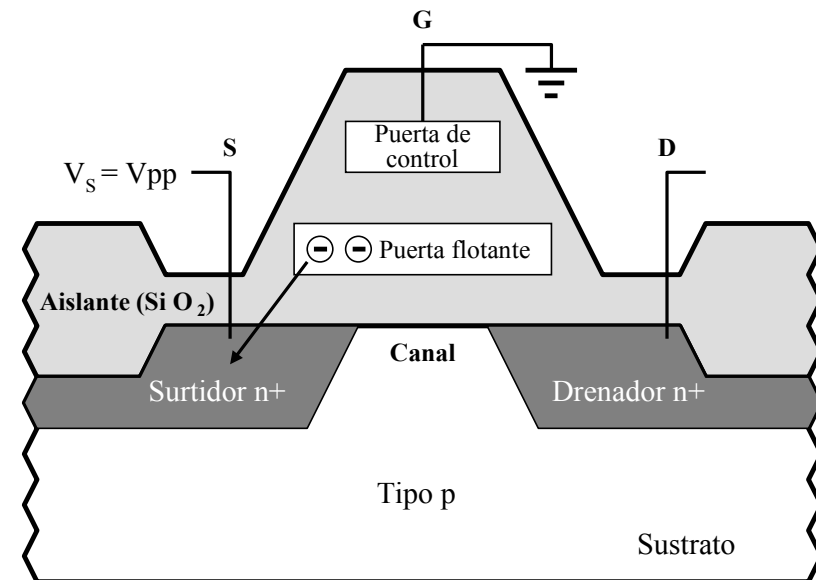
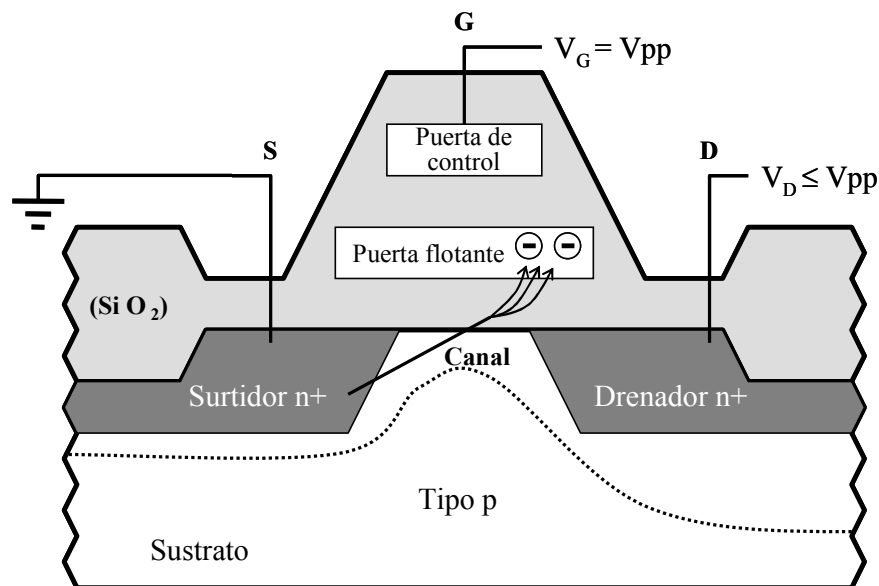
Transistor MOS de puerta flotante que posee una pequeña región túnel que permite que los electrones se muevan en ambas direcciones. La zona en la que se produce el efecto túnel es crítica y por ello la lectura del estado del transistor FLOTOX no se puede realizar aplicando a dicha zona la tensión de trabajo, sino que hay que seleccionarlo mediante un transistor MOS de puerta no aislada (EEPROM).



ELEMENTOS DE MEMORIA NO VOLÁTILES

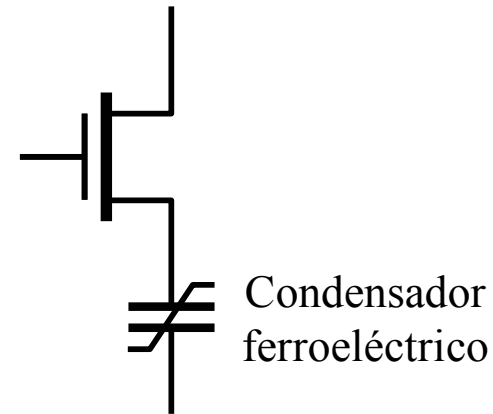
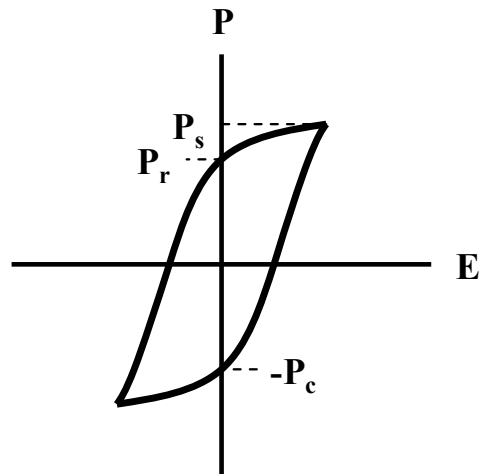
ELEMENTOS REPROGRAMABLES BASADOS EN TRANSISTORES MOS BORRABLES DE PUERTA FLOTANTE Y ESPESOR DEL AISLANTE REDUCIDO

Esto hace que se puedan extraer los electrones mediante la aplicación de una tensión de polaridad opuesta a la de programación (FLASH).



ELEMENTOS DE MEMORIA NO VOLÁTILES

ELEMENTOS REPROGRAMABLES BASADOS EN MATERIALES FERROELÉCTRICOS



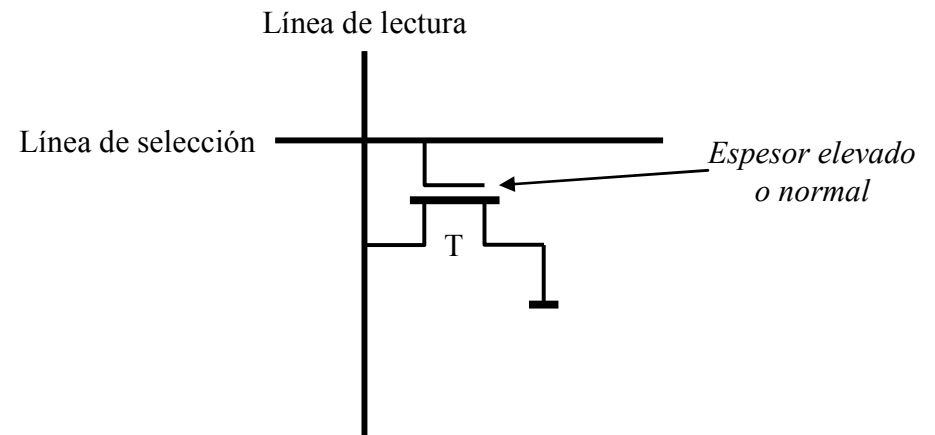
ELEMENTOS DE MEMORIA NO VOLÁTILES

ELEMENTOS NO REPROGRAMABLES

ELEMENTO PROGRAMABLE POR MÁSCARA (*Mask programmable*)

Los transistores MOS no conducen, aunque se les aplique la tensión nominal a su puerta, cuando tienen un espesor del aislante situado entre la puerta y el canal superior a un determinado valor.

Los transistores MOS almacenan un cero o un uno según el espesor que se le de a dicho aislante al fabricar el circuito integrado.

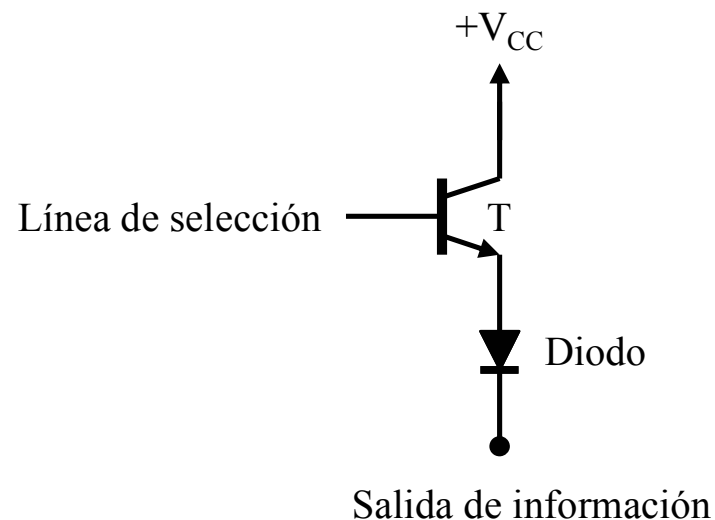


ELEMENTOS DE MEMORIA NO VOLÁTILES

ELEMENTOS NO REPROGRAMABLES

FUSIBLE

Elemento de memoria formado por un transistor NPN y un diodo conectado en serie con su unión base-emisor. Si se eleva la tensión V_{CC} cuando se aplica la corriente a la unión base-emisor del transistor, la corriente que pasa a través del diodo es excesiva y su unión P-N se pone en circuito abierto. Por ello se le llama fusible (*Fuse*).

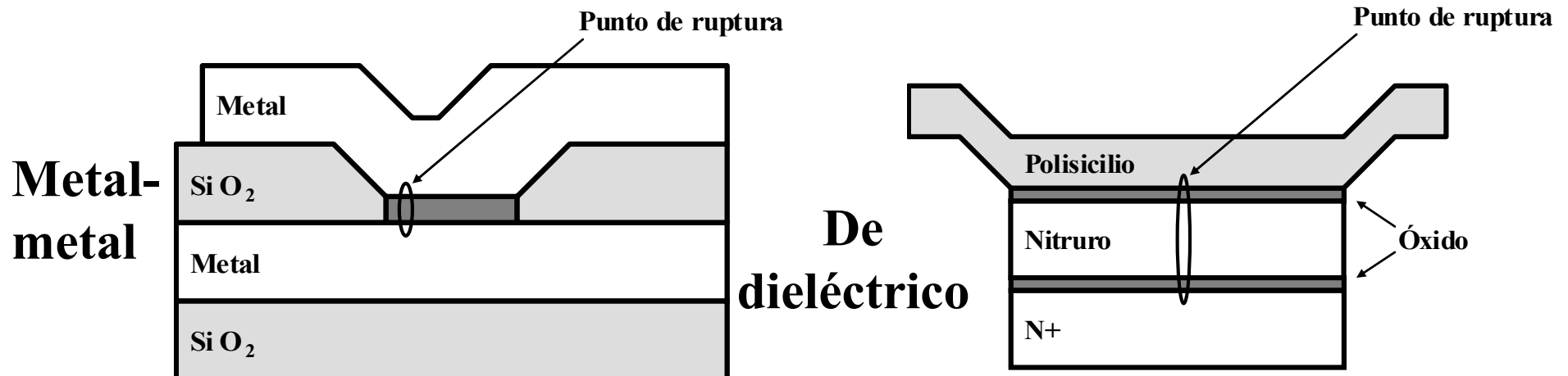


ELEMENTOS DE MEMORIA NO VOLÁTILES

ELEMENTOS NO REPROGRAMABLES

ANTIFUSIBLE

Elemento de memoria constituido por dos zonas conductoras separadas por un aislante de impedancia muy alta. Al aplicar una tensión elevada entre las dos zonas conductoras el aislante se convierte en conductor y pasa a tener una impedancia baja. Esta situación es irreversible y por ello el elemento no es reprogramable. Además su comportamiento es inverso al de un fusible y por ello se le denomina antifusible (*Antifuse*).



ELEMENTOS DE MEMORIA NO VOLÁTILES

PROGRAMABLE UNA SOLA VEZ (*ONE TIME PROGRAMMABLE*) [OTP]

Se utiliza principalmente (**en principio exclusivamente**) para hacer referencia a los dispositivos de memoria implementados con transistores MOS borrables con rayos ultravioleta que se colocan en una cápsula que carece de ventana lo que hace que solo se puedan programar una vez porque no se les pueden aplicar los citados rayos.

ESTRUCTURA INTERNA DE UNA MEMORIA

Forma en la que se conectan entre sí las diferentes posiciones.

Es el concepto más importante de las memorias implementadas con semiconductores.

De acuerdo con su estructura, las memorias se pueden clasificar en:

- Memorias de estructura interna aleatoria.**
- Memorias de estructura interna serie.**

ESTRUCTURA INTERNA DE UNA MEMORIA

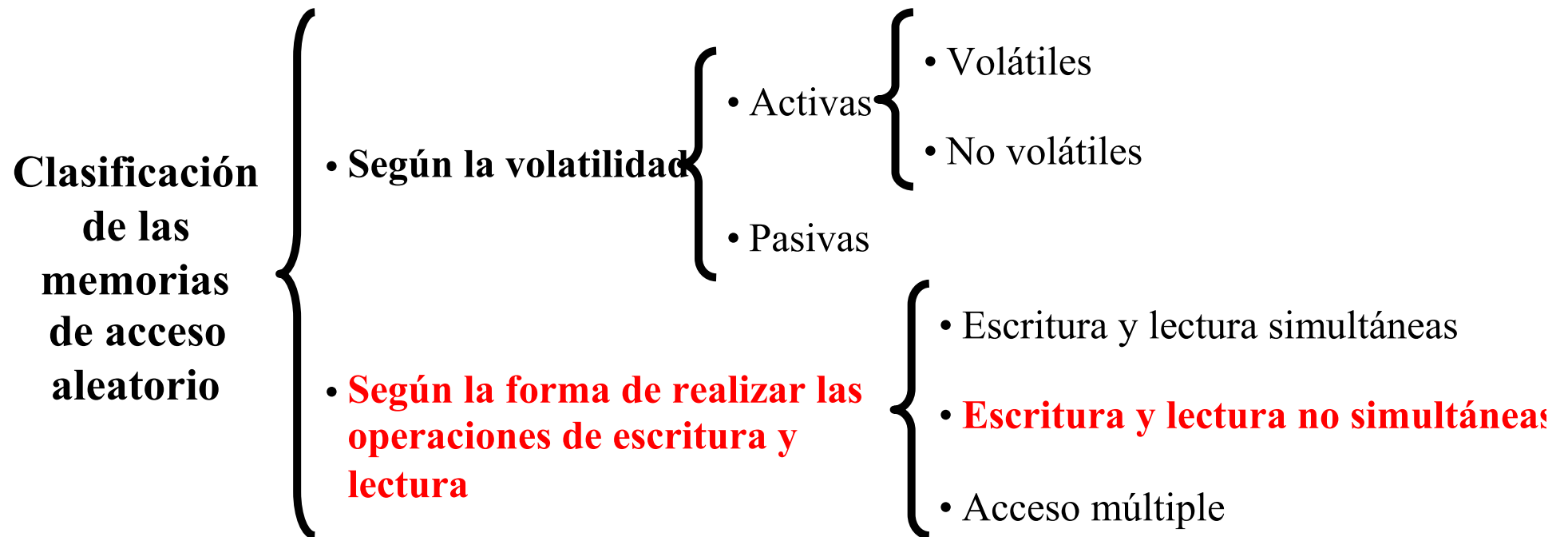
MEMORIAS DE ESTRUCTURA INTERNA ALEATORIA

Son las únicas que se deberían denominar RAM (*Random Access Memories*).

Poseen un conjunto de variables de dirección que permiten seleccionar cualquier posición de la misma. El tiempo que se tarda en leer el contenido de una posición o en escribir en ella, a partir del instante en el que se presenta la dirección en los terminales correspondientes, es el mismo para todas las posiciones de la memoria. Por lo tanto, una memoria de estructura interna aleatoria es por sí misma una memoria de acceso directo en la que el tiempo de acceso a cualquier posición es el mismo independientemente de su situación. Por ello a este tipo de memorias se las suele denominar simplemente **MEMORIAS DE ACCESO ALEATORIO**.

ESTRUCTURA INTERNA DE UNA MEMORIA

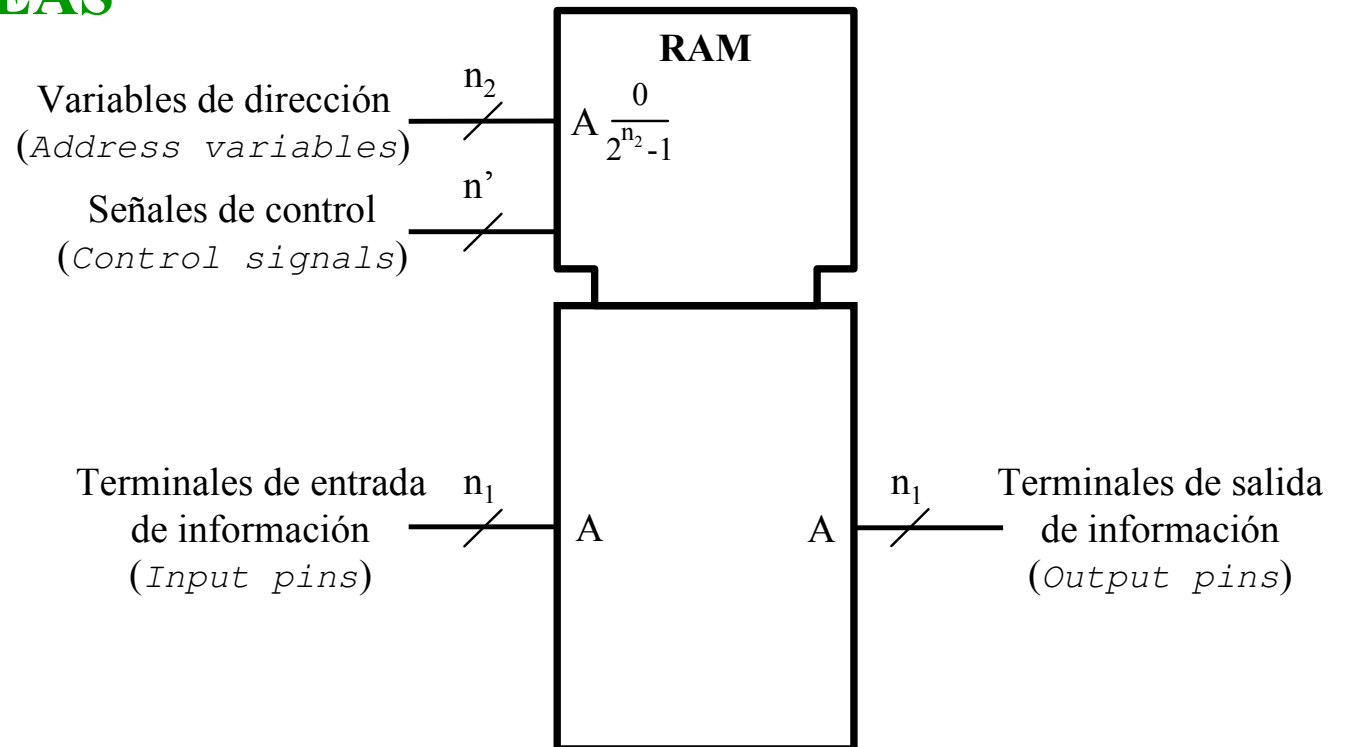
MEMORIAS DE ACCESO ALEATORIO



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

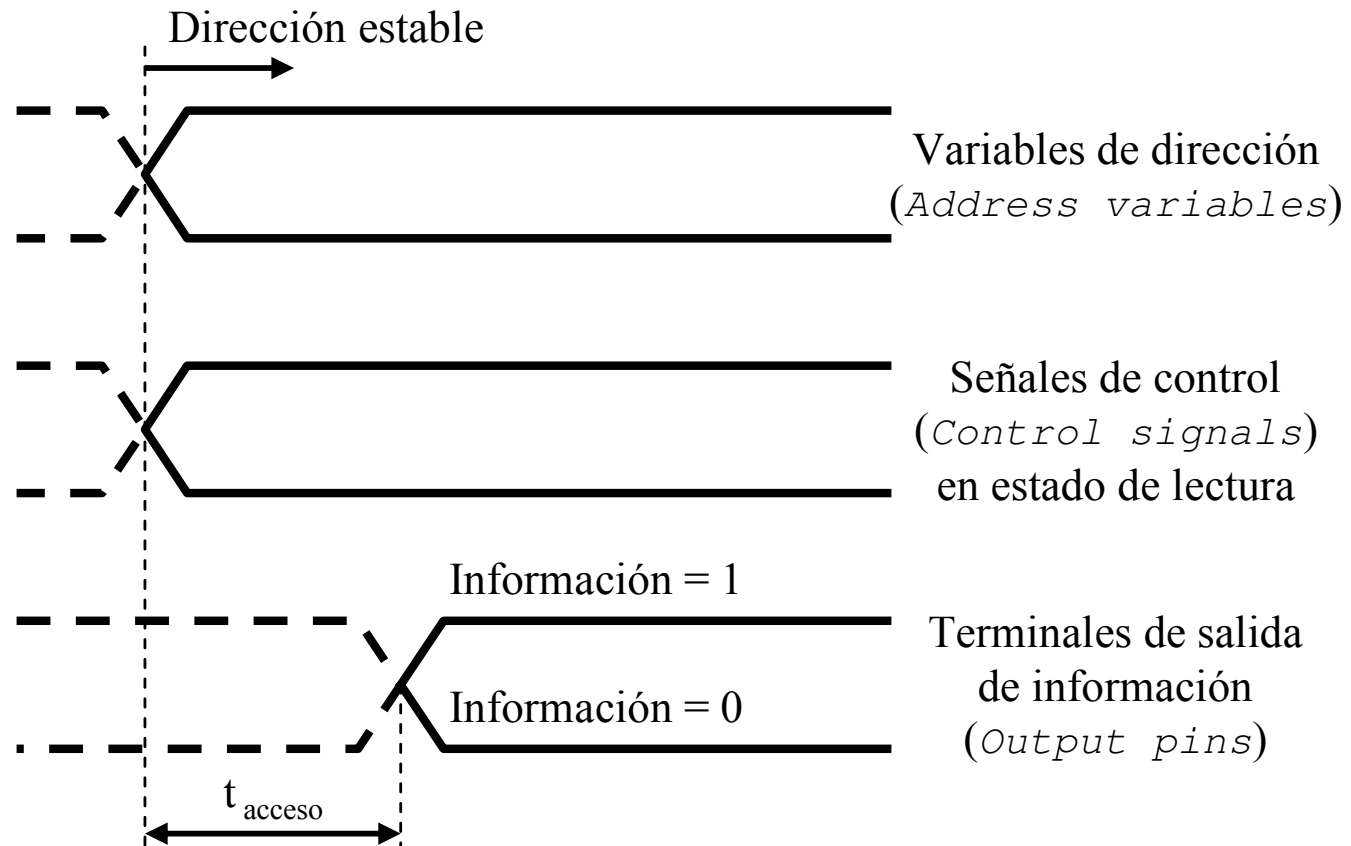
MEMORIA DE ACCESO ALEATORIO DE ESCRITURA Y LECTURA NO SIMULTÁNEAS



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

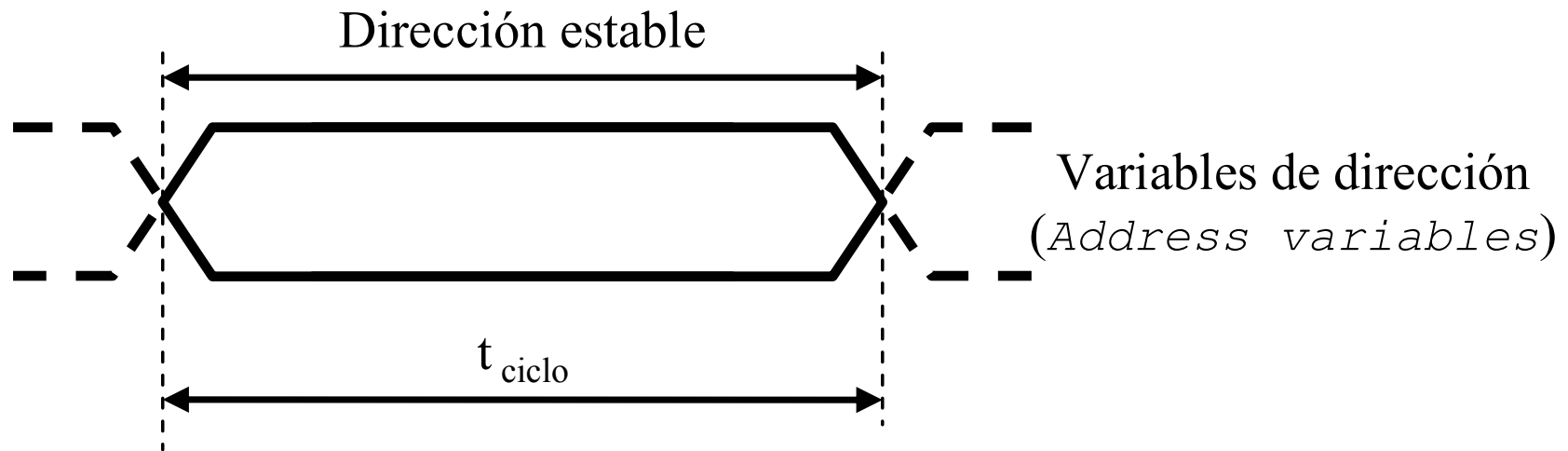
TIEMPO DE ACCESO



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

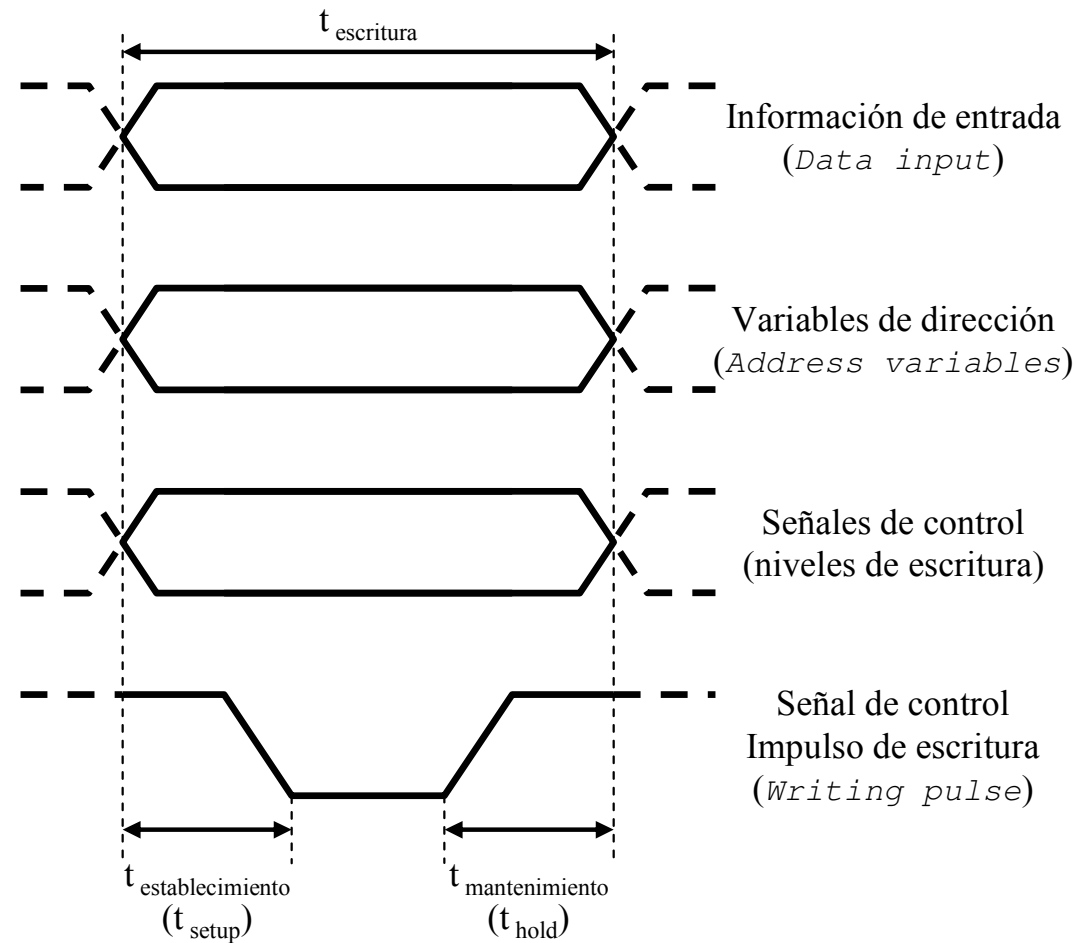
TIEMPO DE CICLO



ESTRUCTURA INTERNA DE UNA MEMORIA

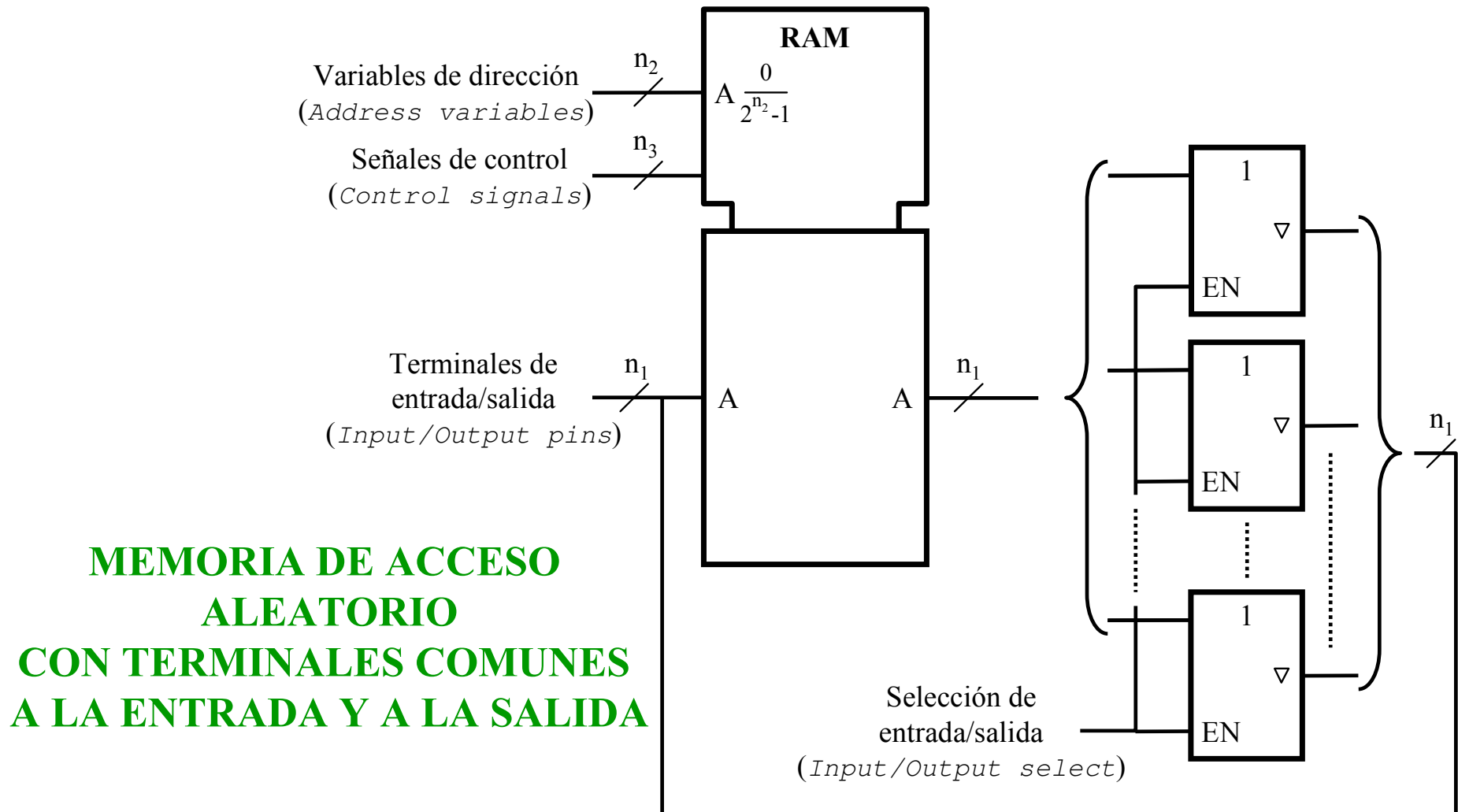
MEMORIAS DE ACCESO ALEATORIO

CICLO DE ESCRITURA



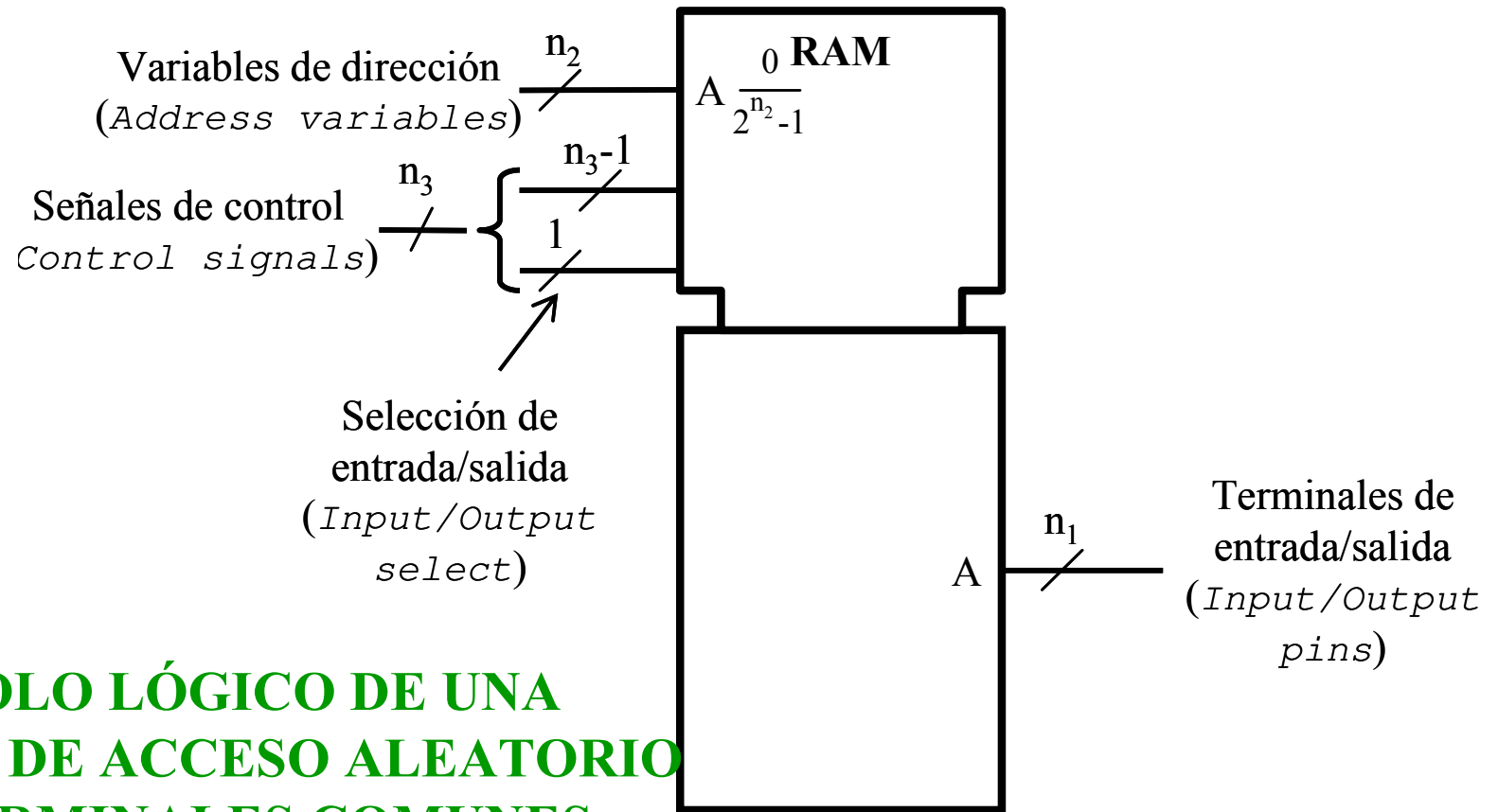
ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

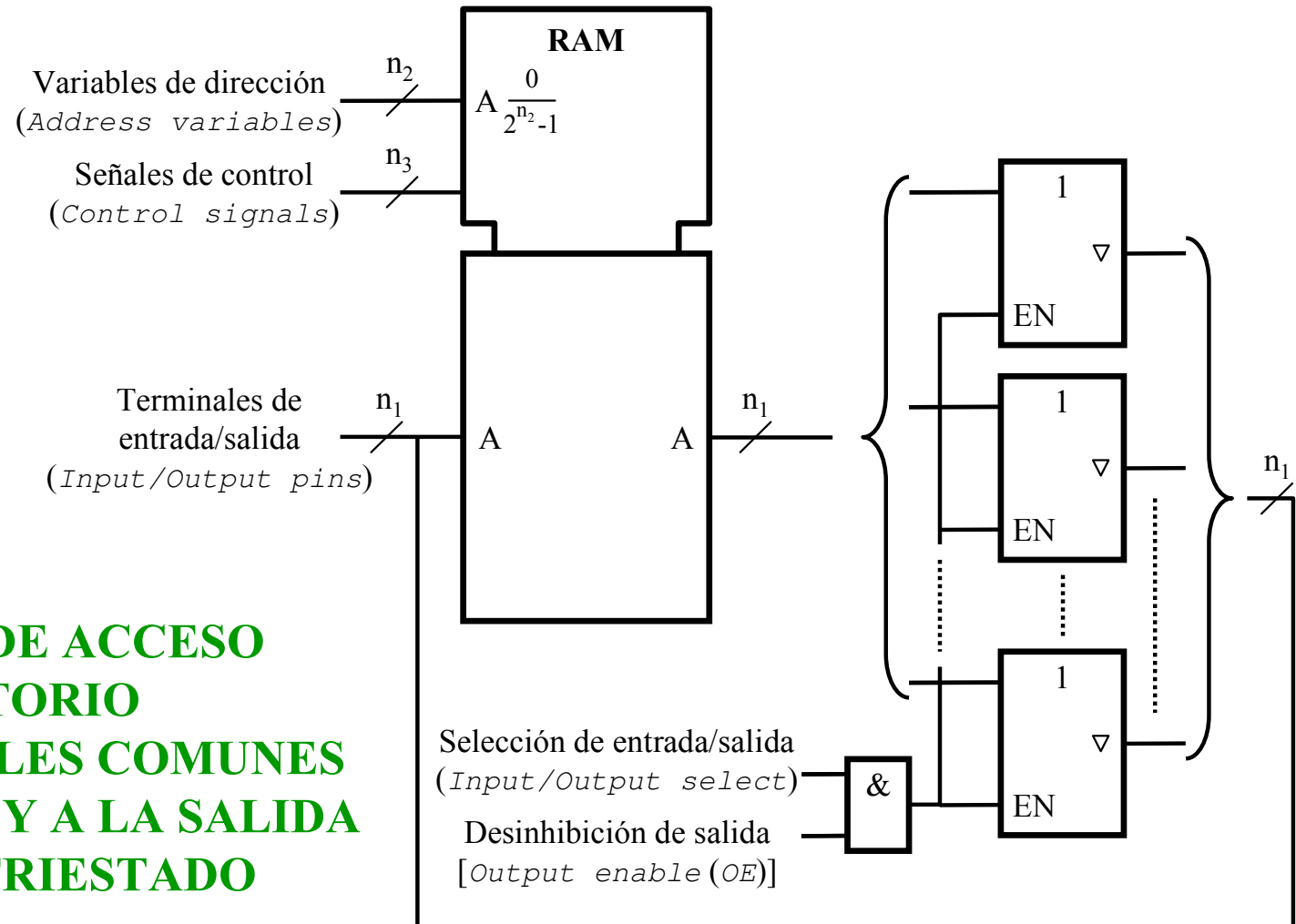


**SÍMBOLO LÓGICO DE UNA
MEMORIA DE ACCESO ALEATORIO
CON TERMINALES COMUNES
A LA ENTRADA Y A LA SALIDA**

ESTRUCTURA INTERNA DE UNA MEMORIA

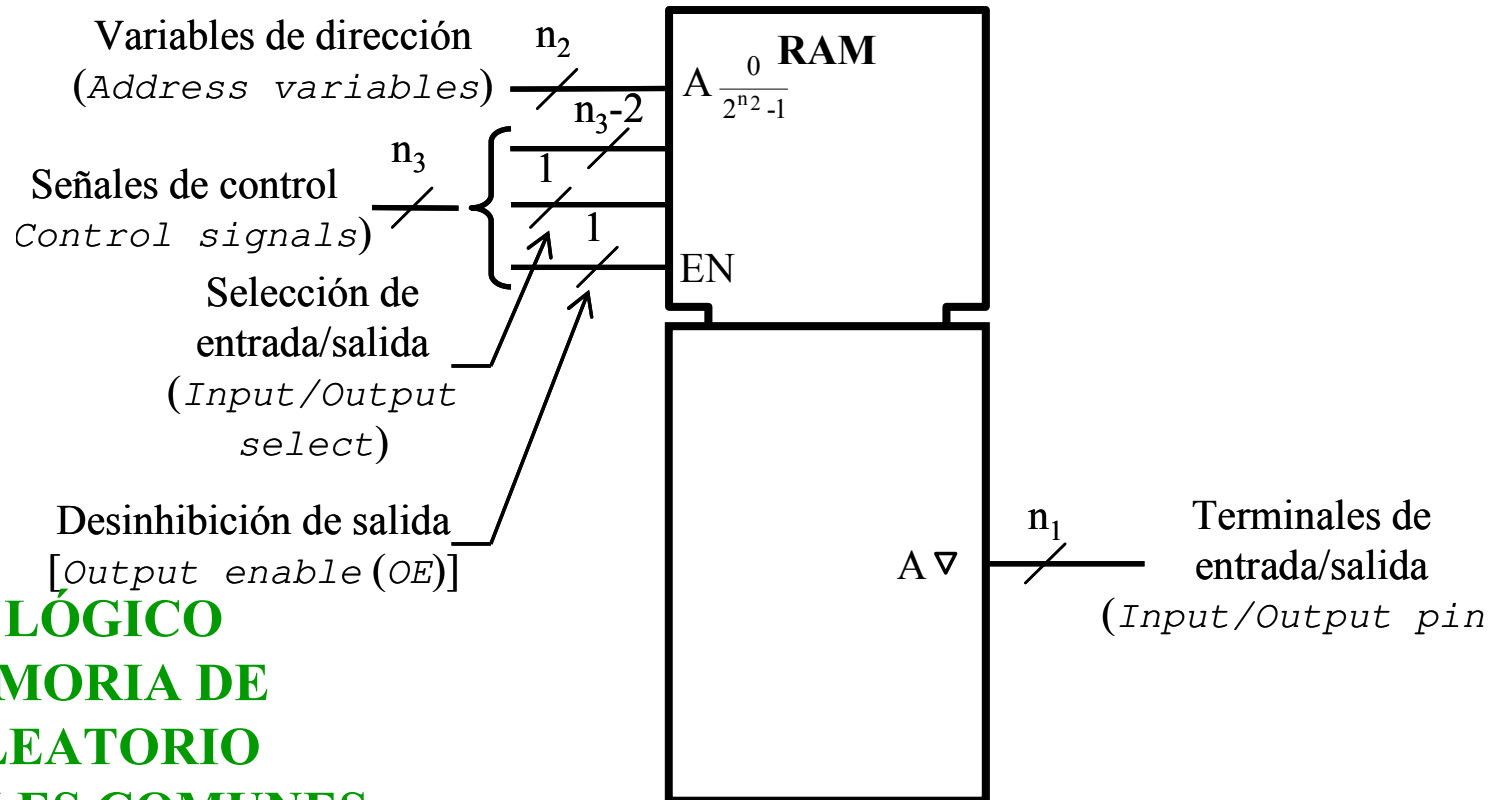
MEMORIAS DE ACCESO ALEATORIO

**MEMORIA DE ACCESO
ALEATORIO
CON TERMINALES COMUNES
A LA ENTRADA Y A LA SALIDA
Y SALIDA TRIESTADO**



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE MEMORIAS DE ACCESO ALEATORIO

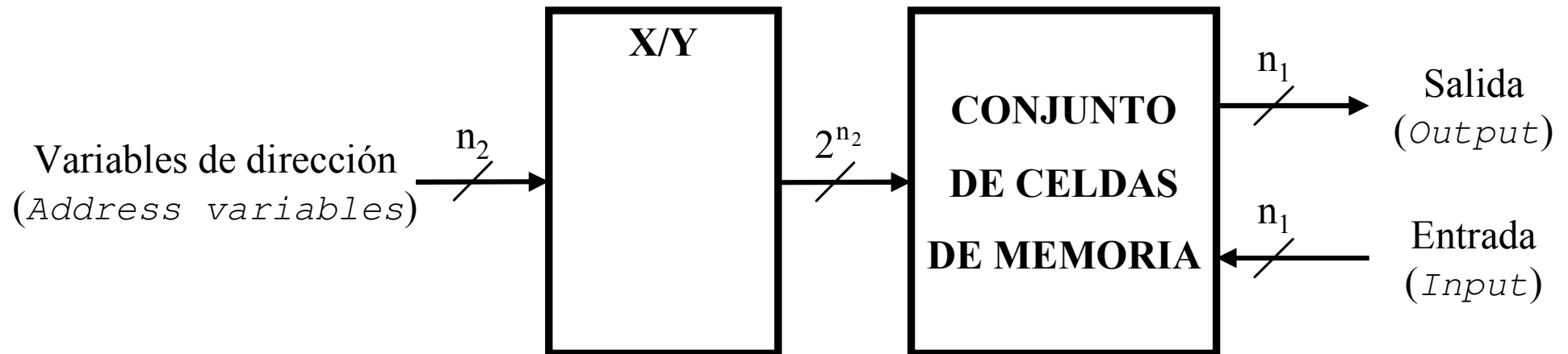


**SÍMBOLO LÓGICO
DE UNA MEMORIA DE
ACCESO ALEATORIO
CON TERMINALES COMUNES
A LA ENTRADA Y A LA
SALIDA
Y SALIDA TRIESTADO**

ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE MEMORIAS DE ACCESO ALEATORIO

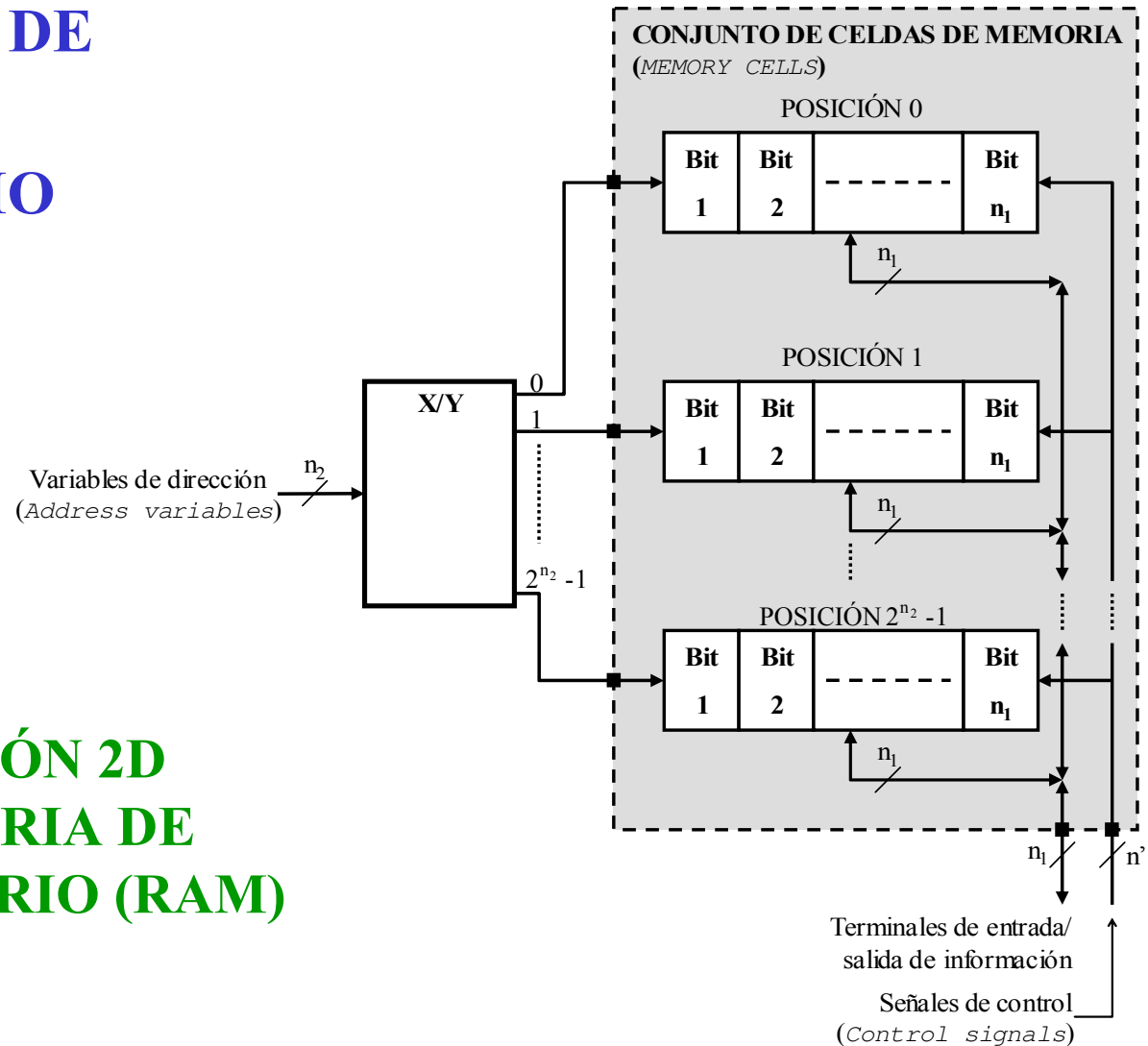
ESQUEMA DE BLOQUES BÁSICO DE UNA MEMORIA DE ACCESO ALEATORIO



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

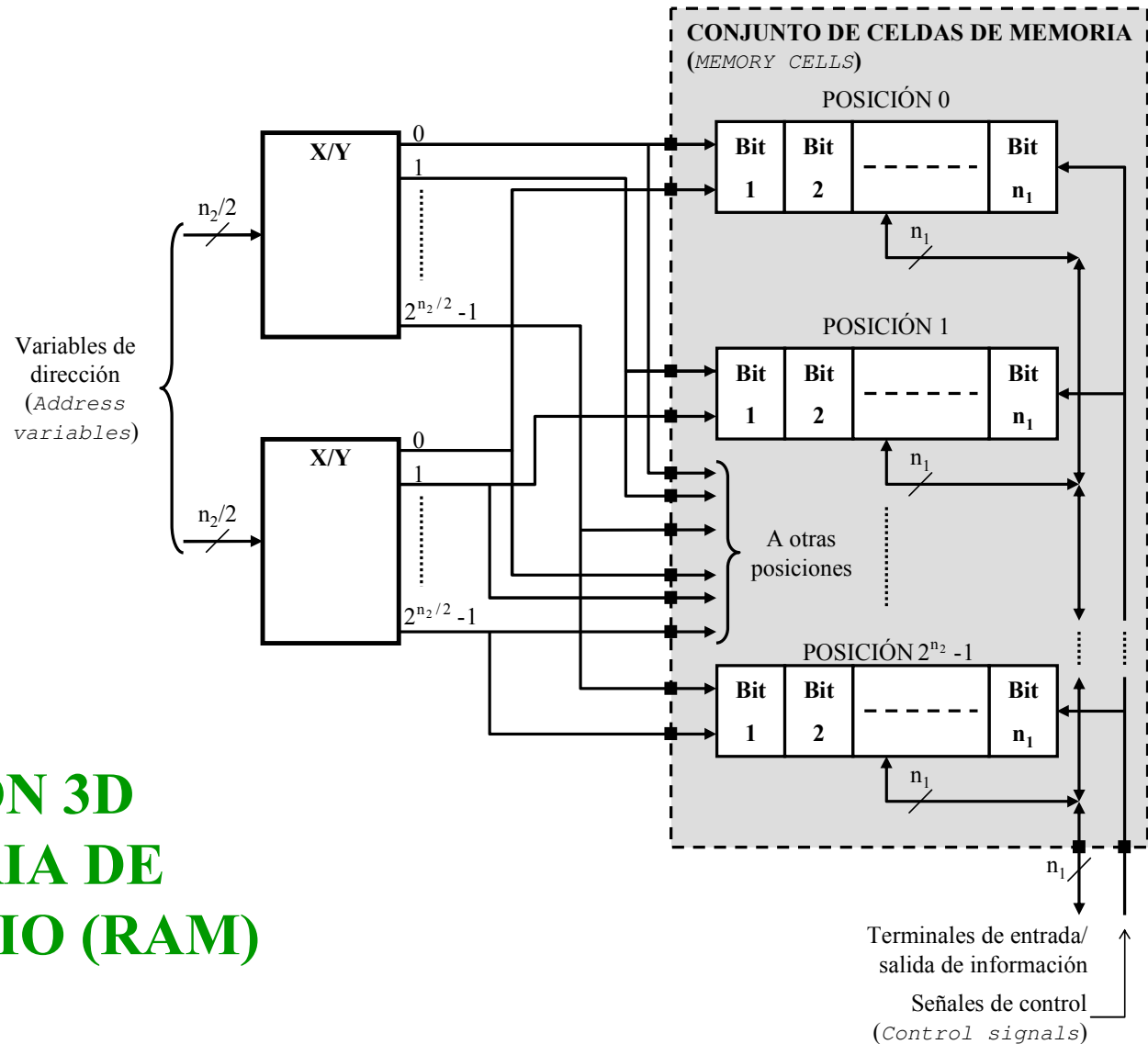
ORGANIZACIÓN 2D DE UNA MEMORIA DE ACCESO ALEATORIO (RAM)



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

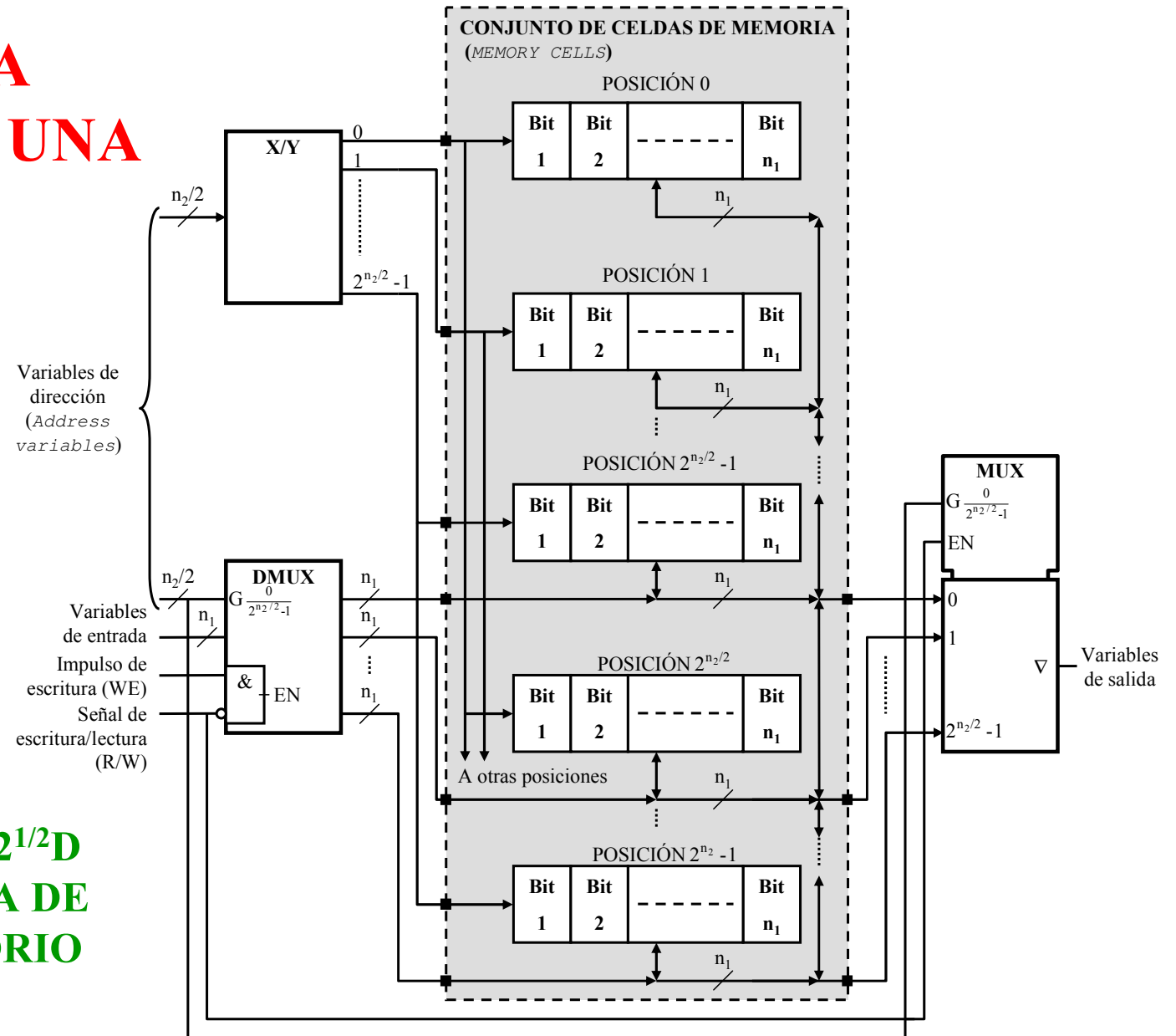
ORGANIZACIÓN 3D DE UNA MEMORIA DE ACCESO ALEATORIO (RAM)



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO

ORGANIZACIÓN $2^{1/2}D$ DE UNA MEMORIA DE ACCESO ALEATORIO (RAM)



ESTRUCTURA INTERNA DE UNA MEMORIA

FORMA DE REALIZAR LAS OPERACIONES DE ESCRITURA Y LECTURA DE UNA MEMORIA DE ACCESO

ALEATORIO (RAM)

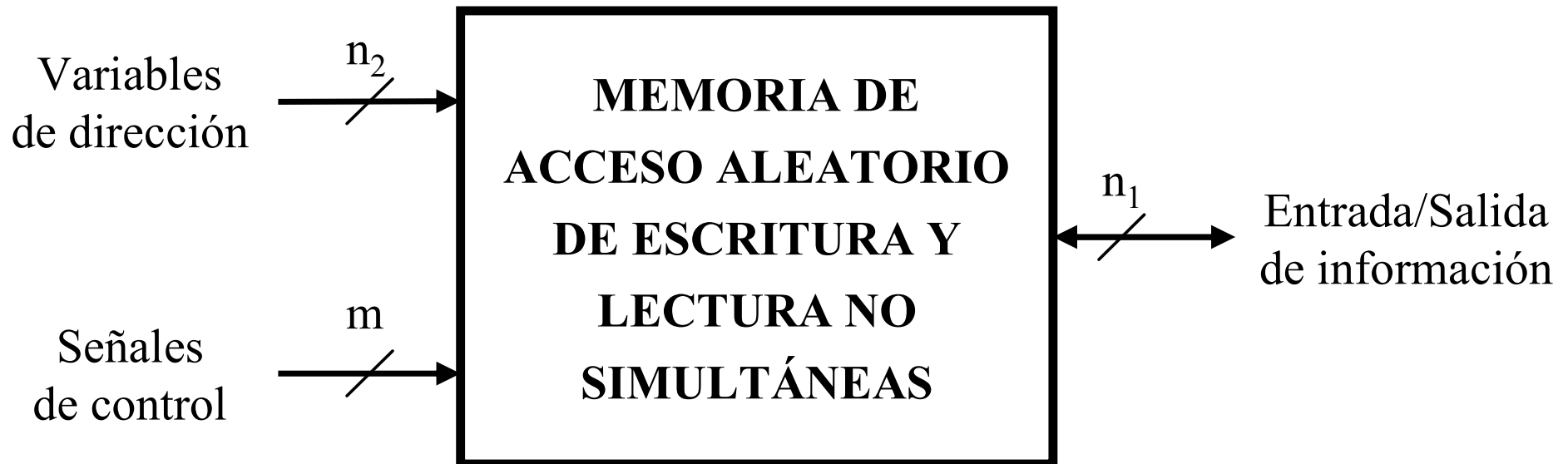
De acuerdo con esta característica las memorias de acceso aleatorio pueden ser:

- Memorias de escritura y lectura no simultáneas (*RAM*)**
- Memorias de escritura y lectura simultáneas (*Read while write memories*)**
- Memorias de acceso múltiple (*Multi-port memories*)**

ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ACCESO ALEATORIO (RAM) DE ESCRITURA Y LECTURA NO SIMULTÁNEAS

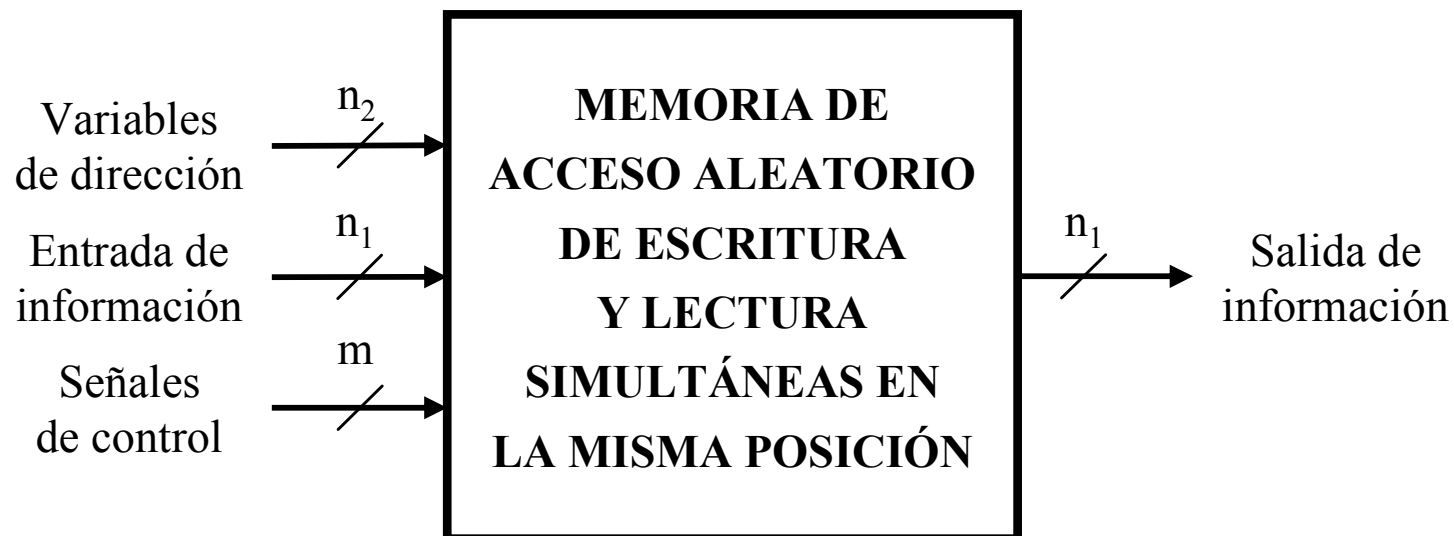
Se caracterizan porque solo permiten leer el contenido de una posición o escribir en ella en un determinado instante, pero no permiten la ejecución simultánea de ambas acciones.



ESTRUCTURA INTERNA DE UNA MEMORIA

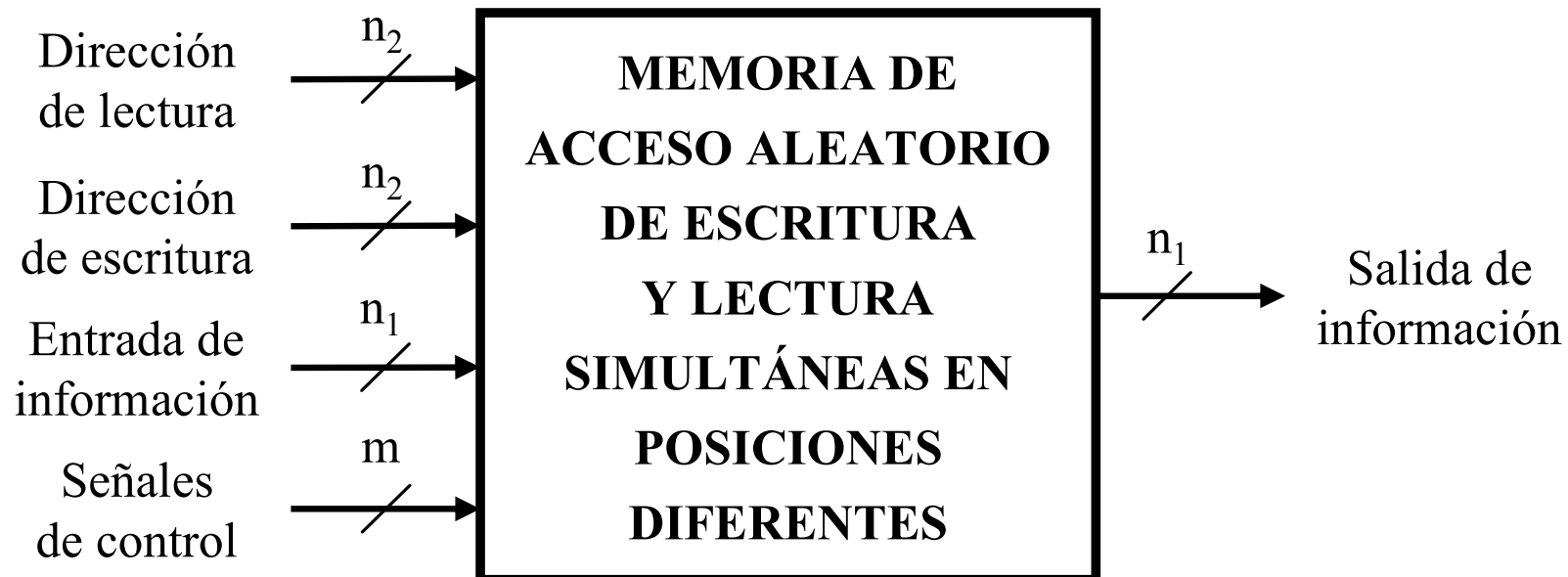
MEMORIAS DE ACCESO ALEATORIO (RAM) DE ESCRITURA Y LECTURA SIMULTÁNEAS

Permiten leer el contenido de una posición mientras se escribe en otra (*Read while write memories*). Pueden ser de escritura y lectura simultáneas en la misma posición o en posiciones diferentes. En la figura se representa el bloque funcionales de una memoria de escritura y lectura en la misma posición.

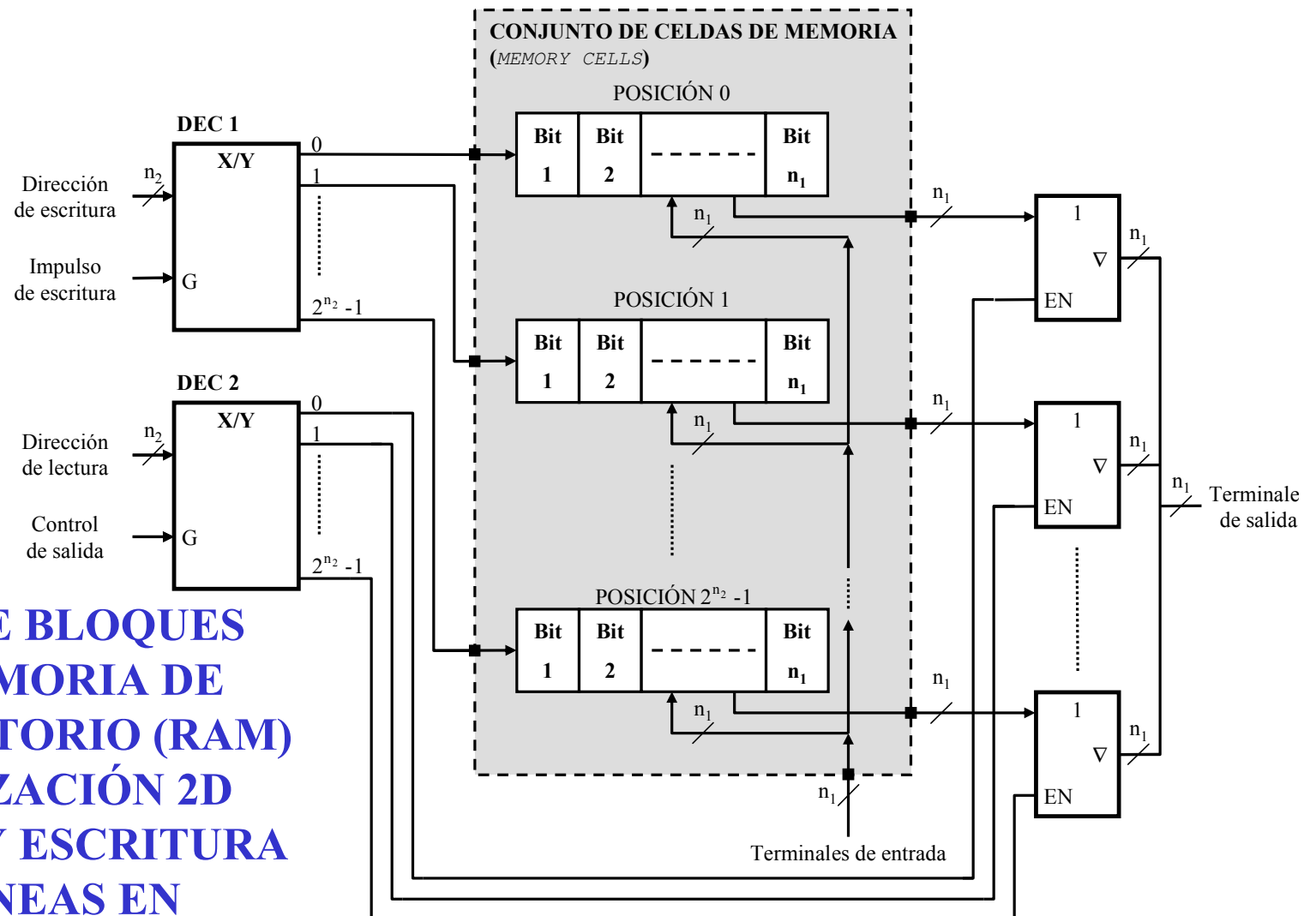


ESTRUCTURA INTERNA DE UNA MEMORIA MEMORIAS DE ACCESO ALEATORIO DE ESCRITURA Y LECTURA SIMULTÁNEAS

Permiten leer el contenido de una posición mientras se escribe en otra (*Read while write memories*). Pueden ser de escritura y lectura simultáneas en la misma posición o en posiciones diferentes. En la figura se representa el bloque funcionales de una memoria de escritura y lectura en posiciones diferentes.



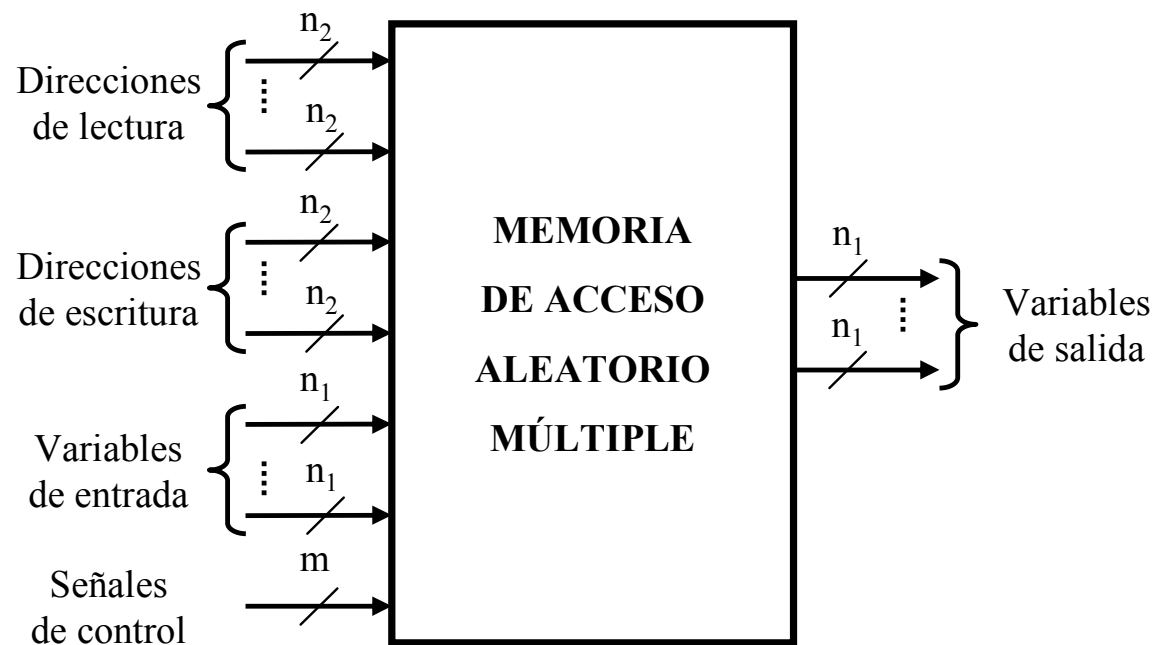
ESTRUCTURA INTERNA DE UNA MEMORIA



**ESQUEMA DE BLOQUES
DE UNA MEMORIA DE
ACCESO ALEATORIO (RAM)
DE ORGANIZACIÓN 2D
DE LECTURA Y ESCRITURA
SIMULTÁNEAS EN
POSICIONES DIFERENTES**

ESTRUCTURA INTERNA DE UNA MEMORIA MEMORIAS DE ACCESO ALEATORIO MÚLTIPLE

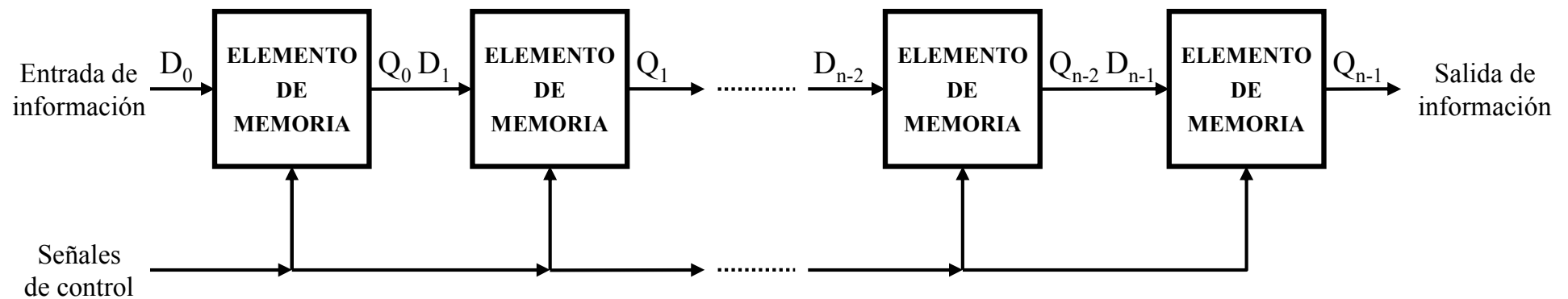
En ellas se puede leer simultáneamente el contenido de más de una posición (acceso múltiple en lectura), escribir simultáneamente en más de una posición (acceso múltiple en escritura) o ambas acciones al mismo tiempo.



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ESTRUCTURA INTERNA SERIE

Son memorias en las que los elementos están conectados de tal manera que la salida de uno constituye la entrada de otro y así sucesivamente.



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS DE ESTRUCTURA INTERNA SERIE

Se diferencian de las de estructura interna aleatoria en que el tiempo de acceso al contenido de una posición depende de la situación de la misma en el interior de la memoria.

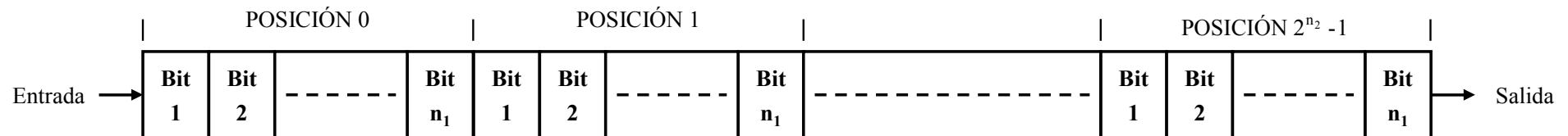
Para introducir información en una posición hay que hacerla pasar por todas las que la preceden a partir de los terminales de entrada. Para leer el contenido de una posición hay que hacer pasar su información por todas las que la siguen hasta alcanzar los terminales de salida. Se denominan **MEMORIAS SERIE**



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS SERIE

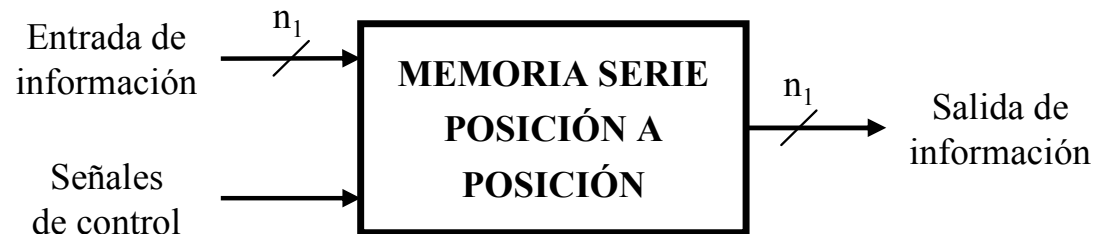
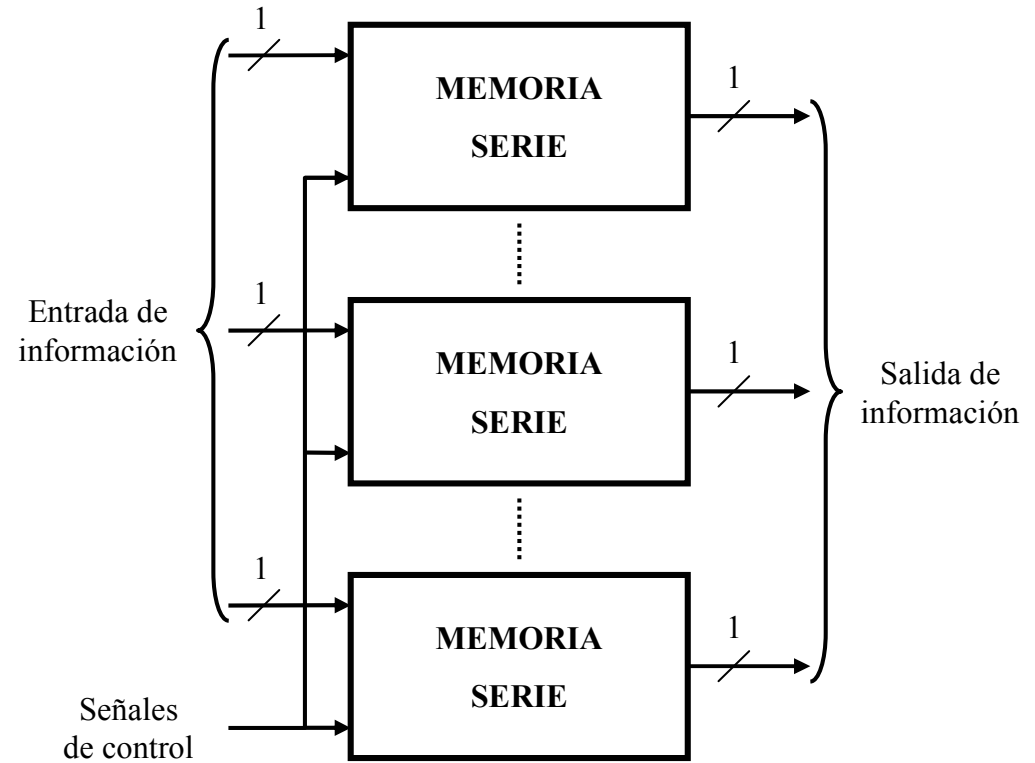
BLOQUE FUNCIONAL DE UNA MEMORIA SERIE DE UNA ORGANIZACIÓN EN SERIE BIT A BIT



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS SERIE

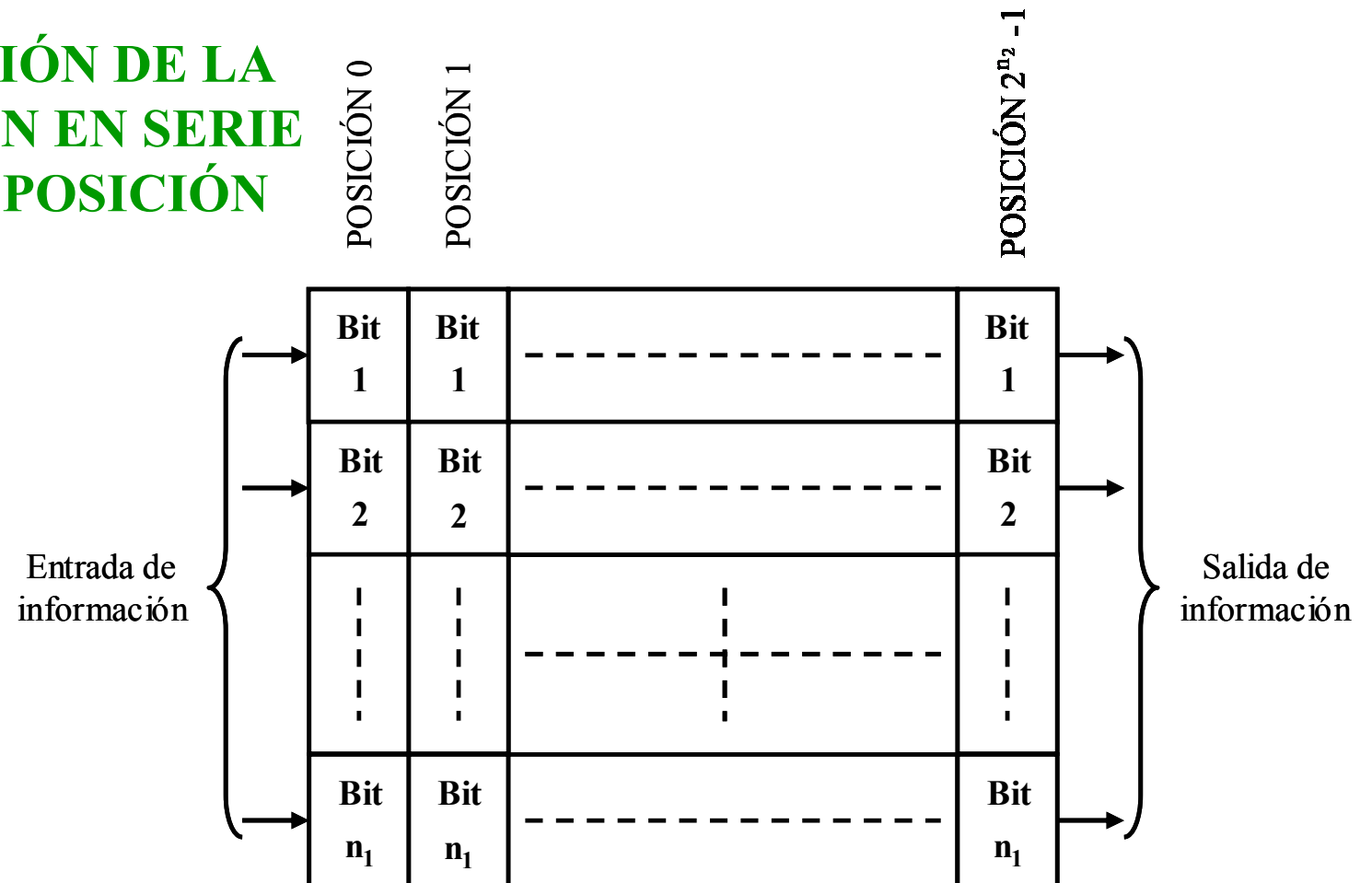
ESQUEMA DE BLOQUES Y BLOQUE FUNCIONAL DE UNA MEMORIA DE ORGANIZACIÓN SERIE POSICIÓN A POSICIÓN



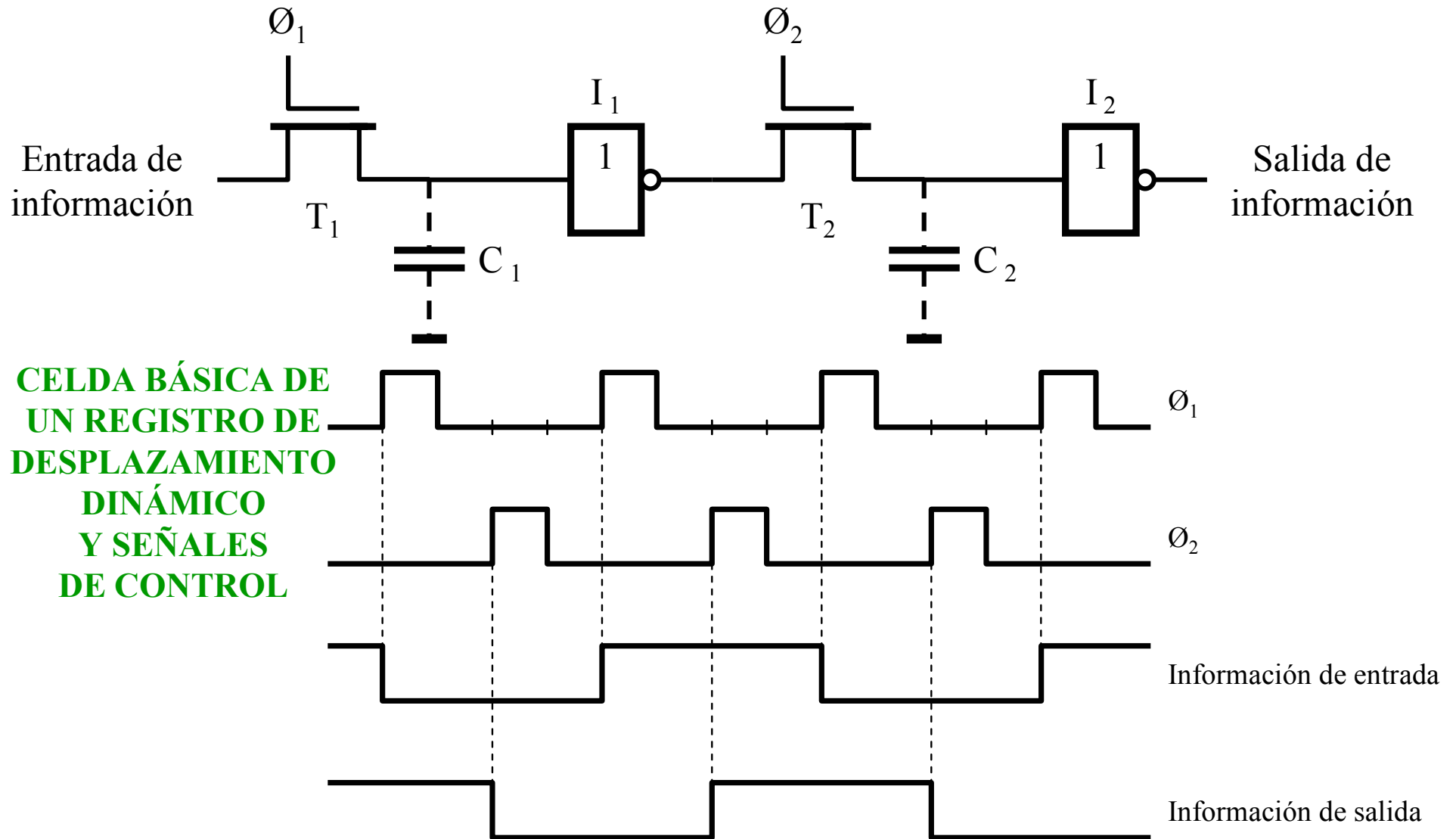
ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIAS SERIE

ORGANIZACIÓN DE LA
INFORMACIÓN EN SERIE
POSICIÓN A POSICIÓN

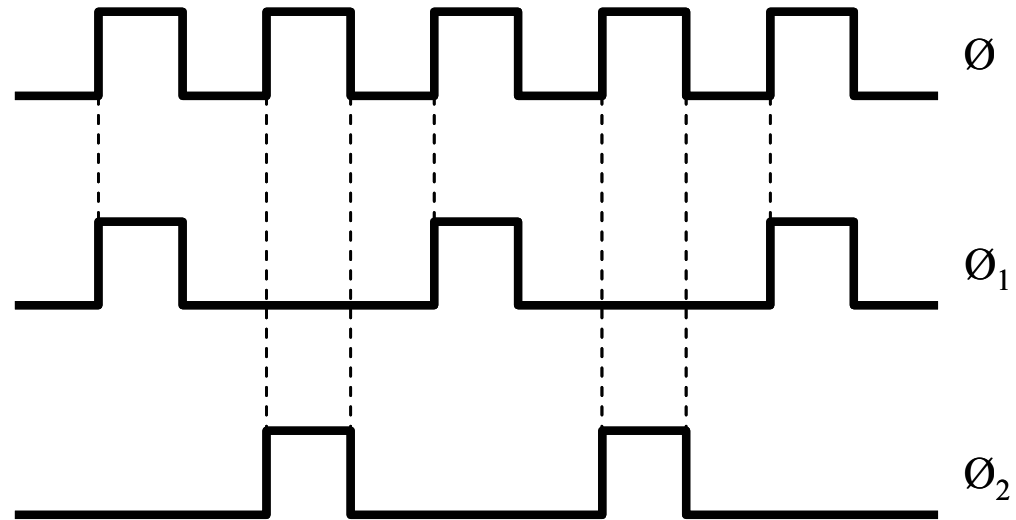


ESTRUCTURA INTERNA DE UNA MEMORIA

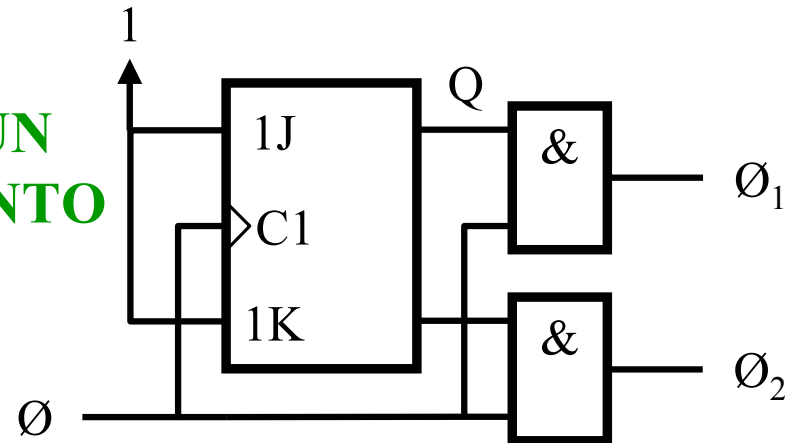


ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIA
SERIE
DINÁMICA



GENERACIÓN DE LAS
SEÑALES DE CONTROL DE UN
REGISTRO DE DESPLAZAMIENTO
DINÁMICO



ESTRUCTURA INTERNA DE UNA MEMORIA

MEMORIA
SERIE
DINÁMICA

BLOQUE FUNCIONAL
REGISTRO DE DESPLAZAMIENTO
DINÁMICO

